SIEMENS

SIMATIC

Système d'automatisation S7-400 Caractéristiques des CPU

Manuel de référence

Avant-propos, Sommaire

1 Configuration d'une CPU 41x

2 Fonctions speciales d'une CPU 41x

3 S7-400 en mode Profibus DP

4 Concept de la mémoire et types de démarrage

5 Temps de cycle et de réponse du S7-400

6 Caractéristiques techniques

7 Module d'interface UF 964 DP

Index

Ce manuel est livré avec la documentation référencée
6ES7498-8AA04-8CA0

Edition 04/2006
A5E00267849-02

Consignes de sécurité

Ce manuel donne des consignes que vous devez respecter pour votre propre sécurité ainsi que pour éviter des dommages matériels. Elles sont mises en évidence par un triangle d'avertissement et sont présentées, selon le risque encouru, de la façon suivante :

Danger

signifie que la non-application des mesures de sécurité appropriées **conduit** à la mort, à des lésions corporelles graves ou à un dommage matériel important.

Précaution

signifie que la non-application des mesures de sécurité appropriées **peut** conduire à la mort, à des lésions corporelles graves ou à un dommage matériel important.

Avertissement

signifie que la non-application des mesures de sécurité appropriées peut conduire à des lésions corporelles légères.

Avertissement

signifie que la non-application des mesures de sécurité appropriées peut conduire à un dommage matériel.

Attention

doit vous rendre tout particulièrement attentif à des informations importantes sur le produit, aux manipulations à effectuer avec le produit ou à la partie de la documentation correspondante.

Personnel qualifié

La mise en service et l'utilisation de l'appareil ne doivent être effectuées que conformément au manuel. Seules des **personnes qualifiées** sont autorisées à effectuer des interventions sur l'appareil. Il s'agit de personnes qui ont l'autorisation de mettre en service, de mettre à la terre et de repérer des appareils, des systèmes et circuits électriques conformément aux règles de sécurité en vigueur.

Utilisation conforme

Tenez compte des points suivants :

Précaution

L'appareil, le système ou le composant ne doit être utilisé que pour les applications spécifiées dans le catalogue ou dans la description technique, et exclusivement avec des périphériques et composants recommandés par Siemens.

Le transport, le stockage, le montage, la mise en service ainsi que l'utilisation et la maintenance adéquats de l'appareil sont les conditions indispensables pour garantir son fonctionnement correct et sûr.

Marques de fabrique

SIMATIC®, SIMATIC HMI® et SIMATIC NET® sont des marques déposées de SIEMENS AG.

Les autres désignations dans ce document peuvent être des marques dont l'utilisation par des tiers à leurs propres fins peut enfreindre les droits des propriétaires desdites marques.

Copyright Siemens AG 2006 Tous droits réservés

Toute communication et reproduction de ce support d'information, toute exploitation ou communication de son contenu sont interdites, sauf autorisation expresse. Tout manquement à cette règle est illicite et expose son auteur au versement de dommages et intérêts. Tous nos droits sont réservés, notamment pour le cas de la délivrance d'un brevet ou celui de l'enregistrement d'un modèle d'utilité.

Siemens AG
Bereich Automation and Drives
Geschaeftsgebiet Industrial Automation Systems
Postfach 4848, D-90327 Nuernberg

Exclusion de responsabilité

Nous avons vérifié la conformité du contenu du présent manuel avec le matériel et le logiciel qui y sont décrits. Or des divergences n'étant pas exclues, nous ne pouvons pas nous porter garants pour la conformité intégrale. Si l'usage de ce manuel devait révéler des erreurs, nous en tiendrons compte et apporterons les corrections nécessaires dès la prochaine édition. Veuillez nous faire part de vos suggestions.

© Siemens AG 2006
Sous réserve de modifications techniques.

Siemens Aktiengesellschaft A5E00267849

Avant-propos

Objet du manuel

Le présent manuel vous fournit les informations de réglage, les descriptions des fonctions et les caractéristiques techniques des modules centraux de l'automate S7-400.

La mise en oeuvre et le câblage de ces modules (et d'autres modules) dans une configuration d'automate S7-400 sont décrits dans le manuel d'installation du système.

Connaissances fondamentales requises

Pour comprendre le manuel, il faut disposer de connaissances générales dans le domaine de l'automatisation.

De plus, il est supposé que l'utilisateur est familier de l'utilisation d'ordinateurs ou équipements de travail basés sur des PC (consoles de programmation par exemple) et fonctionnant avec le système d'exploitation Windows 2000 ou XP. Étant donné que le S7-400 se configure avec le logiciel de base STEP 7, vous devez aussi avoir des connaissances concernant l'utilisation du logiciel de base. Ces connaissances figurent dans le manuel "Programmation avec STEP 7".

Tenez compte, en particulier si le S7-400 est utilisé en zone de sécurité, des instructions concernant la sécurité des commandes électroniques dans l'annexe du manuel d'installation.

Domaine de validité du manuel

Le manuel s'applique à l'automate programmable S7-400 et aux CPU énumérées ci-dessous :

- CPU 412-1 ; (6ES7412-1XF04-0AB0)
- CPU 412-2 ; (6ES7412-2XG04-0AB0)
- CPU 414-2 ; (6ES7414-2XG04-0AB0)
- CPU 414-3 ; (6ES7414-3XJ04-0AB0)
- CPU 416-2 ; (6ES7416-2XK04-0AB0)
- CPU 416-2F ; (6ES7416-2FK04-0AB0)
- CPU 416-3 ; (6ES7416-3XL04-0AB0)
- CPU 417-4 ; (6ES7417-4XL04-0AB0)

Approbations

Vous trouverez des informations plus détaillées sur les homologations et normes dans le manuel de référence "Caractéristiques des modules" dans le chapitre 1.1, Normes et homologations.

Place de ce manuel dans la documentation

Ce manuel fait partie du coffret de documentation sur les S7-400.

Système	Jeux de documentation
S7-400	• *Automate programmable S7-400Installation et configuration* • *Systèmes d'automatisation S7-400, caractéristiques des modules* • *Systèmes d'automatisation S7-400 ; Caractéristiques des CPU* • *Systèmes d'automatisation S7-400 ; caractéristiques des CPU*

Guide

Pour vous permettre d'accéder rapidement aux informations qui vous intéressent, nous avons mis en place différents types d'accès aux informations :

- Au début du manuel, vous trouverez un sommaire complet, avec une liste de toutes les figures et tableaux.
- Dans les chapitres, chaque page comporte dans la marge de gauche des informations donnant un aperçu du contenu du paragraphe concerné.
- Après les annexes, un glossaire reprend les termes techniques essentiels développés dans le manuel.
- A la fin du manuel, un index détaillé des mots-clés permet d'accéder rapidement à l'information recherchée.

Recyclage et élimination des déchets

Le S7-400 est recyclable grâce à ses composants peu polluants. Pour un recyclage respectueux de l'envrionnement, veuillez vous adresser à une société de recyclage des déchets électroniques certifiée.

Assistance supplémentaire

Si vous avez besoin de renseignements supplémentaires sur l'utilisation des produits faisant l'objet du présent manuel, veuillez vous adresser à votre partenaire Siemens chez le représentant ou dans le point de vente compétent.

Vous trouverez le nom de votre interlocuteur sur le site :

`http://www.siemens.com/automation/partner`

vous trouverez sur le site suivant le guide reprenant l'offre de documentations techniques pour les différents produits SIMATIC et systèmes :

`http://www.siemens.de/simatic-tech-doku-portal`

Le catalogue en ligne et le système de commande en ligne se trouvent à l'adresse :

`http://mall.ad.siemens.com/`

Centre de formation SIMATIC

Nous proposons des cours de formation pour vous faciliter l'apprentissage des automates programmables SIMATIC S7. Veuillez vous adresser à votre centre de formation régional ou au centre principal à D 90327 Nuremberg,

Téléphone : +49 (911) 895-3200.

Internet : `http://www.sitrain.com`

A&D Technical Support

Accessible dans le monde entier à toute heure :

Worldwide (Nuremberg) **Technical Support** Heure locale : 0h à 24h / 365 jours Tél. : +49 (180) 5050-222 Fax : +49 (180) 5050-223 mailto:adsupport@siemens.com GMT : +1:00		
Europe / **Africa** (Nuremberg) **Authorization** Heure locale : lu-ve de 8h à 17h Tél : +49 (180) 5050-222 Fax : +49 (180) 5050-223 mailto:adsupport@siemens.com GMT : +1:00	**United States** (Johnson City) **Technical Support and Authorization** Heure locale : lu-ve de 8h à 17h Tél : +1 (423) 262 2522 Fax : +1 (423) 262 2289 mailto:simatic.hotline@sea.siemens.com GMT : -5:00	**Asia** / **Australia** (Beijing) **Technical Support and Authorization** Heure locale : lu-ve de 8h à 17h Tél : +86 10 64 75 75 75 Fax : +86 10 64 74 74 74 mailto:adsupport.asia@siemens.com GMT : +8:00
Les langues parlées au Technical Support et sur la Hotline des autorisations sont généralement l'Allemand et l'Anglais.		

Service & Support sur Internet

En plus de la documentation offerte, vous trouvez la totalité de notre savoir-faire en ligne sur Internet à l'adresse suivante :

`http://www.siemens.com/automation/service&support`

Vous y trouvez :

- le bulletin d'informations qui vous fournit constamment les dernières informations sur le produit,
- les documents dont vous avez besoin à l'aide de la fonction de recherche du Service & Support,
- le forum où utilisateurs et spécialistes peuvent échanger informations,
- votre interlocuteur Automation & Drives sur place,
- des informations sur le service après-vente, les réparations, les pièces de rechange à la rubrique "Services en ligne".

Sommaire

1 Configuration d'une CPU 41x 1-1

1.1 Eléments de commande et de signalisation des CPU 1-2

1.2 Fonctions de surveillance de la CPU 1-8

1.3 Visualisations d'état et d'erreur 1-10

1.4 Sélecteur de modes 1-13

1.5 Constitution et fonction des cartes mémoire 1-17

1.6 Interface compatible multipoint (MPI) 1-21

1.7 Interface Profibus-DP 1-22

1.8 Aperçu sur les paramètres des CPU S7-400 1-23

2 Fonctions spéciales d'une CPU 41x 2-1

2.1 Lecture des données de service 2-2

2.2 Multicomputing 2-3
2.2.1 Particularités 2-5
2.2.2 Alarme de multicomputing 2-6
2.2.3 Configuration et programmation du mode multicomputing 2-6

2.3 Modifications d'installations durant le fonctionnement 2-7

3 S7-400 en mode Profibus DP 3-1

3.1 CPU 41x utilisée comme maître DP/esclave DP 3-2
3.1.1 Zones d'adresses DP des CPU 41x 3-3
3.1.2 CPU 41x utilisée comme maître DP 3-4
3.1.3 Diagnostic de la CPU 41x utilisée comme maître DP 3-8
3.1.4 CPU 41x utilisée comme esclave DP 3-13
3.1.5 Diagnostic de la CPU 41x utilisée comme esclave DP 3-18
3.1.6 CPU 41x utilisée comme esclave DP : état de station 1 à 3 3-24

3.2 Echange direct de données 3-31
3.2.1 Principe de l'échange direct de données 3-31
3.2.2 Diagnostic en cas d'échange direct de données 3-32

3.3 Données cohérentes 3-34
3.3.1 Cohérence des blocs et fonctions de communication 3-35
3.3.2 Accès à la mémoire de travail de la CPU 3-35
3.3.3 Lecture et écriture cohérentes des données depuis ou dans un esclave DP normé 3-35
3.3.4 Ecriture cohérente de données dans un esclave DP normé au moyen de la SFC 15 "DPWR_DAT" 3-36
3.3.5 Accès cohérent aux données sans utilisation de la SFC 14 ou de la SFC 15 3-37

4 Concept de la mémoire et types de démarrage 4-1

4.1 Présentation du concept de la mémoire des CPU S7-400 4-2

4.2 Présentation des types de démarrage des CPU S7-400 4-5

5 Temps de cycle et de réponse du S7-400 5-1

5.1 Temps de cycle 5-2

5.2 Calcul du temps de cycle 5-4

5.3 Temps de cycle différents 5-7

5.4 Charge due à la communication 5-9

5.5 Temps de réponse 5-12

5.6 Calcul des temps de cycle et de réponse 5-17

5.7 Exemples de calcul des temps de cycle et de réponse 5-18

5.8 Temps de réponse à une alarme 5-21

5.9 Exemple de calcul du temps de réponse à une alarme 5-23

5.10 Reproductibilité des alarmes temporisées et cycliques 5-24

6 Caractéristiques techniques 6-1

6.1 Caractéristiques techniques de la CPU 412-1; (6ES7412-1XF04-0AB0) 6-2

6.2 Caractéristiques techniques de la CPU 412-2; (6ES7412-2XG04-0AB0) 6-6

6.3 Caractéristiques techniques de la CPU 414-2; (6ES7414-2XG04-0AB0) 6-11

6.4 Caractéristiques techniques de la CPU 414-3; (6ES7414-3XJ04-0AB0) 6-15

6.5 Caractéristiques de la CPU 416-2; (6ES7416-2XK04-0AB0, 6ES7416-2FK04-0AB0) 6-19

6.6 Caractéristiques techniques CPU 416-3; (6ES7416-3XL04-0AB0) 6-23

6.7 Caractéristiques techniques de la CPU 417-4; (6ES7417-4XL04-0AB0) 6-28

6.8 Caractéristiques des cartes mémoire 6-32

7 Module d'interface UF 964 DP 7-1

7.1 Cartouche interface IF 964-DP pour S7-400 7-2

7.1.1 Brochage du connecteur 7-3

7.1.2 Caractéristiques techniques 7-4

Index Index-1

Figures

1-1	Positionnement des organes de commande et de signalisation de la CPU 412-1	1-2
1-2	Positionnement des organes de commande et de signalisation de la CPU 41x-2	1-3
1-3	Positionnement des organes de commande et de signalisation de la CPU 41x-3	1-4
1-4	Positionnement des organes de commande et de signalisation de la CPU 417-4	1-5
1-5	Positions du sélecteur de modes	1-13
1-6	Structure de la carte mémoire	1-17
2-1	Exemple de multicomputing	2-4
2-2	Présentation : structure du système pour des modifications d'installation durant le fonctionnement	2-7
3-1	Diagnostic avec CPU 41x	3-10
3-2	Adresses de diagnostic pour maître DP et esclave DP	3-11
3-3	Mémoire de transfert dans la CPU 41x utilisée comme esclave DP	3-14
3-4	Adresses de diagnostic pour maître DP et esclave DP	3-21
3-5	Structure du diagnostic d'esclave	3-23
3-6	Structure du diagnostic de code de la CPU 41x	3-27
3-7	Structure du diagnostic de station	3-28
3-8	Octet x +4 à x +7 pour alarme de diagnostic et de process	3-29
3-9	Echange direct de données avec des CPU 41x	3-31
3-10	Adresse de diagnostic pour le récepteur en cas d'échange direct de données	3-32
5-1	Composants et composition du temps de cycle	5-3
5-2	Temps de cycle différents	5-7
5-3	Temps de cycle minimum	5-8
5-4	Formule : influence de la charge due à la communication	5-9
5-5	Constitution d'une tranche de temps	5-9
5-6	Relation entre le temps de cycle et la charge due à la communication	5-11
5-7	Temps de cycle DP dans le réseau PROFIBUS-DP	5-13
5-8	Le temps de réponse le plus court	5-14
5-9	Le temps de réponse le plus long	5-15
5-10	Calcul du temps de réponse à une alarme	5-21
7-1	Cartouche interface IF 964-DP	7-2

Tableaux

1-1	DEL de signalisation des CPU	1-6
1-2	Positions du sélecteur de modes	1-13
1-3	Niveaux de protection d'une CPU du S7-400	1-14
1-4	Types de cartes mémoire	1-18
3-1	CPU 41x (interface MPI/DP utilisée comme Profibus-DP)	3-3
3-2	CPU 41x (Interface MPI/DP et module DP utilisés comme PROFIBUS-DP)	3-3
3-3	Signification de la DEL "BUSF" de la CPU 41x utilisée comme maître DP	3-8
3-4	Lecture du diagnostic avec STEP 7	3-9
3-5	Détection d'événements de la CPU 41x utilisée comme maître DP	3-12
3-6	Exemple de configuration pour les zones d'adresses de la mémoire de transfert	3-15
3-7	Signification des DEL "BUSF" de la CPU 41x utilisée comme esclave DP	3-18
3-8	Lecture du diagnostic avec STEP 5 et STEP 7 dans le système maître	3-19
3-9	Détection d'événements de la CPU 41x utilisée comme esclave DP	3-22
3-10	Analyse des transferts RUN-STOP dans le maître DP/esclave DP	3-22
3-11	Structure de l'état de station 1 (octet 0)	3-24
3-12	Structure de l'état de station 2 (octet 1)	3-25
3-13	Structure de l'état de station 3 (octet 2)	3-25
3-14	Structure de l'adresse PROFIBUS du maître (octet 3)	3-25
3-15	Structure du code constructeur (octets 4, 5)	3-26
3-16	Détection d'événements des CPU 41x utilisées comme récepteur dans l'échange direct de données	3-32
3-17	Analyse de la défaillance de l'émetteur dans l'échange direct de données	3-33
4-1	Mémoire nécessaire	4-3
5-1	Traitement cyclique du programme	5-3
5-2	Facteurs d'influence du temps de cycle	5-4
5-3	Composants du temps de transfert de la mémoire image	5-5
5-4	Temps de traitement du système d'exploitation au point de contrôle de cycle	5-6
5-5	Allongement du cycle par imbrication d'alarmes	5-6
5-6	Raccourcissement du temps de réponse	5-16
5-7	Exemple de calcul du temps de réponse	5-17
5-8	Temps de réponse aux alarmes de processus et alarmes de diagnostic ; temps de réponse maximum aux alarmes sans communication	5-21
5-9	Reproductibilité des alarmes temporisées et des alarmes cycliques des CPU	5-24
7-1	Connecteur X1 de l'IF 964-DP (connecteur femelle subminiature D à 9 points)	7-3

Configuration d'une CPU 41x

1

Contenu

Paragraphe	contient	Page
1.1	Eléments de commande et de signalisation des CPU	1-2
1.2	Fonctions de surveillance de la CPU	1-8
1.3	Visualisations d'état et d'erreur	1-10
1.4	Sélecteur de modes	1-13
1.5	Structure et fonctionnement des cartes mémoire	1-17
1.6	Interface compatible multipoint (MPI)	1-21
1.7	Interface Profibus-DP	1-22
1.8	Aperçu sur les paramètres des CPU S7-400	1-23

1.1 Eléments de commande et de signalisation des CPU

Eléments de commande et de signalisation de la CPU 412-1

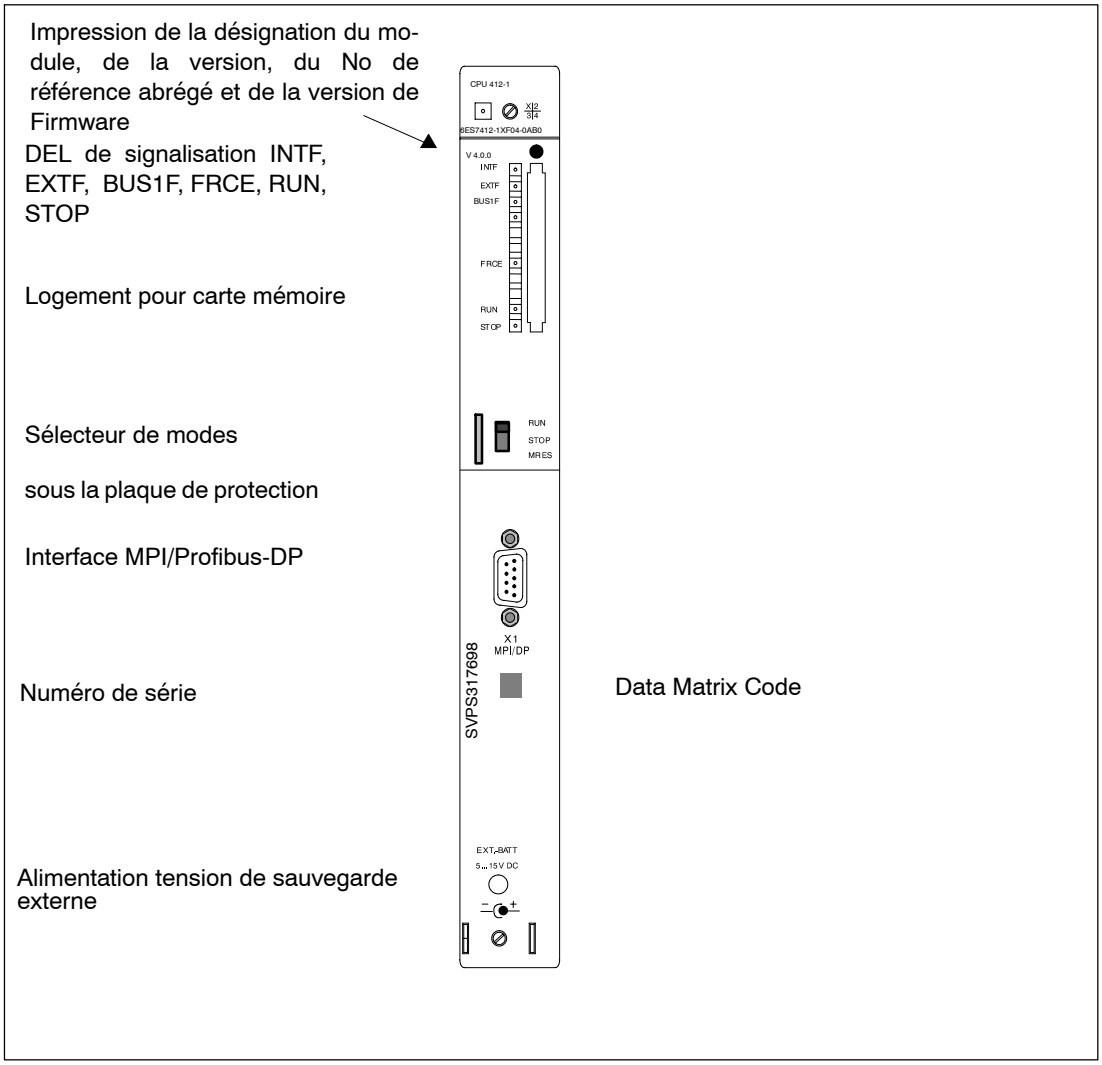


Figure 1-1 Positionnement des organes de commande et de signalisation de la CPU 412-1

Eléments de commande et de signalisation de la CPU 41x-2

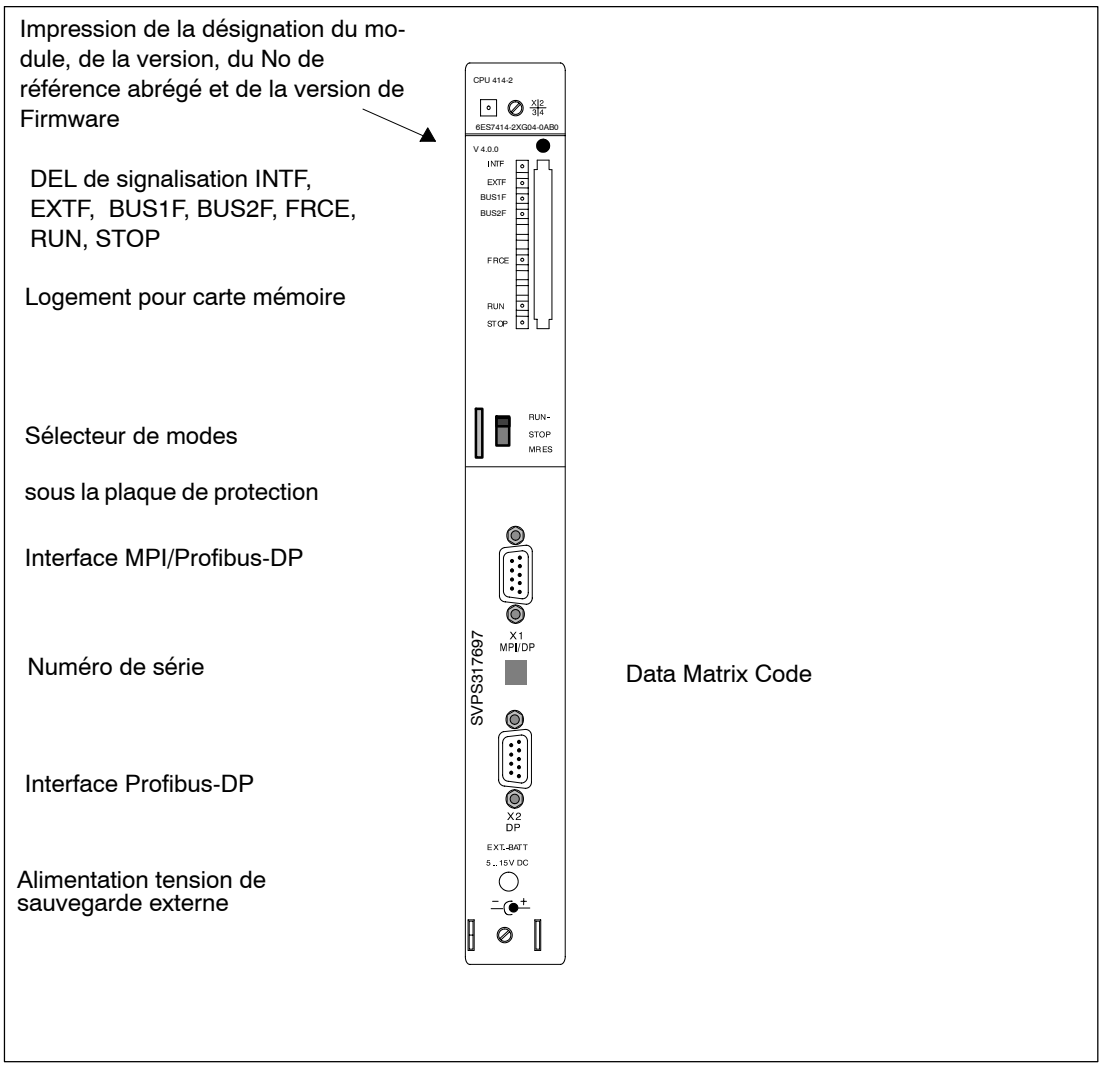


Figure 1-2 Positionnement des organes de commande et de signalisation de la CPU 41x-2

Eléments de commande et de signalisation de la CPU 41x-3

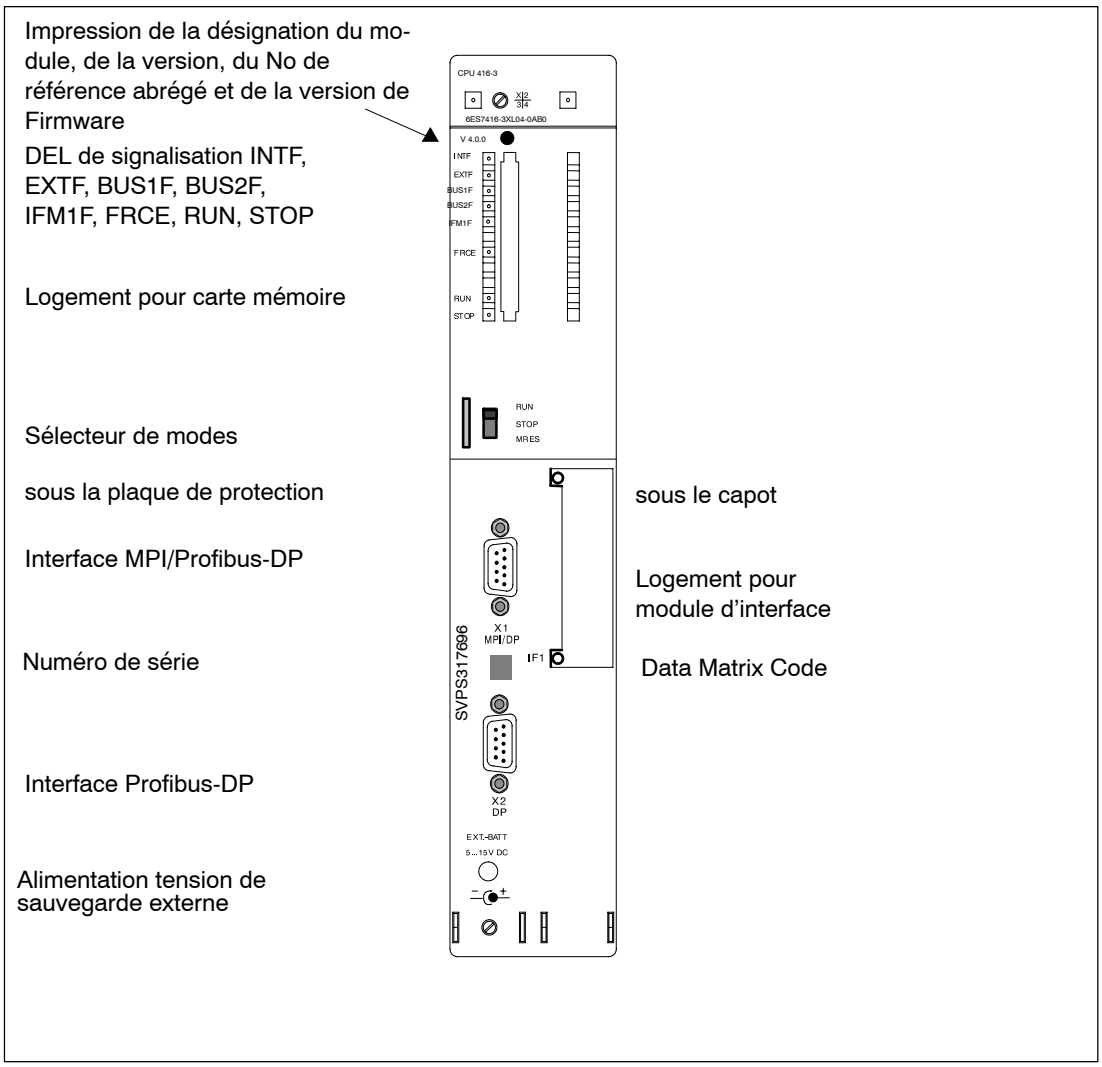


Figure 1-3 Positionnement des organes de commande et de signalisation de la CPU 41x-3

Eléments de commande et de signalisation de la CPU 417-4

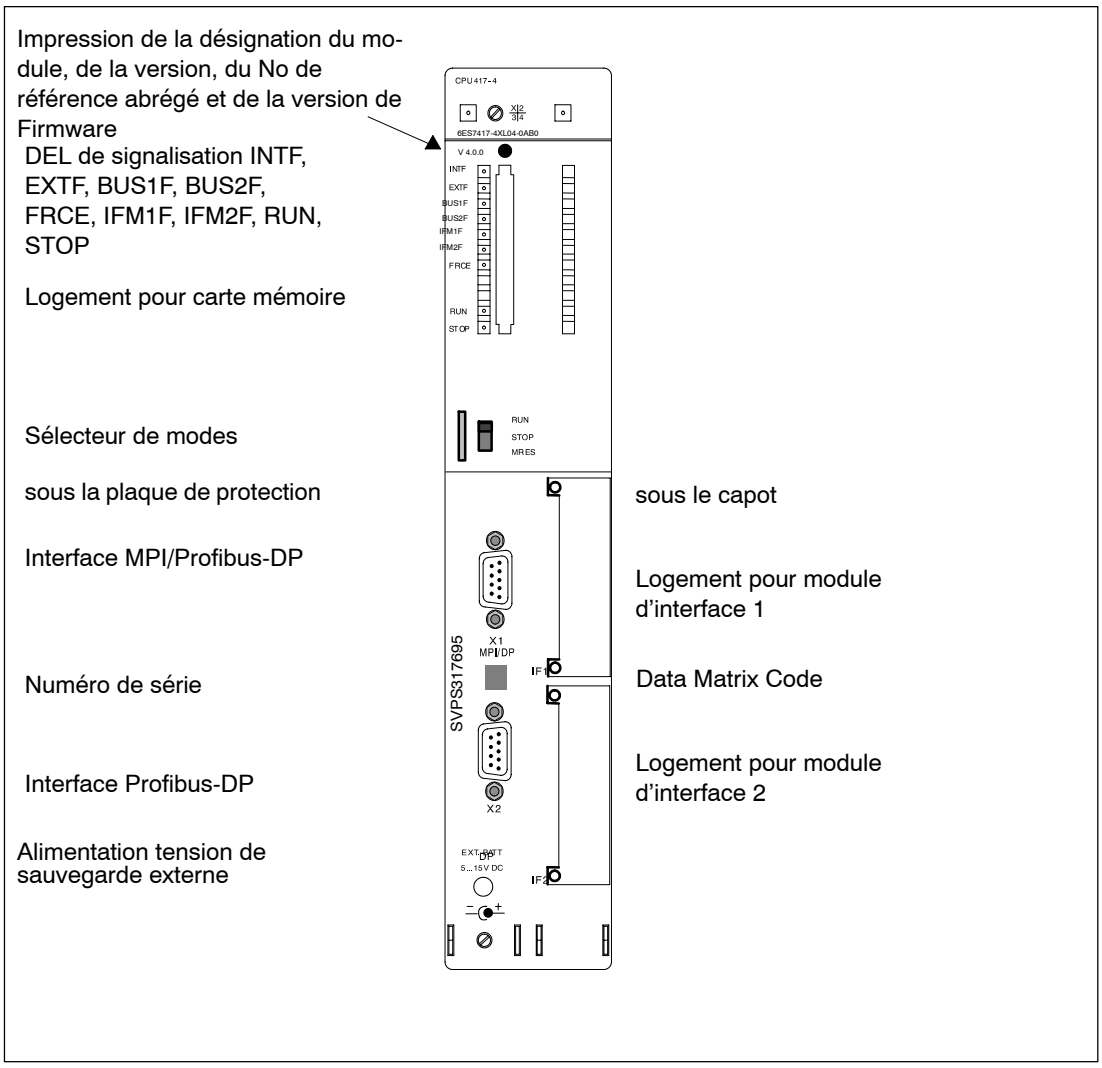


Figure 1-4 Positionnement des organes de commande et de signalisation de la CPU 417-4

DEL de signalisation

Le tableau 1-1 renferme une vue d'ensemble des DEL de signalisation présentes sur chacune des CPU.

Le chapitre 1.2 décrit les états et erreurs signalés par ces DEL.

Tableau 1-1 DEL de signalisation des CPU

DEL	couleur	Signification	Présente sur CPU			
			412-1	412-2 414-2 416-2	414-3 416-3	417-4
INTF	rouge	Erreur interne	x	x	x	x
EXTF	rouge	Erreur externe	x	x	x	x
FRCE	jaune	Ordre de forçage actif	x	x	x	x
RUN	vert	Etat RUN	x	x	x	x
STOP	jaune	Etat STOP	x	x	x	x
BUS1F	rouge	Erreur bus sur interface MPI/Profibus-DP 1	x	x	x	x
BUS2F	rouge	Erreur bus sur interface MPI/Profibus-DP 2	–	x	x	x
IFM1F	rouge	Erreur sur module d'interface 1	–	–	x	x
IFM2F	rouge	Erreur sur module d'interface 2	–	–	–	x

Sélecteur de modes

Le sélecteur de modes vous permet de choisir le mode de la CPU. Il s'agit d'un commutateur à bascule, comportant trois positions.

Le chapitre 1.4 décrit les fonctions du sélecteur de modes.

Logement pour cartes mémoire

Vous pouvez insérer dans ce logement une carte mémoire.

Il existe deux types de cartes mémoire :

- Cartes RAM

  La carte RAM vous permet d'étendre la mémoire de chargement d'une CPU.

- Cartes FLASH

  Avec la carte FLASH, vous pouvez stocker votre programme utilisateur et vos données à l'abri des pannes (même sans pile de sauvegarde). Vous pouvez programmer la carte FLASH, soit sur le PG, soit dans la CPU. La carte FLASH étend aussi la mémoire de chargement de la CPU.

  Vous trouverez une description plus détaillée des cartes mémoire au chapitre 1.5.

Logement pour modules d'interface

Pour les CPU 41x-3 et 41x-4, vous pouvez respectivement enficher un module d'interface (module IF) dans ce logement.

Interface MPI/DP

Vous pouvez raccorder à l'interface MPI de la CPU par exemple les appareils suivants :

- consoles de programmation
- stations de contrôle/commande
- autres automates S7-400 ou S7-300 (voir chapitre 1.6).

Utilisez des connecteurs à sortie oblique (voir Manuel d'installation, chapitre 7)

Vous pouvez configurer l'interface MPI comme maître DP et donc l'utiliser comme interface PROFIBUS-DP avec jusqu'à 32 esclaves DP.

Interface Profibus-DP

Vous pouvez raccorder à l'interface Profibus-DP des périphéries décentralisées, des PG/OP et autres stations maîtres DP.

Alimentation tension de sauvegarde externe sur prise "EXT.-BATT."

Suivant le type de module, les modules d'alimentation du S7-400 peuvent être utilisés avec une ou deux piles de sauvegarde afin de

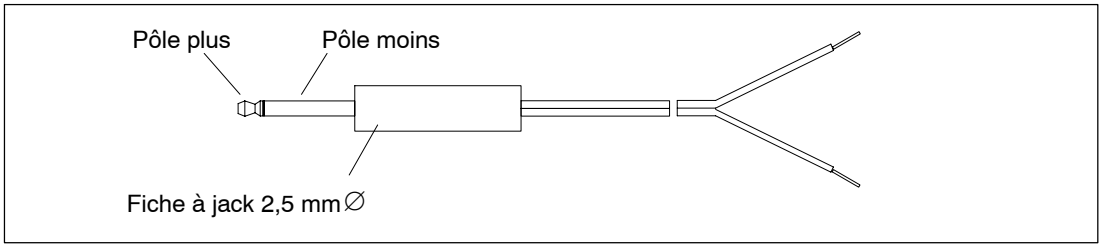
- Sauvegarder un programme utilisateur, que vous avez mémorisé dans une RAM.
- Conserver des mémentos, temporisations, compteurs et données système ainsi que d'autres données dans des blocs de données variables.
- Sauvegarder l'horloge interne.

Vous pouvez obtenir le même tamponnage en appliquant une tension continue comprise 5 V et 15 V au niveau de la prise "EXT.-BATT." de la CPU.

L'entrée "EXT.-BATT." a les propriétés suivantes :

- protection contre les erreurs de polarité
- limitation du courant de court-circuit à 20 mA

Pour l'alimentation de la prise "EXT.-BATT", il vous faut un câble de raccordement avec une fiche jack de 2,5 mm ∅, comme illustré à la figure suivante. Attention à la polarité de la fiche à jack.



Nota

Vous avez besoin de l'alimentation externe sur la prise "EXT.-BATT.", pour remplacer un module d'alimentation lorsque vous voulez, pendant la durée du remplacement, sauvegarder le programme utilisateur stocké dans une RAM et les données mentionnées ci-dessus.

1.2 Fonctions de surveillance de la CPU

Surveillances et messages d'erreur

Le matériel de la CPU et le système d'exploitation contiennent des fonctions de surveillance qui assurent un travail correct et un comportement défini en cas d'erreur. Pour une série d'erreurs, une réaction du programme utilisateur est possible. En cas d'erreurs, se produisant dans le sens entrant et dans le sens sortant, la diode d'erreur s'éteint de nouveau lors d'erreurs se produisant dans le sens entrant.

Le tableau suivant contient les erreurs possibles, leurs causes et les réactions de la CPU.

Type d'erreur	Cause d'erreur	Réaction du système d'exploitation	DEL d'erreur
Erreur d'accès (sans entrant)	Défaillance d'un module (SM, FM, CP) Erreur d'accès à la périphérie en lecture Erreur d'accès à la périphérie en écriture	La DEL "EXTF" s'allume tant que l'erreur n'est pas acquittée. En cas de SM : • Appel de OB 122 • Inscription dans le tampon de diagnostic • Avec des modules d'entrée : inscription de "zéro" comme date dans l'accumulateur ou la mémoire image Avec d'autres modules : • Appel de OB 122	EXTF
Erreur de temps (sens entrant)	• Le temps de fonctionnement du programme utilisateur (OB1 et toutes les alarmes et OB d'erreur) dépasse le temps de cycle maximal prescrit. • Erreur de demande d'OB • Trop-plein du tampon d'information de démarrage • Alarme d'erreur d'horloge • Passage en RUN après CiR	La DEL "INTF" s'allume tant que l'erreur n'est pas acquittée. Appel de OB 80 Si l'OB n'est pas chargé : la CPU passe sur Stop.	INTF
Défauts du ou des modules d'alimentation (sauf panne de secteur)	Dans l'unité centrale ou d'extension • au moins une pile de sauvegarde du module d'alimentation est vide • la tension de sauvegarde est absente • l'alimentation 24V du module d'alimentation est en panne	Appel de OB 81 Si OB non chargé : la CPU continue à fonctionner :	EXTF
Alarme de diagnostic (sauf panne de secteur)	Un module périphérique compatible signale une alarme de diagnostic	Appel de OB 82 Si l'OB n'est pas chargé : la CPU passe sur Stop.	EXTF
Alarme débrochage/ embrochage (sauf panne de secteur)	Débrochage ou embrochage d'un SM et enfichage d'un type de module erroné. Si l'unique SM enfiché est débroché lorsque la CPU est sur Stop, la DEL EXTF ne s'allume pas, dans le cas du paramétrage par défaut. Elle s'allume brièvement lorsque le SM est réenfiché.	Appel de OB 83 Si l'OB n'est pas chargé : la CPU passe sur Stop.	EXTF
Défaut de matériel CPU (sens entrant)	• Une erreur de mémoire a été détectée et éliminée	Appel de OB 84 Si l'OB n'est pas chargé : la CPU reste en mode RUN.	INTF

Type d'erreur	Cause d'erreur	Réaction du système d'exploitation	DEL d'erreur
Erreur de classe de priorité (selon le mode de l'OB 85, seulement dans le sens entrant	• La classe de priorité est appelée, mais l'OB correspondant n'est pas présent. • Lors de l'appel du SFB : le DB d'instance est absent ou déficient	Appel de OB 85 Si l'OB n'est pas chargé : la CPU passe sur Stop.	INTF
ou dans le sens entrant et sortant)	• Erreur dans l'actualisation de la mémoire image		EXTF
Défaillance d'une unité ou d'une station (sens entrant et sortant)	• Panne de tension dans une station d'extension • Défaillance d'une ligne DP • Défaillance d'une ligne de couplage :IM absent ou défectueux, câble interrompu)	Appel de OB 86 Si l'OB n'est pas chargé : la CPU passe sur Stop.	EXTF
Erreur de communication (sens entrant)	• Information d'état non transposable dans le DB • Code de télégramme erroné • Erreur de longueur de télégramme • Erreur de structure du télégramme de données globales • Erreur dans accès à DB	Appel de OB 87	INTF
Interruption du traitement (sens entrant)	• Profondeur d'imbrication trop grande pour les erreurs synchrones • Profondeur d'imbrication trop grande pour les appels de blocs (pile B) • Erreur d'allocation de données locales	Appel de l'OB 88 Si l'OB n'est pas chargé : la CPU passe sur Stop.	INTF
Erreur de programmation (sens entrant)	Erreur dans le code machine ou dans le programme utilisateur • Erreur de conversion BCD • Erreur de longueur de gamme • Erreur de gamme • Erreur d'alignement • Erreur d'écriture • Erreur de numéro de timer • Erreur de numéro de compteur • Erreur de numéro de bloc • Bloc non chargé	Appel de OB 121 Si l'OB n'est pas chargé : la CPU passe sur Stop.	INTF
Erreur de code MC7 (sens entrant)	Erreur dans le programme utilisateur traduit, par exemple code OP non autorisé ou saut par dessus la fin du bloc	La CPU passe à l'état STOP. Démarrage ou effacement général nécessaires.	INTF
Perte de cycle (sens entrant)	En cas d'utilisation de la synchronisation d'horloge : des impulsions ont été perdues, soit parce qu'un OB 61...64 n'a pas pu être démarré à cause de priorités supérieures, soit parce que des charges asynchrones supplémentaires sur le bus ont inhibé la cadence du bus.	Appel de OB 80 Si l'OB n'est pas chargé : la CPU passe sur Stop. Appel des OB 61..64 dans le cycle suivant.	INTF

Par ailleurs, vous disposez, dans chaque CPU, de fonctions de test et de renseignement, que vous pouvez appeler avec STEP 7.

1.3 Visualisations d'état et d'erreur

Visualisations d'état

Les deux DEL RUN et STOP situées en façade d'une CPU vous informent sur l'état de fonctionnement actuel de la CPU.

LED		Signification
RUN	**STOP**	
H	D	CPU à l'état RUN.
D	H	CPU à l'état STOP. Le programme utilisateur ne s'exécute pas. Le redémarrage et le démarrage à chaud/démarrage sont possibles. Si l'état STOP a été déclenché par une erreur, la visualisation de perturbation (INTF ou EXTF) est également activée.
B 2 Hz	B 2 Hz	La CPU est à l'état DEFAUT. De plus, les DEL INTF, EXTF et FRCE clignotent aussi.
B 0,5 Hz	H	L'état HALT a été déclenché par la fonction de test.
B 2 Hz	H	Un démarrage à chaud, à froid ou un redémarrage a été déclenché. Suivant la longueur de l'OB appelé, cela peut durer une minute ou plus pour que le démarrage à chaud, à froid, ou le redémarrage s'exécutent. Si la CPU ne passe pas sur RUN, il peut y avoir une erreur dans la configuration de l'installation.
x	B 0,5 Hz	Un effacement général est demandé par la CPU.
x	B 2 Hz	Effacement général en cours.

D = DEL éteinte ; H = DEL allumée ; B = DEL clignotant à la fréquence indiquée ;
x = état de la LED non pertinent

Signalisations d'erreurs et particularités, toutes les CPU

Les trois DEL INTF, EXTF et FRCE situées en façade d'une CPU vous informent sur les erreurs et particularités durant l'exécution du programme utilisateur.

LED			Signification
INTF	**EXTF**	**FRCE**	
H	x	x	Une erreur interne a été détectée (erreur de programmation ou de paramétrage) ou la CPU réalise une procédure CiR.
x	H	x	Une erreur externe a été détectée (donc une erreur dont la cause ne se situe pas sur le module CPU).
x	x	H	Une commande de forçage est active.

H = DEL allumée ; x = état de la LED non pertinent

Les DEL BUSF1, BUSF2 signalent une erreur liée à l'interface MPI/DP et Profibus-DP.

LED		Signification
BUS1F	**BUS2F**	
H	x	Une erreur a été décelée sur l'interface MPI/DP.
x	H	Une erreur a été décelée sur l'interface Profibus-DP.
B	x	Maître DP : un ou plusieurs esclaves de l'interface Profibus-DP 1 ne répondent pas. Esclave DP : non joint par le maître DP.
x	B	Maître DP : un ou plusieurs esclaves de l'interface Profibus-DP 2 ne répondent pas. Esclave DP : non joint par le maître DP.

H = DEL allumée ; B = LED clignote ; x = état de la LED non pertinent

Signalisations d'erreurs et particularités, CPU 41x-3 et 41x-4

Les CPU 41x-3 et 41x-4 possèdent toujours les DEL IFM1F ou IFM1F et IFM2F. Ces DEL indiquent les erreurs liées à la première et à la deuxième interface de module.

LED		Signification
IFM1F	IFM2F	
H	x	Une erreur a été décelée sur l'interface de module 1.
x	H	Une erreur a été décelée sur l'interface de module 2.
B	x	Maître DP : Un ou plusieurs esclaves du module d'interface Profibus DP enfiché dans le logement 1 ne répondent pas Esclave DP : non joint par le maître DP.
x	B	Maître DP : Un ou plusieurs esclaves du module d'interface Profibus DP enfiché dans le logement 2 ne répondent pas Esclave DP : non joint par le maître DP.

H = DEL allumée ; B = LED clignote ; x = état de la LED non pertinent

Tampon de diagnostic

Pour éliminer l'erreur, vous pouvez lire la cause exacte de l'erreur dans le tampon de diagnostic au moyen de STEP 7 (Système cible -> Etat module).

1.4 Sélecteur de modes

Fonction du sélecteur de modes

Le sélecteur de modes vous permet de faire passer la CPU dans l'état RUN et dans l'état STOP, ou de faire un effacement général sur la CPU. STEP 7 vous offre d'autres possibilités de modifier le mode de fonctionnement.

Positions

Le sélecteur de modes est un commutateur à bascule. La figure 1-5 montre les positions possibles du sélecteur de modes.

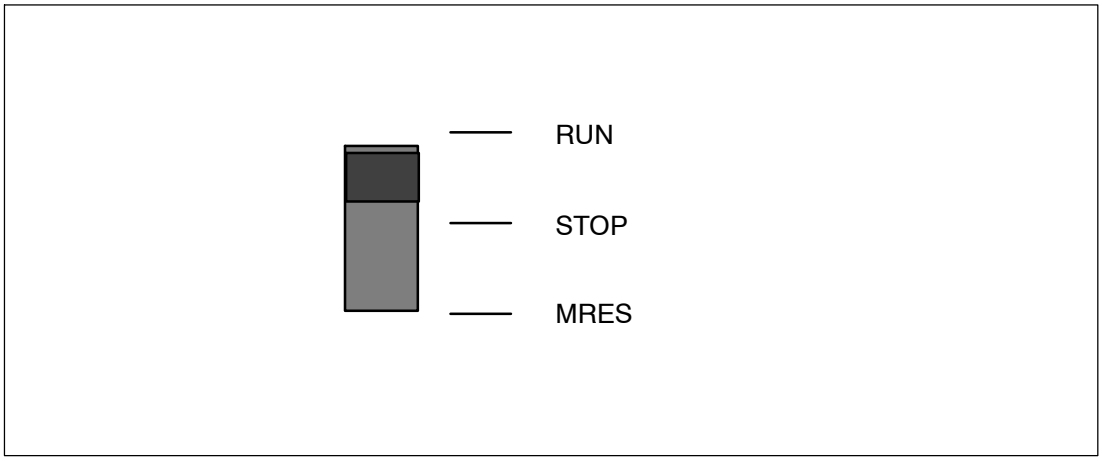


Figure 1-5 Positions du sélecteur de modes

Le tableau 1-2 explique les positions du sélecteur de modes. En cas d'erreur ou lorsque des obstacles au démarrage existent, la CPU passe ou reste sur STOP, quelle que soit la position du sélecteur de modes.

Tableau 1-2 Positions du sélecteur de modes

Position	Significations
RUN	En l'absence d'événement empêchant le démarrage ou en l'absence d'erreur et lorsque la CPU est en mesure de passer en RUN, la CPU traite le programme utilisateur ou fonctionne à vide. Des accès à la périphérie sont possibles. • Vous pouvez lire dans la CPU les programmes avec la PG (CPU – PG). • vous pouvez transférer dans la CPU les programmes à partir de la PG (PG –> CPU).
STOP	La CPU n'exécute pas le programme utilisateur. Les modules TOR de signaux sont bloqués. • Vous pouvez lire dans la CPU les programmes avec la PG (CPU – PG). • vous pouvez transférer dans la CPU les programmes à partir de la PG (PG –> CPU).
MRES (effacement général ; Master Reset)	Position du commutateur à bascule pour l'effacement général de la CPU (voir pages suivantes).

Niveaux de protection

Avec les CPU du S7-400, il est possible de paramétrer un niveau de protection grâce auquel les programmes de la CPU pourront être protégés contre tout accès non autorisé. Le niveau de protection permet de définir quelles fonctions PG un utilisateur peut exécuter sans autorisation particulière (mot de passe) sur les CPU concernées. Avec un mot de passe, toutes les fonctions PG sont autorisées.

Paramétrage des niveaux de protection

Les niveaux de protection (1 - 3) d'une CPU sont paramétrables dans STEP 7/Configuration matérielle.

Le niveau de protection sélectionné dans STEP 7/Configuration matérielle peut être éliminé par effacement général manuel au moyen du sélecteur de modes.

Le tableau 1-3 présente les niveaux de protection d'une CPU du S7-400.

Tableau 1-3 Niveaux de protection d'une CPU du S7-400

Niveau de protection	Fonction
1	• Toutes les fonctions de la PG sont autorisées (paramétrage par défaut).
2	• Le chargement d'objets de la CPU dans la PG est autorisé, ce qui veut dire que seules les fonctions de lecture de la PG sont autorisées. • Les fonctions de conduite, d'observation et de communication de process sont autorisées. • Toutes les fonctions de renseignement sont autorisées.
3	• Les fonctions de conduite, d'observation et de communication de process sont autorisées. • Toutes les fonctions de renseignement sont autorisées.

Séquence de commande lors de l'effacement général

Cas A : vous voulez transférer dans la CPU un programme utilisateur complet nouveau.

1. Mettez le commutateur en position STOP.

   Résultat : la DEL STOP s'allume.

2. Mettez le sélecteur en position MRES et maintenez-le dans cette position.

   Résultat : la DEL STOP est éteinte pendant une seconde, allumée pendant une seconde, éteinte pendant une seconde, puis reste allumée en permanence.

3. Remettez le sélecteur en position STOP, puis, dans les 3 secondes qui suivent, de nouveau en position MRES, puis de nouveau sur STOP.

   Résultat : la DEL STOP clignote pendant au moins 3 secondes à 2 Hz (effacement général en cours) puis passe en allumage continu.

Cas B : Par clignotement lent de la DEL STOP à 0,5 Hz, la CPU demande l'effacement général (demande d'effacement général par le système, par exemple après débrochage ou embrochage d'une carte mémoire).

Mettez le sélecteur en position MRES, puis ramenez-le en position STOP.

Résultat : La DEL STOP clignote pendant au moins 3 secondes à une fréquence de 2 Hz (effacement général en cours), puis reste allumée en feu fixe.

Vous trouverez dans le manuel d'installation la description complète des processus lors de l'effacement général : Systèmes d'automatisation S7-400, M7-400, chapitre 6.

Procédure d'effacement général dans la CPU

Lors de l'effacement général, le processus suivant se déroule dans la CPU :

- La CPU efface tout le programme utilisateur dans la mémoire de travail et dans la mémoire de chargement (mémoire RAM intégrée, et éventuellement, carte RAM).
- La CPU efface tous les compteurs, mémentos et temps (sauf l'heure).
- La CPU teste son matériel.
- La CPU initialise ses paramètres matériels et paramètres de programme système, donc les préréglages par défaut internes à la CPU. Quelques préréglages paramétrés ont été pris en compte.
- Lorsqu'une carte FLASH est connectée, la CPU copie le programme utilisateur après l'effacement général et copie dans la mémoire de travail les paramètres système conservés dans la carte FLASH.

Ce qui reste après l'effacement général...

Après l'effacement général de la CPU, sont conservés :

- le contenu du tampon de diagnostic

  Le contenu peut être lu avec la PG et STEP 7.
- les paramètres de l'interface MPI (adresse MPI et adresse MPI la plus élevée). tenez compte des particularités données dans le tableau suivant.
- l'heure
- l'état et la valeur du compteur d'heures de fonctionnement

Particularité : Paramètre MPI

Lors de l'effacement général, les paramètres MPI ont une position spéciale. Le tableau suivant indique les paramètres MPI qui sont valides après l'effacement général.

Effacement général	Les paramètres MPI...
avec carte FLASH connectée	... se trouvant sur la carte FLASH sont valides
sans carte FLASH connectée	...restent dans la CPU et sont valides

Démarrage à froid

- Lors du démarrage à froid, toutes les données (mémoire image, mémentos, temps, compteurs et blocs de données) sont ramenées aux valeurs initiales conservées dans le programme, qu'elles aient été paramètrées comme rémanentes ou non rémanentes.
- Le programme s'exécute à partir du début (OB 100, OB 101, OB 102 ou OB 1).

Démarrage (démarrage à chaud/)

- Lors du démarrage à chaud, la mémoire image et les mémentos, temps et compteurs non rémanents sont réinitialisés.

  Les mémentos, temps, compteurs conservent leur dernière valeur valide.

  Tous les blocs de données paramétrés avec la propriété "Non Retain" sont réinitialisés aux valeurs de chargement. Les autres blocs de données conservent leur dernière valeur valide.
- Le programme s'exécute à partir du début (OB de démarrage ou OB 1).
- En cas d'interruption de l'alimentation, le démarrage à chaud n'est possible qu'en mode tamponné.

Redémarrage

- Lors du redémarrage, toutes les données, y compris celles de la mémoire image, conservent leur dernière valeur valide.
- L'exécution du programme se poursuit par la commande à laquelle l'interruption s'est produite.
- Jusqu'à la fin du cycle en cours, les sorties ne sont pas modifiées.
- En cas d'interruption de l'alimentation, le redémarrage n'est possible qu'en mode tamponné.

Séquence de commande pour démarrage à chaud

1. Mettez le commutateur en position STOP.

   Résultat : la DEL STOP s'allume.
2. Mettez le commutateur en position RUN.

Séquence de commande pour redémarrage

1. Sélectionnez dans la PG le type de démarrage "Redémarrage".

   Le bouton correspondant n'est validé que si un redémarrage est possible pour cette CPU.

Séquence de commande au démarrage à froid

Vous ne pouvez déclencher un démarrage à froid qu'à partir de la PG.

1.5 Constitution et fonction des cartes mémoire

Numéros de référence

La liste des numéros de référence des cartes mémoire est donnée dans les caractéristiques techniques au chapitre 4.

Constitution

Une carte mémoire est un peu plus grande qu'une carte de crédit et est protégée par un boîtier métallique robuste. Elle s'enfiche dans un logement en face avant de la CPU. L'orientation pour l'enfichage est fixée de par la construction.

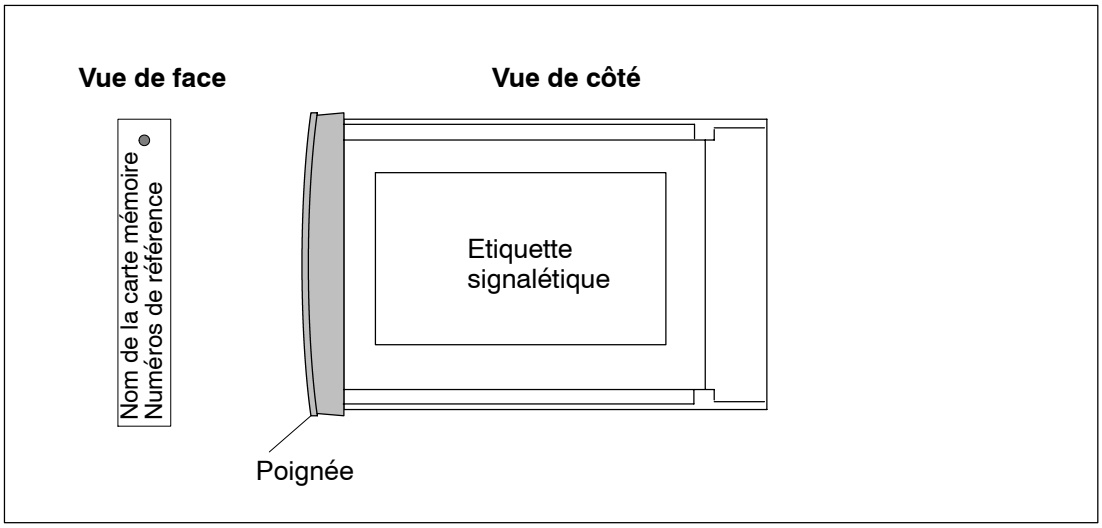


Figure 1-6 Structure de la carte mémoire

Fonction

En liaison avec une zone mémoire interne de la CPU, la carte mémoire constitue la mémoire de chargement de la CPU. Durant le fonctionnement, la mémoire de chargement contient le programme utilisateur complet, y compris les commentaires, les mnémoniques et les informations supplémentaires spécifiques permettant de décompiler le programme utilisateur, tels que tous les paramètres des modules (voir paragraphe 4.1).

Contenu de la carte mémoire

La carte mémoire peut contenir les données suivantes :

- Programme utilisateur, c'est-à-dire blocs (OB, FB, FC, DB) et données système
- Paramètres qui déterminent le comportement de la CPU
- Paramètres qui déterminent le comportement des modules de périphérie
- A partir de STEP 7 V5.1, fichiers complets de projets dans des cartes mémoire appropriées

Types de cartes mémoire pour S7-400

Pour le S7-400, il existe deux types de cartes mémoire :

- Carte RAM
- Carte FLASH (carte FEPROM)

Nota

Le S7-400 n'accepte pas de cartes mémoire étrangères au système.

Quel type de carte mémoire utiliser ?

Vous choisirez l'une ou l'autre selon l'utilisation envisagée.

Tableau 1-4 Types de cartes mémoire

Si ...	alors ...
Si vous voulez sauvegarder les données dans la RAM et modifier votre programme pendant le mode RUN,	utilisez une **carte RAM.**
vous voulez conserver votre programme utilisateur sur la carte mémoire, même après une coupure de tension (en l'absence d'une sauvegarde ou en dehors de la CPU),	utilisez une **carte FLASH.**

Carte RAM

Si vous utilisez une carte RAM, celle-ci doit être enfichée dans la CPU afin que vous puissiez charger le programme utilisateur. Le chargement du programme utilisateur s'effectue au moyen de la console de programmation (PG).

Vous pouvez charger le programme utilisateur complet ou certaines de ses parties, telles que p. ex. des FB, FC, OB, DB ou SDB à l'état STOP ou à l'état RUN dans la mémoire de chargement.

Une carte RAM perd son contenu lorsque vous l'extrayez de la CPU. La carte RAM ne comporte pas de pile de sauvegarde incorporée.

Lorsque le module d'alimentation renferme une pile de sauvegarde en bon état ou lorsqu'une tension externe est appliquée à la prise EXT.- BATT. de la CPU, la carte RAM conserve son contenu après la coupure de la tension d'alimentation, tant qu'elle reste enfichée dans la CPU et que la CPU reste enfichée dans le châssis de base.

Carte FLASH

La carte FLASH offre deux possibilités de transfert du programme utilisateur dans la mémoire de chargement :

- Vous mettez la CPU à l'état STOP au moyen du commutateur de mode de fonctionnement, enfichez la carte FLASH dans la CPU, puis chargez le programme utilisateur au moyen de la commande
  STEP 7 "Système cible > Charger le programme utilisateur dans la carte mémoire".
- Vous chargez le programme utilisateur en mode hors ligne depuis la console de programmation/l'adaptateur de programmation dans la carte FLASH, puis enfichez la carte FLASH dans la CPU.

Vous ne pouvez charger dans la carte FLASH que le programme utilisateur complet. Vous pouvez charger ultérieurement de petites sections de programme dans la mémoire de chargement intégrée sur la CPU. En cas de modifications importantes du programme, il faut recharger le programme utilisateur complet sur la carte FLASH.

La carte FLASH ne nécessite pas de tension pour la sauvegarde de ses données, c'est-à-dire que les informations qu'elle contient sont conservées lorsque vous retirez la carte FLASH de la CPU ou lorsque vous utilisez votre système S7-400 sans sauvegarde (sans pile de sauvegarde dans le module d'alimentation ou sans tension de sauvegarde externe au niveau de la prise "EXT. BATT. de la CPU).

Quelle capacité choisir pour la carte mémoire ?

La carte mémoire doit avoir une capacité adaptée à la longueur du programme utilisateur ainsi qu'à la place supplémentaire nécessaire en cas d'utilisation de modules de fonction et de communication. L'espace occupé en mémoire par ces modules figure dans les manuels correspondants.

Pour utiliser de manière optimale la mémoire de travail (code et données) de votre CPU, il est recommandé d'étendre la taille de la mémoire de chargement de la CPU au moins à celle de la mémoire de travail en utilisant une carte mémoire.

Remplacement de la carte mémoire

Procédez de la manière suivante pour remplacer la carte mémoire :

1. Faites passer la CPU en mode STOP
2. Retirez la carte mémoire connectée

Nota

Lorsque vous retirez la carte mémoire, la CPU exige un effacement général en faisant clignoter la DEL STOP à intervalles de 3 secondes ! Ceci ne peut pas être influencé par des OB d'erreur.

3. Connectez la "nouvelle" carte mémoire dans la CPU
4. Effectuez l'effacement général de la CPU.

1.6 Interface compatible multipoint (MPI)

Appareils connectables

Vous pouvez raccorder à l'interface MPI par exemple les appareils suivants :

- consoles de programmation (PG/PC)
- stations de contrôle-commande (OP et TD)
- autres automates SIMATIC S7

Quelques appareils connectables sont alimentés en 24V par l'interface. Cette tension y est fournie liée au potentiel.

Communication PG/OP-CPU

En communiquant avec des PG/OP, une CPU peut occuper plusieurs lignes en même temps. Toutefois, par préréglage, une de ces liaisons est toujours réservée pour une PG et une pour une station OP/C+C.

Les informations spécifiques à la CPU quant au nombre de ressources de liaison ou au nombre d'OP pouvant être connectés sont données au chapitre 6 Caractéristiques techniques.

Communication et temps de réaction des alarmes

Attention

Les temps de réponse à une alarme peuvent être augmentés par des tâches de lecture et écriture du volume de données maximal (env. 460 octets).

Communication CPU-CPU

Pour la communication de CPU à CPU, il existe trois procédés :

- échange de données par communication de base S7
- échange de données par communication S7
- échange de données par communication de données globales

Vous trouverez d'autres informations à ce sujet dans le manuel "Programmation avec STEP 7".

Connecteur

Utilisez exclusivement un connecteur de bus à sortie oblique pour PROFIBUS DP ou un câble PG pour le raccordement d'appareils à MPI (voir *Manuel d'installation*, chapitre 7).

Interface MPI utilisée comme interface DP

Vous pouvez paramétrer l'interface MPI comme interface DP. A cet effet, vous pouvez reparamétrer l'interface MPI sous STEP 7, dans le gestionnaire SIMATIC. Vous pouvez ainsi réaliser une ligne DP comportant jusqu'à 32 esclaves.

1.7 Interface Profibus-DP

Appareils connectables

L'interface Profibus-DP permet de connecter tous les esclaves DP conformes à la norme.

La CPU est dans ce cas soit un maître DP, soit un esclave DP, relié aux stations esclaves passives par le bus de terrain PROFIBUS-DP.

Quelques appareils connectables sont alimentés en 24V par l'interface. Cette tension y est fournie liée au potentiel.

Connecteur

Utilisez exclusivement un connecteur de bus pour PROFIBUS DP ou un cable PROFIBUS pour le raccordement d'appareils à l'interface Profibus-DP (voir *Manuel d'installation,* chapitre 7).

1.8 Aperçu sur les paramètres des CPU S7-400

Valeurs par défaut

A la livraison, tous les paramètres sont réglés à des valeurs par défaut. Avec ces valeurs par défaut, qui conviennent pour toute une série d'applications standard, le S7-400 peut être utilisé directement et sans autres paramétrages.

Vous pouvez consulter les valeurs par défaut spécifiques à la CPU au moyen de STEP 7 "Configuration matérielle".

Blocs de paramètres

Le comportement et les propriétés de la CPU sont déterminés par des paramètres (qui sont enregistrés dans des blocs de données système). Les CPU sont dotées de valeurs par défaut définies. Vous pouvez modifier ces valeurs par défaut en modifiant les paramètres correspondants dans la configuration matérielle.

La liste suivante donne un aperçu des propriétés paramétrables du système, dont vous disposez dans les CPU.

- Propriétés générales (p. ex. nom de la CPU)
- Démarrage (p. ex. activation du redémarrage)
- Alarme de synchronisme d'horloge
- Cycle/mémento de cadence (p. ex. temps de surveillance du cycle)
- Rémanence (nombre de mémentos, temporisations et compteurs à conserver)
- Mémoire (p. ex. données locales)

  Nota : Si vous modifiez la répartition de la mémoire de travail en utilisant le paramétrage, la mémoire de travail sera réorganisée au moment du chargement des données système dans la CPU. Conséquence : les blocs de données générés par SFC seront effacés et les autres blocs de données recevront par défaut des valeurs initiales prises dans la mémoire de chargement.

  La taille utilisable de la mémoire de travail pour les blocs de codes et de données est modifiée lors du chargement des données système si vous modifiez les paramètres suivants.

  - taille de la mémoire image (par octets, dans l'onglet "Cycle/mémentos d'impulsions")
  - ressources de communication (dans l'onglet "Mémoire")
  - taille du tampon de diagnostic (dans l'onglet "Diagnostic/heure")
  - nombre de données locales pour toutes les classes de priorité (onglet "Mémoire")
- Affectation des alarmes (alarmes de process, alarmes de temporisation, alarmes d'erreurs asynchrones) aux classes de priorité
- Alarmes horaires (p. ex. démarrage, durée d'intervalle, priorité)
- Alarmes cycliques (p. ex. priorité, durée d'intervalle)
- Diagnostic/horloge (p. ex. synchronisation d'horloge)
- Niveaux de protection

Nota

Dans le paramétrage par défaut, 16 octets de mémentos et 8 compteurs sont réglés rémanents, donc ne sont pas effacés au démarrage de la CPU.

Outil de paramétrage

Vous pouvez sélectionner les paramètres de la CPU au moyen de STEP 7 "Configuration matérielle".

Nota

Si vous modifiez les paramètes suivants par rapport au réglage précédent, le système d'exploitation procède à des initialisations comme lors d'un démarrage à froid.

- Taille de la mémoire image des entrées
- Taille de la mémoire image des sorties
- Taille des données locales
- Nombre d'entrées dans le tampon de diagnostic
- Ressources de communication

Ces initialisations sont :

- Les blocs de données s'initialisent avec les valeurs de chargement
- Les mémentos, temporisations, compteurs, entrées et sorties sont effacés quel que soit le paramétrage de rémanence (0)
- Les DB générés via des SFC sont effacés
- Les liaisons de communication de base configurées sont supprimées
- Tous les niveaux d'exécution commencent à partir du début

Fonctions spéciales d'une CPU 41x

2

Contenu

Paragraphe	contient	Page
2.1	Lecture des données de service	2-2
2.2	Multicomputing	2-3
2.3	Modification de l'installation durant le fonctionnement	2-7

2.1 Lecture des données de service

Condition

Pour pouvoir utiliser cette fonction, vous devez avoir installé STEP 7 à partir de la version 5.3.

Cas d'application

En cas de problème vous obligeant à faire appel au Support Client, ce dernier peut avoir besoin d'informations spéciales sur l'état de la CPU de votre installation à des fins de diagnostic. Ces informations sont conservées dans le tampon de diagnostic et dans les données de service proprement dites.

Vous pouvez lire ces informations avec la commande "Système cible -> Enregistrer données de service" et les enregistrer dans deux fichiers. Vous pouvez ensuite faire parvenir ces fichiers au Support Client.

Remarques :

- Enregistrez les données de service le plus vite possible après le passage en STOP d'une CPU ou lorsqu'une perte de synchronisation s'est produite dans un système H.
- Enregistrez toujours dans un système H les données de service des deux CPU, donc aussi de la CPU qui reste en mode RUN après une perte de synchronisation.

Les données de service sont stockées dans le fichier <filename.ext>, chemin <pfadname>.

Marche à suivre

1. Sélectionnez la commande "Système cible -> Enregistrer données de service"

   Une boîte de dialogue s'ouvre, dans laquelle vous pouvez définir l'emplacement de mémoire et le nom des deux fichiers.
2. Enregistrez le fichier.
3. Faites parvenir les fichiers au Support Client si ce dernier le demande.

2.2 Multicomputing

Contenu

Paragraphe	Thème	Page
2.2.1	Particularités	2-5
2.2.2	Alarme de multicomputing	2-6
2.2.3	Configuration et programmation du mode multicomputing	2-6

Qu'est-ce que le mode multicomputing ?

Le mode multicomputing est le fonctionnement simultané de plusieurs CPU (4 maximum) compatibles avec le multicomputing, dans une unité centrale du S7-400.

Les CPU concernées changent automatiquement et de manière synchrone leurs états de fonctionnement, c'est-à-dire que les CPU démarrent ensemble et passent ensemble en mode STOP. Sur chaque CPU, le programme utilisateur tourne indépendamment des programmes utilisateur des autres CPU. Ceci permet une mise en parallèle de tâches de commande.

Quels châssis de base sont compatibles avec le mode multicomputing ?

Les châssis de base suivants sont compatibles avec le mode multicomputing :

- UR1 et UR 2
- avec l'UR2-H, le mode multicomputing de plusieurs CPU n'est possible que si les CPU sont connectées dans la même sous-station.
- avec le CR3, qui n'a que 4 emplacements, le mode multicomputing n'est possible que pour deux CPU.

Différence entre le mode multicomputing et le fonctionnement dans l'unité segmentée

Dans l'unité segmentée CR2 (segmentation physique, non modifiable par paramétrage), une seule CPU est autorisée par segment. Toutefois, il ne s'agit pas de multicomputing. Les CPU de l'unité segmentée forment chacun un sous-système indépendant et se comportent comme des processeurs individuels. Il n'y a pas de zones d'adresses logiques communes.

Le mode multicomputing n'est possible que dans le châssis de base segmenté (voir aussi Manuel d'installation).

Quand utiliser le multicomputing?

Dans les cas suivants, il est avantageux d'utiliser le multicomputing :

- Si votre programme utilisateur est trop volumineux pour une CPU et si la mémoire se réduit trop fortement, répartissez le programme sur plusieurs CPU.
- Si une partie déterminée de votre installation doit être commandée rapidement, séparez la partie concernée du programme et faites exécuter cette dernière par une CPU "rapide" spécifique.
- Si votre installation est composée de plusieurs parties faciles à délimiter et donc relativement aisées à piloter et contrôler séparément, faites traiter la partie 1 par la CPU1, la partie 2 par la CPU2, etc.

Exemple

La figure suivante représente un automate programmable fonctionnant en mode multicomputing. Chaque CPU peut accéder aux modules qui lui sont affectés (FM, CP, SM).

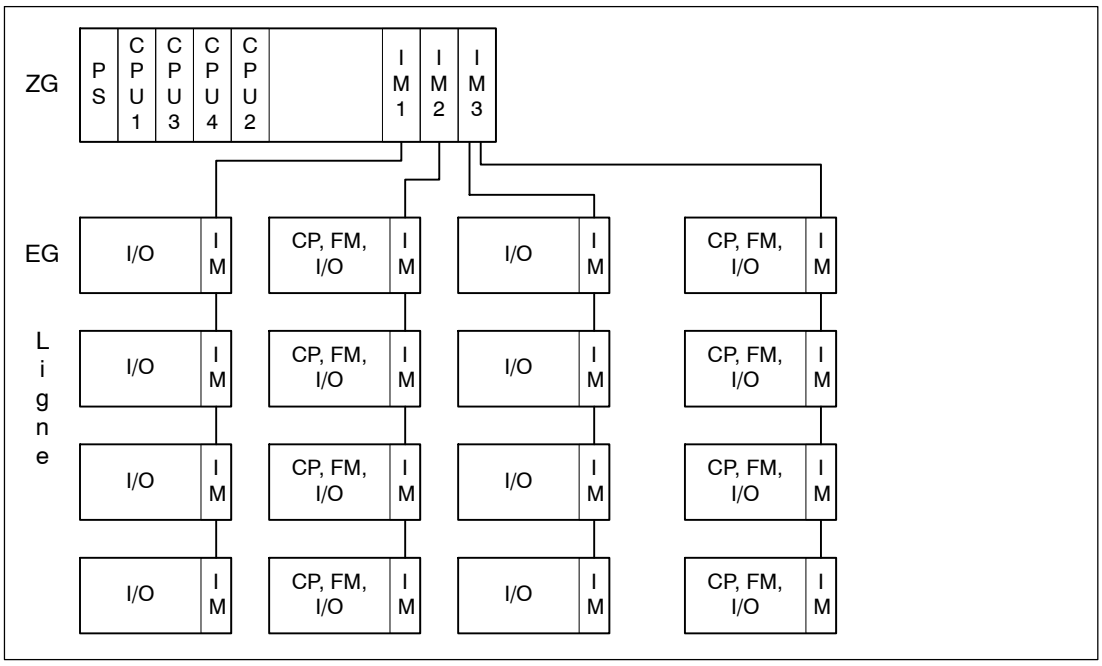


Figure 2-1 Exemple de multicomputing

2.2.1 Particularités

Règles concernant les emplacements

En mode multicomputing, il est possible de connecter jusqu'à quatre CPU en même temps dans un châssis de basel (ZG), dans un ordre quelconque.

Liaison par bus

Les CPU sont reliées entre-elles via le bus de communication (bus K), c'est-à-dire que toutes les CPU sont accessibles depuis une PG via une interface MPI, dans le cas d'une configuration adéquate.

Comportement au démarrage et en service

Au démarrage, les CPU participant au multicomputing vérifient automatiquement si elles peuvent se synchroniser. Une synchronisation n'est possible que dans les cas suivants :

- si toutes les CPU configurées (et seulement celles-ci) sont enfichées et ne sont pas défectueuses,
- si des données de configuration correctes ont été créées avec STEP 7 et chargées pour toutes les CPU enfichées.

Si l'une de ces conditions n'est pas remplie, l'événement s'inscrit dans le tampon de diagnostic sous l'ID 0x49A4. Des explications sur les ID d'événement sont données dans l'aide de référence des fonctions standard et fonctions système.

Lorsque l'état de fonctionnement STOP est quitté, une comparaison est réalisée entre les modes de démarrage DEMARRAGE A FROID / DEMARRAGE (DEMARRAGE A CHAUD) / REDEMARRAGE. Si le type de démarrage est différent, les CPU **ne passent pas** à l'état RUN.

Affectation des adresses et alarmes

En mode multicomputing, chaque CPU peut accéder aux modules qui lui est attribué lors de la configuration avec STEP 7. La zone d'adresses d'un module est toujours attribuée en "exclusivité" à une CPU.

A chaque CPU correspond une entrée d'alarme. Les alarmes atteignant cette entrée ne peuvent pas être reçues par les autres CPU.

Traitement des alarmes

Pour le traitement des alarmes, les règles suivantes s'appliquent :

- Les alarmes de process et de diagnostic ne sont envoyées qu'à une CPU,
- En cas de défaillance, ou de débrochage puis enfichage d'un module, l'alarme est traitée par la CPU affectée au module lors du paramétrage avec STEP 7.
  Exception : une alarme de débrochage/enfichage provenant d'un CP atteint toutes les CPU, même si le CP a été affecté à une CPU lors de la configuration avec STEP 7.
- En cas de défaillance d'un châssis, l'OB 86 est appelé sur toutes les CPU, y compris sur celles auxquelles aucun des modules du châssis défaillant n'était affecté.

Vous trouverez des informations plus précises sur l'OB 86 dans l'aide de référence concernant les blocs d'organisation.

Données quantitatives des E/S

En mode multicomputing, les données quantitatives d'E/S d'un système d'automatisation correspondent à celles de la CPU ayant le plus de ressources. Dans les CPU individuelles, les données quantitatives respectives spécifiques à la CPU ou au maître ne doivent pas être dépassées.

2.2.2 Alarme de multicomputing

A l'aide de l'alarme de multicomputing (OB 60), vous pouvez réagir à un événement de manière synchrone en cas de multicomputing sur les CPU correspondantes. Contrairement aux alarmes de process, déclenchées par les modules de signaux, l'alarme de multicomputing ne peut être sortie que par des CPU. L'alarme de multicomputing est déclenchée par appel de la SFC 35 “MP_ALM“.

Vous trouverez des précisions dans le manuel *Logiciel système pour S7-300/400, fonctions système et standard*.

2.2.3 Configuration et programmation du mode multicomputing

La procédure de configuration et de programmation des CPU et des modules est décrite dans le manuel *Configuration du matériel et des liaisons avec STEP 7*.

2.3 Modifications d'installations durant le fonctionnement

La modifications d'installations durant le fonctionnement au moyen de CiR (configuration en RUN) permet de réaliser certaines modifications de configuration en RUN. Le traitement du processus est alors interrompu durant un court intervalle de temps. La limite supérieure de cet intervalle de temps est par défaut de 1 s, vous avez cependant la possibilité de la modifier. Durant cet intervalle de temps, les entrées du processus conservent leur dernière valeur. Voir aussi le manuel *"Modifications d'installations durant le fonctionnement au moyen de CiR"*

Ce manuel peut être téléchargé gratuitement sur Internet à l'adresse
:`http://www.siemens.com/automation/service&support`

Vous avez la possibilité d'effectuer des modifications d'installations durant le fonctionnement au moyen de CiR dans des parties d'installation contenant une périphérie décentralisée. La figure suivante illustre la configuration supposée. Pour des raisons de clarté, nous allons considérer un seul réseau maître DP et un seul réseau maître PA. Cette restriction n'existe pas en pratique.

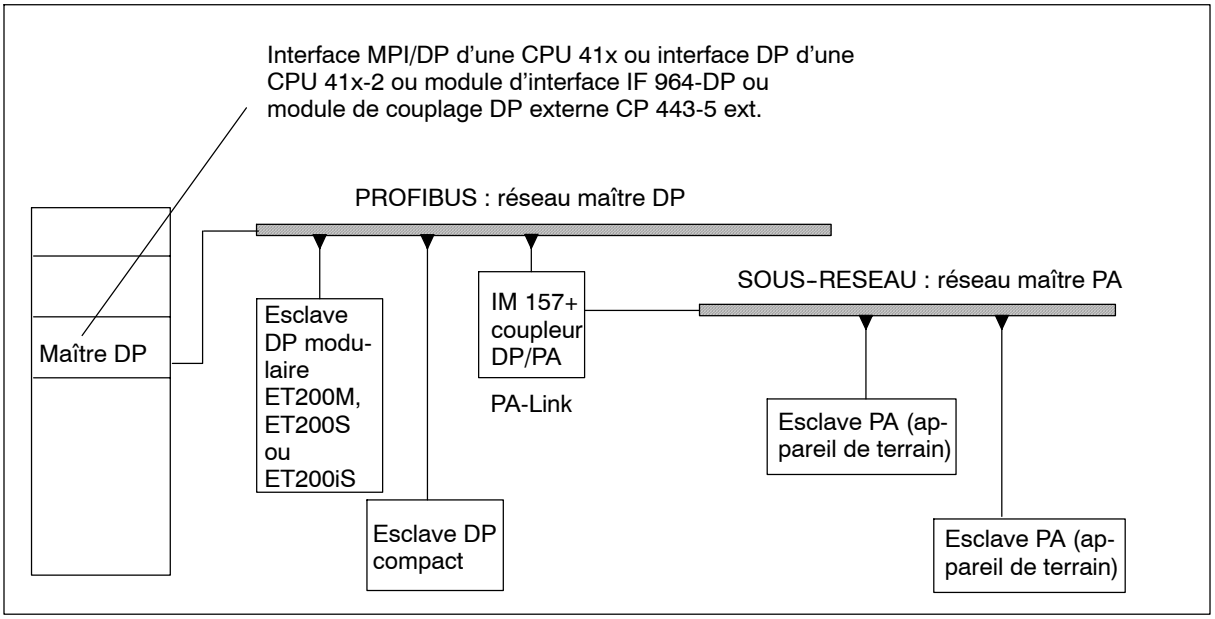

Interface MPI/DP d'une CPU 41x ou interface DP d'une CPU 41x-2 ou module d'interface IF 964-DP ou module de couplage DP externe CP 443-5 ext.
PROFIBUS : réseau maître DP
Maître DP
Esclave DP modulaire ET200M, ET200S ou ET200iS
IM 157+ coupleur DP/PA
PA-Link
SOUS-RESEAU : réseau maître PA
Esclave PA (appareil de terrain)
Esclave DP compact
Esclave PA (appareil de terrain)

Figure 2-2 Présentation : structure du système pour des modifications d'installation durant le fonctionnement

Conditions matérielles pour des modifications d'installation durant le fonctionnement

Pour pouvoir réaliser une modification d'installation durant le fonctionnement, les conditions matérielles suivantes doivent être remplies dès la mise en service :

- Mise en oeuvre d'une CPU S7-400 standard (CPU 412, CPU 414, CPU 416 ou CPU 417) à partir de la version de Firmware V3.1 ou d'une CPU S7-400-H (CPU 414-4H ou CPU 417-4H) en mode autonome à partie de la version de Firmware V3.1
- Si vous souhaitez réaliser des modifications d'installation durant le fonctionnement dans un réseau maître DP possédant un maître DP externe (CP 443-5 extended), ce dernier doit avoir au moins la version de Firmware V5.0.
- Si vous souhaitez ajouter des modules dans une station ET 200M, vous devez mettre en oeuvre l'IM 153-2 à partir du numéro de référence MLFB 6ES7153-2BA00-0XB0 ou l'IM 153-2FO à partir du numéro de référence MLFB 6ES7153-2BB00-0XB0. Vous devez en outre configurer la station ET 200M avec un éléments de bus actif et prévoir un espace libre suffisant pour l'extension prévue. La station ET 200M ne doit pas être intégrée en tant qu'esclave DPV0 (via fichier GSD).
- Si vous souhaitez ajouter des stations complètes, prévoyez les connecteurs de bus, répéteurs, etc. correspondants.
- Si vous souhaitez ajouter des esclaves PA (appareils de terrain), vous devez mettre en oeuvre l'IM 157 à partir du numéro de référence MLFB 6ES7157-0AA82-0XA00 dans le DP/PA-Link correspondant.
- La mise en oeuvre du châssis CR2 n'est pas autorisée.
- La mise en oeuvre de l'un ou de plusieurs des modules suivants dans une station dans laquelle vous souhaitez effectuer des modifications d'installation durant le fonctionnement au moyen de CiR n'est pas autorisée : CP 444, IM 467.
- Pas de multicomputing
- Pas de mode synchrone sur le même système maître D.P.

Nota

Vous pouvez combiner des composants permettant des modifications d'installation durant le fonctionnement et d'autres ne le permettant pas (à l'exclusion des modules non autorisés précités). Vous pouvez cependant uniquement réaliser des modifications d'installation dans les composants possédant la fonctionnalité CiR.

Conditions logicielles pour des modifications d'installation durant le fonctionnement

Afin que vous puissiez réaliser une modification de configuration en RUN, le programme utilisateur doit remplir les conditions suivantes : il doit être écrit de manière à ce que p. ex. les défaillances de station, défaillances de modules ou dépassements du temps de cycle n'entraînent pas le passage en STOP de la CPU.

Les OB suivants doivent se trouver sur votre CPU :

- OB d'alarme du processus (OB 40 à OB 47)
- OB d'erreur d'horloge (OB 80)
- OB d'alarme de diagnostic (OB 82)
- OB de débrochage/enfichage (OB 83)
- OB défaut matériel CPU (OB 84)
- OB d'erreur d'exécution de programme (OB 85)
- OB de défaillance du châssis (OB 86)
- OB d'erreur d'accès à la périphérie (OB 122)

Modifications d'installation autorisées durant le fonctionnement : présentation

Durant le fonctionnement, vous pouvez effectuer les modifications d'installation suivantes :

- Ajout de modules dans un esclave DP ET 200M modulaire, à condition que celui-ci n'ait pas été intégré en tant qu'esclave DPV0 (via fichier GSD).
- Reparamétrage de modules ET 200M, p. ex. choix d'autres limites d'alarmes ou utilisation de voies jusqu'à présent inutilisées.
- Utilisation de voies jusqu'à présent inutilisées dans un module des esclaves modulaires ET 200M, ET 200S, ET 200iS.
- Ajouter des esclaves DP vers un système maître DP existant.
- Ajout d'esclaves PA (appareils de terrain) dans un réseau maître PA existant.
- Ajout de coupleurs DP/PA après un IM157.
- Ajout de PA-Link (y compris de réseaux maître PA) dans un réseau DP existant.
- Affectation des modules ajoutés à une mémoire image partielle.
- Reparamétrage de modules existants dans des stations ET 200M (modules standards et modules de signaux de sécurité en mode standard).
- Annulation de modifications : suppression de modules, esclaves DP et esclaves PA (appareils de terrain) ayant été ajoutés.

Nota

Lorsque vous souhaitez ajouter ou supprimer des esclaves ou modules ou encore effectuer une modification dans l'affectation existante de la mémoire image partielle, vous pouvez le réaliser dans quatre réseaux maître DP au maximum.

Toute modification n'ayant pas explicitement été autorisée ci-avant n'est pas possible dans le cadre de la modification d'installation durant le fonctionnement et ne sera pas traitée plus avant ici.

S7-400 en mode Profibus DP

3

Contenu

Paragraphe	contient	Page
3.1	CPU 41x utilisé comme maître DP/esclave DP	3-2
3.2	Echange direct de données	3-31
3.3	Données cohérentes	3-34

3.1 CPU 41x utilisée comme maître DP/esclave DP

Introduction

Ce chapitre contient les propriétés et caractéristiques techniques dont vous avez besoin lorsque vous utilisez une CPU 41x comme maître DP ou comme esclave DP, et que vous la configurez pour l'échange direct de données.

Convention : étant donné que le comportement des maîtres DP/esclaves DP est identique pour toutes les CPU, ces dernières sont toujours désignées CPU 41x dans la suite du texte.

Informations complémentaires

Des explications et instructions sur la configuration et le paramétrage d'un sous-réseau PROFIBUS et sur le diagnostic dans le sous-réseau PROFIBUS se trouvent dans l'aide en ligne de *STEP 7*.

3.1.1 Zones d'adresses DP des CPU 41x

Zones d'adresses des CPU 41x

Tableau 3-1 CPU 41x (Interface MPI/DP utilisée comme Profibus-DP)

Zone d'adresses	412-1	412-2	414-2	416-2
Interface MPI utilisée comme PROFIBUS DP, entrées et sorties (octets)	2048	2048	2048	2048
Interface DP utilisée comme PROFIBUS DP, entrées et sorties (octets)	–	4096	6144	8192
dont entrées et sorties dans la mémoire image, paramétrable jusqu'à x octets	4096	4096	8192	16384

Tableau 3-2 CPU 41x (Interface MPI/DP et module DP utilisés comme PROFIBUS-DP)

Zone d'adresses	414-3	416-3	417-4
Interface MPI utilisée comme PROFIBUS DP, entrées et sorties (octets)	2048	2048	2048
Interface DP utilisée comme PROFIBUS DP, entrées et sorties (octets)	6144	8192	8192
Module DP utilisé comme PROFIBUS-DP entrées et sorties (octets)	6144	8192	8192
dont entrées et sorties dans la mémoire image, paramétrable jusqu'à x octets	8192	16384	16384

Les **adresses de diagnostic DP** occupent respectivement au moins 1 octet pour le maître DP et chaque esclave DP dans la plage d'adresses des entrées. Ces adresses permettent d'appeler par exemple le diagnostic normalisé DP des stations concernées (paramètres LADDR du SFC 13). Lors de la configuration, vous définissez les adresses de diagnostic DP. Si vous ne définissez pas d'adresses de diagnostic DP, *STEP 7* affecte ces adresses à partir de l'adresse la plus élevée en octets, et en ordre décroissant.

Dans le mode DPV1 du maître, les esclaves obtiennent en général deux adresses de diagnostic.

3.1.2 CPU 41x utilisée comme maître DP

Introduction

Ce chapitre présente les propriétés et caractéristiques techniques des CPU lorsque vous les utilisez comme maître Profibus-DP.

Vous trouverez les propriétés et caractéristiques techniques des CPU 41x à partir du chapitre 6.1.

Condition

Vous devez configurer l'interface CPU concernée comme maître DP. Autrement dit, vous devez faire ce qui suit dans *STEP 7* :

- configurer la CPU comme maître DP
- affecter une adresse PROFIBUS
- choisir un mode de fonctionnement (compatible S7 ou DPV1)
- affecter une adresse de diagnostic
- intégrer les esclaves DP au système maître DP.

Nota

L'un des esclaves PROFIBUS-DP est-il une CPU 31x ou une CPU 41x ?

Dans ce cas, vous trouverez cet esclave DP dans le catalogue PROFIBUS-DP comme "Station déjà configurée". Attribuez une adresse de diagnostic esclave dans le maître DP à cette CPU esclave DP. Vous devez coupler le maître DP à la CPU esclave DP et définir les plages d'adresses pour l'échange de données avec la CPU esclave DP.

Passage de la norme EN 50170 à DPV1

Une extension a été apportée à la norme EN 50170 concernant la périphérie décentralisée. Les résultats de cette extension sont intégrés à la norme CEI 61158 / CEI 61784-1 : 2002 Ed1 CP 3/1. Dans la documentation SIMATIC, nous utiliserons la désignation DPV1. Cette nouvelle version présente certaines extensions et simplifications.

Certains composants d'automatisation de la société SIEMENS possèdent déjà la fonctionnalité DPV1. Afin de pouvoir utiliser ces nouvelles fonctionnalités, vous devez procéder à quelques petites modifications dans votre système. La description complète du passage de la norme EN 50170 à DPV1 figure dans la FAQ sous "Passage à DPV1", avec l'ID 7027576 dans le site Internet du service d'assistance client.

Composants prenant en charge la fonctionnalité Profibus DPV1

Maîtres DPV1

- CPU S7-400 avec interface DP intégrée, à partir de la version de Firmware 3.0.
- CP 443-5 avec numéro de référence 6GK7 443-5DX03-0XE0, lorsqu'il est mis en oeuvre avec l'une de ces CPU S7-400.

Esclaves DPV1

- Les esclaves DP qui figurent sous leur nom de famille dans le catalogue du matériel de STEP 7 sont signalés comme esclaves DPV1 dans l'info bulle.
- Les esclaves DP intégrés à STEP 7 via des fichiers GSD, à partir de la révision 3 du fichier GSD.

STEP 7

A partir de STEP 7 V5.1, Servicepack 2.

Quels modes de fonctionnement existe-t-il pour les composants DPV1 ?

- Mode compatible S7

  Dans ce mode, le composant est compatible à EN 50170. Vous ne pouvez cependant pas utiliser la fonctionnalité DPV1 complète.

- Mode DPV1

  Dans ce mode, vous pouvez utiliser la fonctionnalité DPV1 complète. Dans la station, vous pouvez continuer à utiliser comme à l'accoutumée, les composants d'automatisation qui ne prennent pas en charge la fonctionnalité DPV1.

Compatibilité entre DPV1 et EN 50170 ?

Après le passage à DPV1, vous pouvez continuer à utiliser tous les esclaves présents. Cependant, ces derniers ne prennent pas en charge les fonctions étendues de DPV1.

Vous pouvez également utiliser les esclaves DPV1 sans effectuer le passage à DPV1. Dans ce cas, ils se comportent comme des esclaves communs. Les esclaves DPV1 de la société SIEMENS peuvent alors être utilisés en mode compatible S7. Pour les esclaves DPV1 d'autres fabricants, vous devez utiliser un fichier GSD conforme à EN 50170, inférieur à la révision 3.

Passage à DPV1

Lorsque vous effectuez le passage à DPV1, vous devez faire passer la station complète à DPV1. Ceci peut être paramétré dans la configuration matérielle (mode DP) de STEP 7.

Informations complémentaires

Des explications et instructions à propos du passage de PROFIBUS DP à PROFIBUS DPV1 sur Internet à l'adresse :

`http://www.siemens.com/automation/service&support`

Numéro de rubrique 7027576

Etat/forcer, programmer via PROFIBUS

A la place de l'interface MPI, vous pouvez programmer la CPU via l'interface PROFIBUS-DP ou exécuter les fonctions PG "Etat et forcer".

Nota

Les applications Programmer ou Etat et forçage via l'interface PROFIBUS-DP prolongent le cycle DP.

Equidistance

L'équidistance est la propriété de PROFIBUS-DP qui garantit des cycles de bus de longueur parfaitement égale. Des "cycles de bus de longueur égale" signifient que le maître DP démarre toujours le cycle de bus DP après le même intervalle de temps. Du point de vue des esclaves connectés, ceci signifie que ces derniers obtiennent également les données du maître à des intervalles de temps toujours identiques.

A partir de STEP 7 V 5.2, vous pouvez paramétrer des cycles de bus de longueur identique (équidistants) pour les réseaux PROFIBUS.

Actualiser en synchrone les mémoires images partielles

Avec la SFC 126 "SYNC_PI", vous pouvez actualiser en synchrone une mémoire image partielle des entrées. Un programme utilisateur relié à une impulsion DP peut avec cette SFC actualiser dans une mémoire image partielle des entrées les données d'entrée acquises, en synchronisation avec cette impulsion et de manière cohérente. La SFC 126 peut être interrompue et ne peut être appelée que dans les OB 61, 62, 63 et 64.

Avec la SFC 127 "SYNC_PO", vous pouvez actualiser en synchrone une mémoire image partielle des sorties. Un programme utilisateur relié à une impulsion DP peut avec cette SFC transmettre à la périphérie les données de sortie calculées d'une mémoire image partielle, en synchronisation avec cette impulsion et de manière cohérente. La SFC 127 peut être interrompue et ne peut être appelée que dans les OB 61, 62, 63 et 64.

Afin qu'il soit possible d'actualiser en synchrone des mémoires images partielles, il faut que toutes les adresses d'entrée et de sortie d'un esclave soient affectées à une seule et même mémoire image partielle.

Afin que pendant chaque impulsion, la cohérence soit assurée dans une mémoire image partielle, les conditions suivantes doivent être remplies sur les différentes CPU :

- CPU 412 : nombre d'esclaves + nombre d'octets / 100 < 16
- CPU 414 : nombre d'esclaves + nombre d'octets / 100 < 26
- CPU 416 : nombre d'esclaves + nombre d'octets / 100 < 40
- CPU 417 : nombre d'esclaves + nombre d'octets / 100 < 44

Les SFC 126 et 127 sont décrites dans l'aide en ligne concernée et dans le manuel "Fonctions système et fonctions standard".

Données utiles cohérentes

Des données dont le contenu est similaire et qui décrivent un état du processus à un instant donné sont désignées comme données cohérentes. Pour pouvoir être cohérentes, les données ne doivent être ni modifiées, ni actualisées durant leur traitement ou transmission.

Vous trouverez une description détaillée de ce sujet au paragraphe 3.3.

SYNC/FREEZE

Avec la commande SYNC, les esclaves DP d'un groupe sont commutés en mode Sync, c'est-à-dire que le maître DP transmet les données de sortie actuelles et demande aux esclaves DP concernés de geler les sorties. Dans les télégrammes de sortie suivants, les esclaves DP enregistrent les données de sortie dans une mémoire tampon interne ; l'état des sorties reste inchangé.

Après chaque commande SYNC, les esclaves DP des groupes sélectionnés fournissent les données de sortie de leur mémoire tampon interne aux sorties du processus.

Les sorties ne seront alors actualisées cycliquement que lorsque vous exécuterez la commande UNSYNC au moyen de la SFC 11 “DPSYC_FR”.

Avec la commande FREEZE, les esclaves DP concernés sont commutés en mode Freeze, c'est-à-dire que le maître DP demande aux esclaves DP concernés de geler l'état actuel des entrées. Il transmet ensuite les données gelées dans la zone des entrées de la CPU.

Après chaque commande FREEZE, les esclaves DP gèlent à nouveau l'état de leurs entrées.

Le maître DP obtient alors à nouveau cycliquement l'état actuel des entrées lorsque vous exécutez la commande UNFREEZE au moyen de la SFC 11 “DPSYC_FR”.

La SFC 11 est décrite dans l'aide en ligne concernée et dans le manuel “Fonctions système et fonctions standard”.

Démarrage du système maître DP

Les paramètres suivants vous permettent de régler la surveillance du temps de démarrage du maître DP :

- transmission des paramètres au module
- message de fin par le module

Autrement dit, dans le temps réglé, les esclaves DP doivent démarrer et être paramétrés par la CPU (en tant que maître DP).

Adresse PROFIBUS du maître DP

Toutes les adresses PROFIBUS sont autorisées.

3.1.3 Diagnostic de la CPU 41x utilisée comme maître DP

Diagnostic par DEL de signalisation

Le tableau 3-3 explique la signification des DEL BUSF.
La DEL BUSF qui s'allume ou clignote est toujours celle qui est affectée à l'interface configurée comme interface PROFIBUS-DP.

Tableau 3-3 Signification de la DEL "BUSF" de la CPU 41x utilisée comme maître DP

BUSF	Signification	Remède
éteinte	Configuration correcte ; tous les esclaves configurés sont joignables	–
allumée	• Défaut de bus (défaut physique) • Défaut d'interface DP • Vitesses de transmission différentes en mode multi-maître DP	• Vérifiez qu'il n'y a ni court-circuit, ni interruption sur le câble de bus. • Analysez le diagnostic. Reconfigurez ou corrigez la configuration.
clignote	• Défaillance de station • Au moins un des esclaves affectés n'est pas joignable	• Vérifiez si le câble de bus est raccordé à la CPU 41x ou si le bus est interrompu. • Attendez que la CPU 41x ait démarré. Si la DEL n'arrête pas de clignoter, vérifiez les esclaves DP ou analysez le diagnostic de l'esclave DP.
clignote brièvement INTF s'allume brièvement	Synchronisation CiR en cours	–

Démarrer la détermination de la topologie de bus dans un réseau maître DP avec la SFC 103 "DP_TOPOL"

Le répéteur de diagnostic permet d'améliorer les possibilités de détecter le module défaillant ou l'endroit de l'interruption du câble DP lors d'une défaillance durant le focntionnement. Ce module fonctionne comme un esclave et permet de déterminer la topologie d'une branche DP et ainsi en détecter les défaillances.

Avec la SFC 103 "DP_TOPOL", vous démarrez la détermination de la topologie de bus d'un réseau maître DP par le répéteur de diagnostic.La SFC 103 est décrite dans l'aide en ligne correspondante ainsi que dans le manuel "Fonctions système et fonctions standard". Le répéteur de diagnoctic est décrit dans le manuel "Répéteur de diagnostic pour PROFIBUS-DP", numéro de référence 6ES7972-0AB00-8AA0.

Lecture du diagnostic avec STEP 7

Tableau 3-4 Lecture du diagnostic avec *STEP 7*

Maître DP	Bloc ou registre dans *STEP 7*	Application	Voir ...
CPU 41x	Registre “Diagnostic d’esclave DP”	Afficher diagnostic d’esclave en clair sur interface graphique *STEP 7*	Voir “Diagnostiquer matériel” dans l’aide en ligne de *STEP 7* et dans le manuel utilisateur *STEP 7*
	SFC 13 “DPNRM_DG”	Lecture du diagnostic esclave (déposer dans la zone de données du programme utilisateur)	Structure pour CPU 41x : voir chapitre 3.1.5 ; SFC voir manuel de référence *Fonctions système et standard* Structure pour autres esclaves : voir leur description
	SFC 59 “RD_REC”	Lecture des enregistrements du diagnostic S7 (déposer dans la zone de données du programme utilisateur)	Manuel de référence *Fonctions système et fonctions standard*
	SFC 51 “RDSYSST”	Lire listes partielles SZL. Dans l’alarme de diagnostic avec l’ID SZL W#16#00B3, appeler le SFC 51 et lire le SZL de la CPU esclave.	
	SFB 52 “RDREC”	Pour esclaves DPV1 Lecture des enregistrements du diagnostic S7 (déposer dans la zone de données du programme utilisateur)	
	SFB 54 “RALRM”	Pour esclaves DPV1 Lire information d’alarme à l’intérieur de l’OB d’alarme correspondant	
	SFC 103 ”DP_TOPOL”	Démarrer la détermination de la topologie de bus d’un réseau maître DP par les répéteurs de diagnostic présents	

Analyser le diagnostic dans le programme utilisateur

La figure suivant montre comment procéder pour pouvoir analyser le diagnostic dans le programme utilisateur.

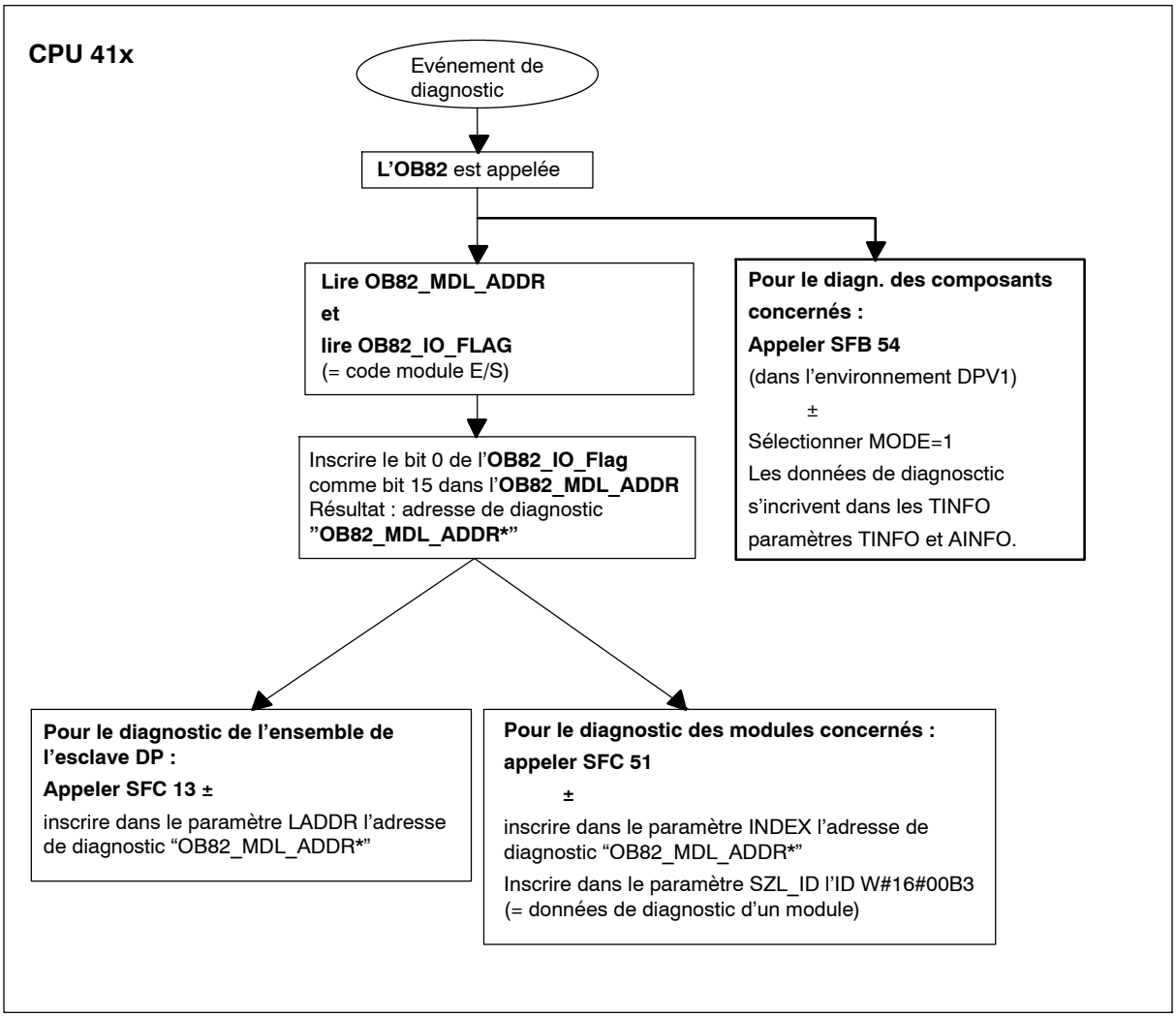

CPU 41x
Evénement de diagnostic
L'OB82 est appelée
Lire OB82_MDL_ADDR
et
lire OB82_IO_FLAG
(= code module E/S)
Pour le diagn. des composants concernés :
Appeler SFB 54
(dans l'environnement DPV1)
±
Sélectionner MODE=1
Les données de diagnosctic s'incrivent dans les TINFO paramètres TINFO et AINFO.
Inscrire le bit 0 de l'OB82_IO_Flag comme bit 15 dans l'OB82_MDL_ADDR
Résultat : adresse de diagnostic
"OB82_MDL_ADDR*"
Pour le diagnostic de l'ensemble de l'esclave DP :
Appeler SFC 13 ±
inscrire dans le paramètre LADDR l'adresse de diagnostic "OB82_MDL_ADDR*"
Pour le diagnostic des modules concernés :
appeler SFC 51
±
inscrire dans le paramètre INDEX l'adresse de diagnostic "OB82_MDL_ADDR*"
Inscrire dans le paramètre SZL_ID l'ID W#16#00B3 (= données de diagnostic d'un module)

Figure 3-1 Diagnostic avec CPU 41x

Adresses de diagnostic associées aux fonctionnalités de l'esclave DP

Avec la CPU 41x, vous attribuez des adresses de diagnostic pour le PROFIBUS-DP. Lors de la configuration, faites en sorte d'affecter des adresses de diagnostic DP une fois au maître DP et une fois à l'esclave DP.

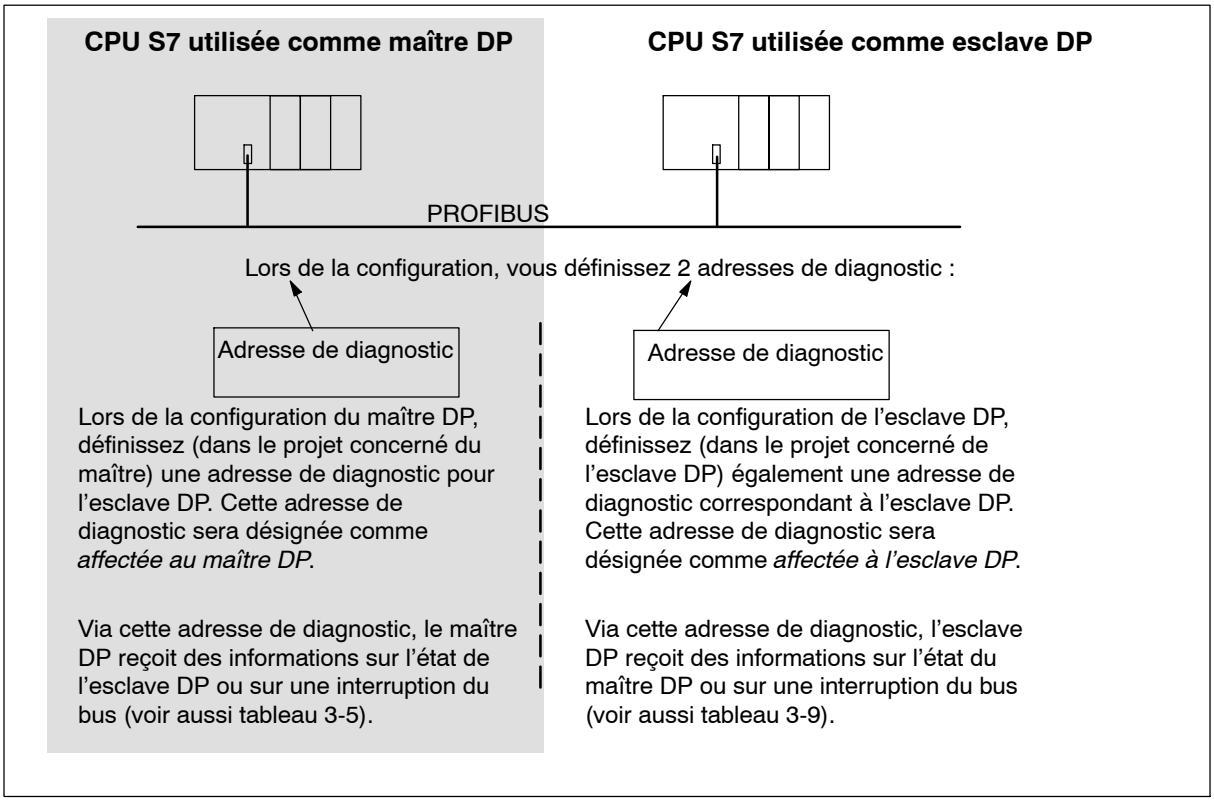

CPU S7 utilisée comme maître DP
CPU S7 utilisée comme esclave DP
PROFIBUS
Lors de la configuration, vous définissez 2 adresses de diagnostic :
Adresse de diagnostic
Adresse de diagnostic
Lors de la configuration du maître DP, définissez (dans le projet concerné du maître) une adresse de diagnostic pour l'esclave DP. Cette adresse de diagnostic sera désignée comme *affectée au maître DP*.
Via cette adresse de diagnostic, le maître DP reçoit des informations sur l'état de l'esclave DP ou sur une interruption du bus (voir aussi tableau 3-5).
Lors de la configuration de l'esclave DP, définissez (dans le projet concerné de l'esclave DP) également une adresse de diagnostic correspondant à l'esclave DP. Cette adresse de diagnostic sera désignée comme *affectée à l'esclave DP*.
Via cette adresse de diagnostic, l'esclave DP reçoit des informations sur l'état du maître DP ou sur une interruption du bus (voir aussi tableau 3-9).

Figure 3-2 Adresses de diagnostic pour maître DP et esclave DP

Détection des événements

Le tableau 3-5 montre comment, en tant que maître DP, la CPU 41x reconnaît des modifications d'état de fonctionnement d'une CPU comme esclave DP ou des interruptions du transfert de données.

Tableau 3-5 Détection d'événements de la CPU 41x utilisée comme maître DP

Evénement	ce qui se passe dans le maître DP
Interruption du bus (court-circuit, connecteur débranché)	• Appel de l'OB 86 avec le message *Défaillance de station* (événement entrant ; adresse de diagnostic de l'esclave DP, affecté au maître DP) • en cas d'accès à la périphérie : appel de l'OB 122 (erreur d'accès à la périphérie)
Esclave DP : RUN → STOP	• Appel de l'OB 82 avec le message *Module perturbé* (événement entrant ; adresse de diagnostic de l'esclave DP, affecté au maître DP ; variable OB82_MDL_STOP=1)
Esclave DP : STOP → RUN	• Appel de l'OB 82 avec le message *Module ok.* (événement sortant ; adresse de diagnostic de l'esclave DP affecté au maître DP ; variable OB82_MDL_STOP=0)

Analyse dans le programme utilisateur

Le tableau suivant vous montre comment vous pouvez par exemple analyser dans le maître DP les transferts RUN-STOP de l'esclave DP (voir aussi tableau 3-5).

dans le maître DP		dans l'esclave DP (CPU 41x)
Adresses de diagnostic : (exemple) adresse de diagnostic de maître=**1023** adresse de diagnostic d'esclave dans le système maître=**1022**		Adresses de diagnostic : (exemple) adresse de diagnostic d'esclave=**422** adresse de diagnostic de maître=non pertinent
La CPU appelle l'OB 82 avec entre autres les informations suivantes : • OB 82_MDL_ADDR:=**1022** • OB82_EV_CLASS:=B#16#39 (événement entrant) • OB82_MDL_DEFECT:=perturbation de module Conseil : ces informations se trouvent aussi dans le tampon de diagnostic de la CPU Dans le programme utilisateur, vous devriez aussi programmer le SFC 13 "DPNRM_DG" pour lire les données de diagnostic d'esclave DP. En environnement DPV1, nous conseillons d'utiliser le SFB54. Il émet l'information d'alarme complète.	←	CPU : RUN → STOP La CPU génère un télégramme de diagnostic d'esclave DP.

3.1.4 CPU 41x utilisée comme esclave DP

Introduction

Ce chapitre présente les propriétés et caractéristiques techniques des CPU lorsque vous les utilisez comme esclave DP.

Vous trouverez les propriétés et caractéristiques techniques des CPU 41x à partir du paragraphe 6.1.

Conditions préalables

1. Une seule interface DP d'une CPU peut être configurée comme esclave DP.
2. L'interface MPI/DP doit-elle être une interface DP ? Dans ce cas, vous devez paramétrer l'interface MPI comme interface DP.

   Avant la mise en service, vous devez configurer la CPU comme esclave DP. Autrement dit, vous devez, dans *STEP 7*

   - "allumer" la CPU en tant qu'esclave DP,
   - affecter une adresse PROFIBUS,
   - affecter une adresse de diagnostic d'esclave,
   - définir les zones d'adresses pour l'échange de données vers le maître DP.

Fichiers GSD

Vous avez besoin d'un fichier GSD pour pouvoir configurer comme esclave DP la CPU d'un système tiers.

Vous pouvez télécharger gratuitement le fichier GSD depuis Internet à l'adresse http://www.ad.siemens.de/csi_e/gsd.

De plus, vous pouvez télécharger le fichier GSD à partir de la boîte aux lettres du centre d'interface de Fürth, au numéro +49 (911) 737972.

Télégramme de configuration et de paramétrage

Lors de la configuration et du paramétrage de la CPU 41x, vous êtes assisté par *STEP 7*. Si vous avez besoin d'une description du télégramme de configuration et de paramétrage, par exemple pour contrôler avec un moniteur de bus, vous trouverez la description du télégramme de configuration et de paramétrage sur Internet, à l'adresse http://www.ad.siemens.de/simatic-cs, ID 1452338

Etat/forcer, programmer via PROFIBUS

A la place de l'interface MPI, vous pouvez programmer la CPU via l'interface PROFIBUS-DP ou exécuter les fonctions PG "Etat et forcer". Pour ce faire, vous devez, lors de la configuration de la CPU en tant qu'esclave DP, valider ces fonctions dans *STEP 7* .

Nota

Les applications Programmer ou Etat et forçage via l'interface PROFIBUS-DP prolongent le cycle DP.

Transmission de données via une mémoire de transfert

La CPU 41x utilisée comme esclave DP fournit une mémoire de transfert pour le PROFIBUS DP. La transmission des données entre la CPU servant d'esclave DP et le maître DP a toujours lieu via cette mémoire de transfert. A cet effet, configurez jusqu'à 32 zones d'adresses.

Autrement dit, le maître DP écrit ses données dans ces zones d'adresses de la mémoire de transfert et la CPU lit ces données dans le programme utilisateur, et vice versa.

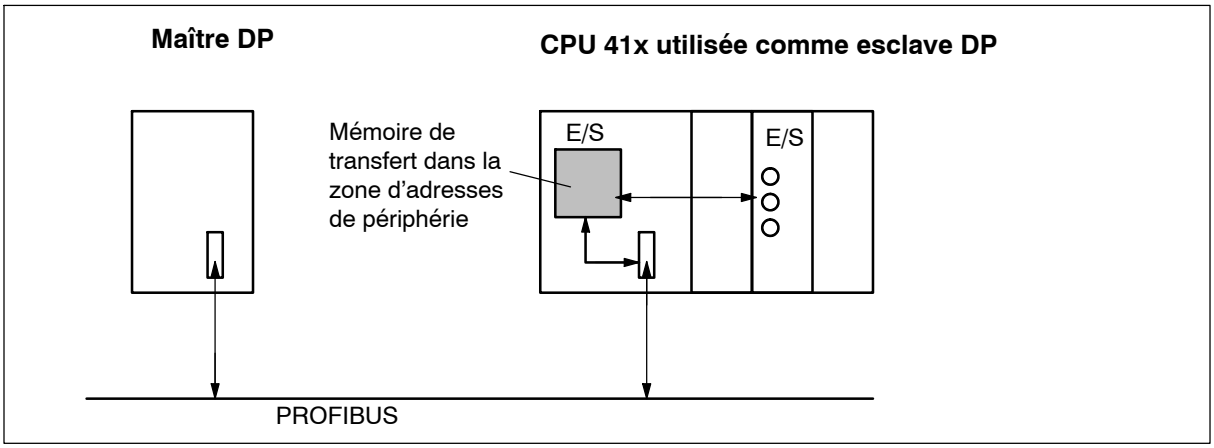


Figure 3-3 Mémoire de transfert dans la CPU 41x utilisée comme esclave DP

Zones d'adresses de la mémoire de transfert

Dans *STEP 7*, configurez les zones d'adresses d'entrée et de sortie :

- Vous pouvez configurer jusqu'à 32 zones d'adresses d'entrée ou de sorties
- Chacune de ces zones peut avoir jusqu'à 32 octets
- Vous pouvez configurer au total au maximum 244 octets d'entrée et 244 octets de sortie

Le tableau suivant fournit un exemple de configuration pour l'attribution des adresses de la mémoire de transfert. Cet exemple figure également dans l'aide de la configuration de STEP 7.

Tableau 3-6 Exemple de configuration pour les zones d'adresses de la mémoire de transfert

	Type	Adresse du maître	Type	Adresse de l'esclave	Long-ueur	Unité	Cohérence
1	E	222	S	310	2	Octet	Unité
2	S	0	E	13	10	Mot	Longueur totale
:							
32							
	Zones d'adresses dans la CPU du maître DP		Zones d'adresses dans la CPU de l'esclave DP		Ces paramètres des zones d'adresses doivent être identiques pour le maître et pour l'esclave DP		

Règles

Pour travailler avec la mémoire de transfert, vous devez respecter les règles suivantes :

- Affectation des zones d'adresses :
  - les données d'entrée de l'esclave DP sont **toujours** les données de sortie du maître DP
  - les données de sortie de l'esclave DP sont **toujours** les données d'entrée du maître DP
- Vous pouvez affecter librement les adresses. Dans le programme utilisateur, vous accédez aux données au moyen de commandes de chargement/transfert ou bien au moyen des SFC 14 et 15. Vous pouvez également indiquer des adresses de la mémoire image des entrées ou des sorties (voir aussi le paragraphe 3.1.1).

Nota

Pour la mémoire de transfert, attribuez des adresses prises dans la zone d'adresses DP de la CPU 41x.

Les adresses attribuées pour la mémoire de transfert ne doivent pas être affectées une autre fois aux modules de périphérie de la CPU 41x !

- L'adresse la plus basse des différentes zones d'adresses est l'adresse initiale de la zone concernée.
- La longueur, l'unité et la cohérence des zones d'adresses pour le maître DP et l'esclave DP doivent être identiques.

Maître DP S5

Si vous utilisez un IM 308 C comme maître DP et la CPU 41x comme esclave DP, on applique pour l'échange de données cohérentes la règle suivante :

il faut programmer le FB 192 dans l'IM 308-C, afin qu'entre le maître DP et l'esclave DP, des données cohérentes soient transmises. Les données de la CPU 41x ne sont sorties ou lues avec le FB 192 qu'ensemble dans un bloc !

S5-95 utilisé comme maître DP

Si vous utilisez un AG S5-95 comme maître DP, vous devez sélectionner ses paramètres de bus aussi pour la CPU 41x utilisée comme esclave DP.

Exemple de programme

Vous trouverez ci-après dans un petit exemple de programme l'échange de données entre le maître DP et l'esclave DP. Vous retrouverez dans cet exemple les adresses extraites du tableau 3-6.

dans la CPU de l'esclave DP	dans la CPU du maître DP

`L 2 Préparation des`
`T MB 6 données dans`
`L EB 0 l'esclave DP`
`T MB 7`
 	
`L MW 6 Transmettre les`
`T PAW 310 données au maître`
`DP`	

	`L PEB 222 Traiter les`
	`T MB 50 données reçues`
	`L PEB 223 dans le maître DP`
	`L B#16#3`
	`+ I`
	`T MB 51`
	
	`L 10 Préparation des`
	`+ 3 données dans le`
	`T MB 60 maître DP`
	
	`CALL SFC 15 Envoyer les`
	`LADDR:= W#16#0 données à`
	`RECORD:= P#M60.0 Byte20 l'esclave DP`
	`RET_VAL:= MW 22`

`CALL SFC 14 Recevoir les`
`LADDR:=W#16#D données du maître`
`RET_VAL:=MW 20 DP`
`RECORD:=P#M30.0 Byte20`
 	
`L MB 30 Traiter les`
`L MB 7 données reçues`
`+ I`
`T MW 100`	

Transfert de données à l'état STOP

La CPU de l'esclave DP passe sur STOP : les données se trouvant dans la mémoire de transfert de la CPU sont écrasées par un "0", donc le maître DP lit "0".

Le maître DP passe sur STOP : les données actuelles se trouvant dans la mémoire de transfert de la CPU sont conservées et peuvent toujours être lues par la CPU.

Adresse PROFIBUS

Vous n'êtes pas autorisé à utiliser le 126 comme adresse PROFIBUS pour la CPU 41x utilisée comme esclave DP.

3.1.5 Diagnostic de la CPU 41x utilisée comme esclave DP

Diagnostic par DEL de signalisation – CPU 41x

Le tableau 3-7 donne la signification des DEL BUSF.
La DEL BUSF qui s'allume ou clignote est toujours celle qui est affectée à l'interface configurée comme interface PROFIBUS-DP.

Tableau 3-7 Signification des DEL "BUSF" de la CPU 41x utilisée comme esclave DP

BUSF	Signification	Remède
éteinte	Configuration correcte	–
clignote	La CPU 41x est mal paramétrée. Il ne se produit pas d'échange de données entre le maître DP et la CPU 41x. Causes : • Le délai de scrutation est écoulé • La communication via PROFIBUS est interrompue • L'adresse PROFIBUS est fausse	• Vérifiez la CPU 41x • Vérifiez si le connecteur de bus est bien branché • Vérifiez si le câble de bus menant au maître DP est interrompu • Vérifiez la configuration et le paramétrage.
allumée	• Court-circuit sur bus	• Vérifiez la structure du bus

Démarrer la détermination de la topologie de bus dans un réseau maître DP avec la SFC 103 "DP_TOPOL"

Le répéteur de diagnostic permet d'améliorer les possibilités de détecter le module défaillant ou l'endroit de l'interruption du câble DP lors d'une défaillance durant le focntionnement. Ce module fonctionne comme un esclave et permet de déterminer la topologie d'une branche DP et ainsi en détecter les défaillances.

Avec la SFC 103 "DP_TOPOL", vous démarrez la détermination de la topologie de bus d'un réseau maître DP par le répéteur de diagnostic. La SFC 103 est décrite dans l'aide en ligne correspondante ainsi que dans le manuel "Fonctions système et fonctions standard". Le répéteur de diagnoctic est décrit dans le manuel "Répéteur de diagnostic pour PROFIBUS-DP", numéro de référence 6ES7972-0AB00-8AA0.

Diagnostic avec *STEP 5* ou *STEP 7* Diagnostic de l'esclave

Le diagnostic d'esclave se comporte selon la norme EN 50170, volume 2, PROFIBUS. Il peut être lu en fonction du maître DP, pour tous les esclaves DP qui se comportent selon la norme, avec *STEP 5* ou *STEP 7*.

La lecture et la structure du diagnostic d'esclave sont décrites dans les chapitres suivants.

Diagnostic S7

Le diagnostic S7 peut être demandé dans le programme utilisateur par tous les modules diagnosticables de la gamme SIMATIC S7. Les modules diagnosticables vous sont indiqués par les informations sur le module ou par le catalogue. La structure du diagnostic S7 est identique pour les modules centraux et les modules déportés.

Les données de diagnostic d'un module se trouvent dans les enregistrements 0 et 1 de la plage de données système du module. L'enregistrement 0 contient 4 octets de données de diagnostic qui décrivent l'état actuel d'un module. L'enregistrement 1 contient aussi des données de diagnostic spécifiques au module.

Vous trouverez dans le manuel de référence la structure des données de diagnostic *Fonctions standard et système*.

Lecture du diagnostic

Tableau 3-8 Lecture du diagnostic avec *STEP 5* et *STEP 7* dans le système maître

Automate programmable avec maître DP	Bloc ou registre dans *STEP 7*	Application	Voir ...
SIMATIC S7	Registre "Diagnostic d'esclave DP"	Afficher diagnostic d'esclave en clair sur interface graphique *STEP 7*	Voir "Diagnostiquer matériel" dans l'aide en ligne de *STEP 7* et dans le manuel utilisateur *STEP 7*
	SFC 13 "DP NRM_DG"	Lecture du diagnostic esclave (déposer dans la zone de données du programme utilisateur)	SFC voir manuel de référence *Fonctions système et standard*
	SFC 51 "RDSYSST"	Lire listes partielles SZL. Dans l'alarme de diagnostic avec l'ID SZL W#16#00B3, appeler le SFC 51 et lire le SZL de la CPU esclave.	Manuel de référence *Fonctions système et standard*
	SFB 54 "RDREC"	Pour l'environnement DPV1, on applique : Lire information d'alarme à l'intérieur de l'OB d'alarme correspondant	
	FB 125/FC 125	Analyser le diagnostic d'esclave	Sur Internet à l'adresse http://www.ad.siemens.de/simatic-cs ID 387 257
SIMATIC S5 avec IM 308-C utilisé comme maître DP	FB 192 "IM308C"	Lecture du diagnostic esclave (déposer dans la zone de données du programme utilisateur)	FB voir manuel *Système de périphérie décentralisée ET 200*
SIMATIC S5 avec l'automate programmable S5-95U utilisé comme maître DP	SFB 230 "S_DIAG"		

Exemple de lecture du diagnostic d'esclave à FB 192 "IM 308C"

Vous trouverez ici un exemple de lecture au moyen du FB 192 du diagnostic pour un esclave DP dans le programme utilisateur *STEP 5*.

Hypothèses

Pour ce programme utilisateur *STEP 5*, les hypothèses de base sont les suivantes :

- L'IM 308-C occupe, en tant que maître DP, les pages 0 ... 15 (numéro 0 de l'IM 308-C).
- L'esclave DP a l'adresse PROFIBUS 3.
- Le diagnostic d'esclave doit être déposé dans le DB 20. Vous pouvez aussi utiliser à cet effet tout autre bloc de données.
- Le diagnostic d'esclave comporte 26 octets.

Programme utilisateur STEP 5

```
AWL                                 Explication
      :A     DB 30
      :SPA   FB 192
Nom   :IM308C
DPAD  :      KH F800              Zone d'adresses par défaut de l'IM 308-C
IMST  :      KY 0, 3              IM-Nr. = 0, adresse PROFIBUS de l'esclave DP = 3
FCT   :      KC SD                Fonction : lire diagnostic d'esclave
GCGR  :      KM 0                 n'est pas analysé
TYP   :      KY 0, 20             Zone de données de S5 : DB 20
STAD  :      KF +1                Données de diagnostic à partir du mot de données 1
LENG  :      KF 26                Longueur de diagnostic = 26 octets
ERR   :      DW 0                 Enregistrement code de défaut dans DW 0 du DB 30
```

Adresses de diagnsotic associées aux fonctionnalités du maître DP

Avec la CPU 41x, vous attribuez des adresses de diagnostic pour le PROFIBUS-DP. Lors de la configuration, faites en sorte d'affecter des adresses de diagnostic DP une fois au maître DP et une fois à l'esclave DP.

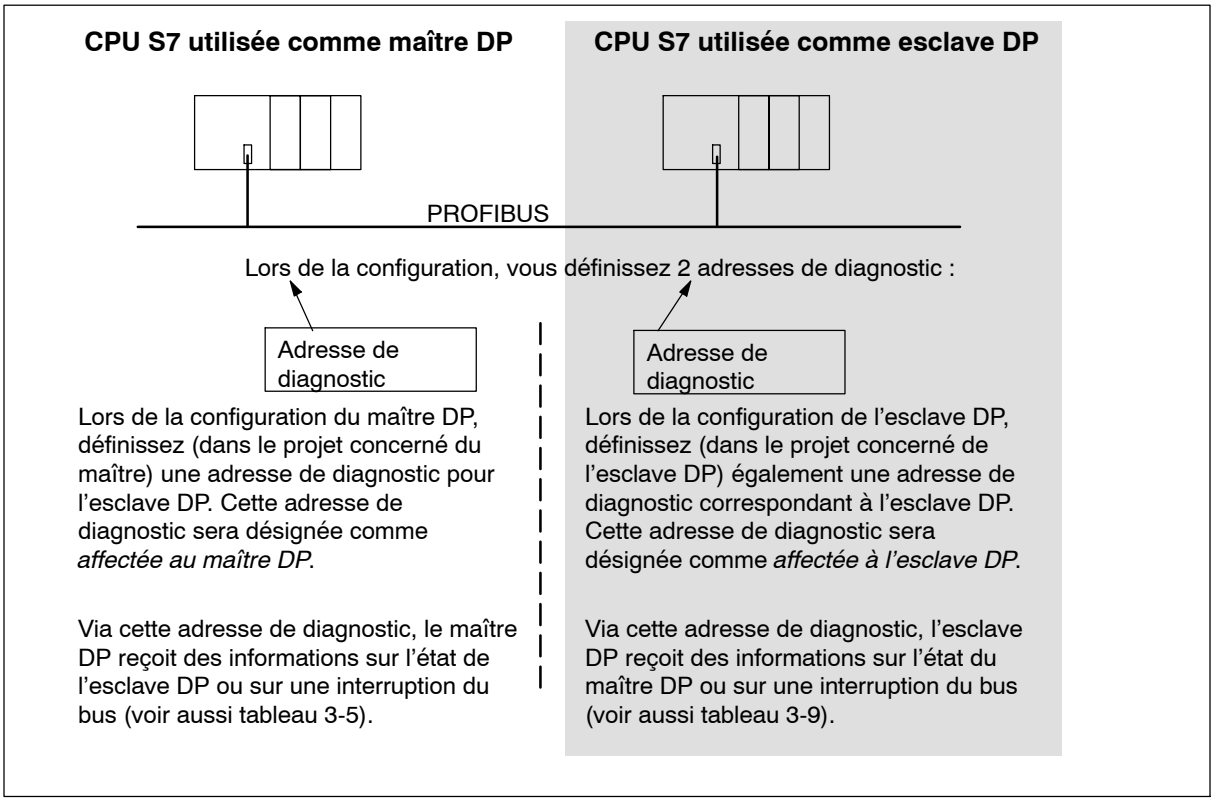

CPU S7 utilisée comme maître DP
CPU S7 utilisée comme esclave DP
PROFIBUS
Lors de la configuration, vous définissez 2 adresses de diagnostic :
Adresse de diagnostic
Adresse de diagnostic
Lors de la configuration du maître DP, définissez (dans le projet concerné du maître) une adresse de diagnostic pour l'esclave DP. Cette adresse de diagnostic sera désignée comme *affectée au maître DP*.
Via cette adresse de diagnostic, le maître DP reçoit des informations sur l'état de l'esclave DP ou sur une interruption du bus (voir aussi tableau 3-5).
Lors de la configuration de l'esclave DP, définissez (dans le projet concerné de l'esclave DP) également une adresse de diagnostic correspondant à l'esclave DP. Cette adresse de diagnostic sera désignée comme *affectée à l'esclave DP*.
Via cette adresse de diagnostic, l'esclave DP reçoit des informations sur l'état du maître DP ou sur une interruption du bus (voir aussi tableau 3-9).

Figure 3-4 Adresses de diagnostic pour maître DP et esclave DP

Détection des événements

Le tableau 3-9 montre comment, en tant qu'esclave DP, la CPU 41x reconnaît des changements d'état de fonctionnement ou des interruptions du transfert de données.

Tableau 3-9 Détection d'événements de la CPU 41x utilisée comme esclave DP

Evénement	ce qui se passe dans l'esclave DP
Interruption du bus (court-circuit, connecteur débranché)	• Appel de l'OB 86 avec le message *Défaillance de station* (événement entrant ; adresse de diagnostic de l'esclave DP affecté à l'esclave DP) • en cas d'accès à la périphérie : appel de l'OB 122 (erreur d'accès à la périphérie)
Maître DP : RUN → STOP	• Appel de l'OB 82 avec le message *Module perturbé* (événement entrant ; adresse de diagnostic de l'esclave DP, affecté à l'esclave DP ; variable OB82_MDL_STOP=1)
Maître DP : STOP → RUN	• Appel de l'OB 82 avec le message *Module ok.* (événement sortant ; adresse de diagnostic de l'esclave DP affecté à l'esclave DP ; variable OB82_MDL_STOP=0)

Analyse dans le programme utilisateur

Le tableau suivant 3-10 vous montre comment vous pouvez par exemple analyser dans l'esclave DP les transferts RUN-STOP du maître DP (voir aussi tableau 3-9).

Tableau 3-10 Analyse des transferts RUN-STOP dans le maître DP/esclave DP

dans le maître DP	dans l'esclave DP
Adresses de diagnostic : (exemple) adresse de diagnostic de maître=**1023** adresse de diagnostic d'esclave dans le système maître=**1022**	Adresses de diagnostic : (exemple) adresse de diagnostic d'esclave=**422** adresse de diagnostic de maître=non pertinent
CPU : RUN → STOP →	La CPU appelle l'OB 82 avec entre autres les informations suivantes : • OB 82_MDL_ADDR:=**422** • OB82_EV_CLASS:=B#16#39 (événement entrant) • OB82_MDL_DEFECT:=perturbation de module Conseil: ces informations se trouvent aussi dans le tampon de diagnostic de la CPU

Structure du diagnostic d'esclave

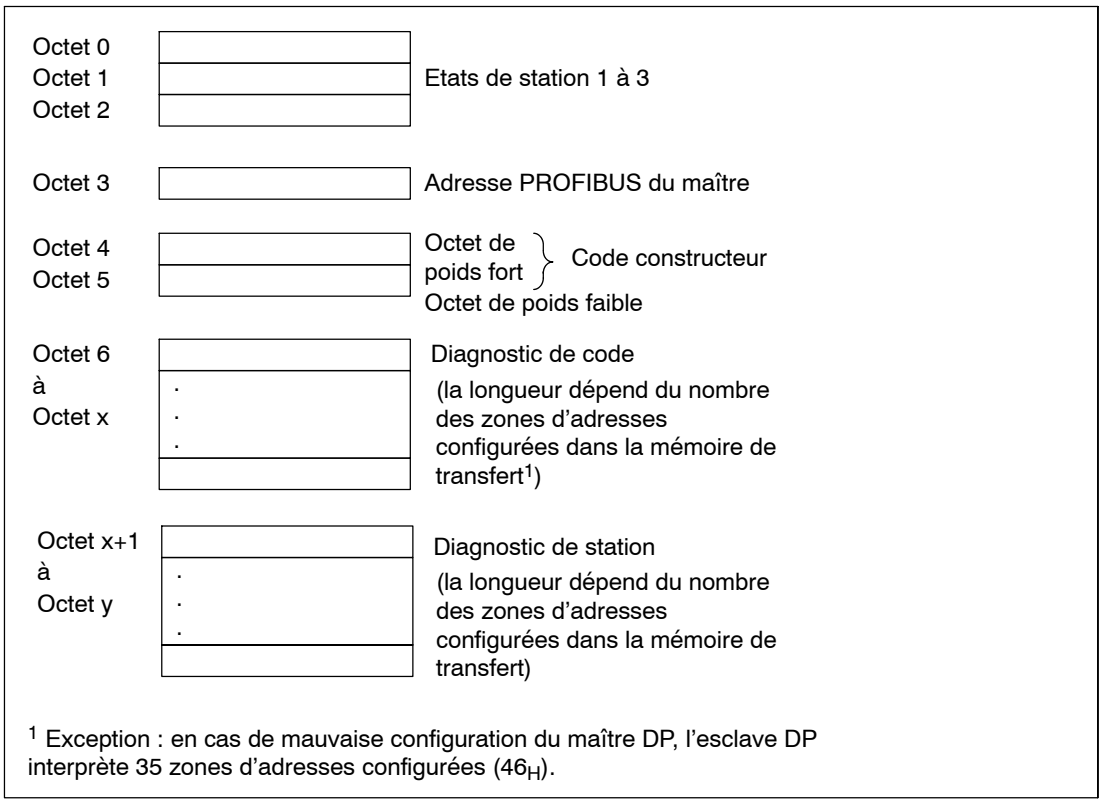

Octet 0
Octet 1
Octet 2
Etats de station 1 à 3
Octet 3
Adresse PROFIBUS du maître
Octet 4
Octet 5
Octet de poids fort
Code constructeur
Octet de poids faible
Octet 6
à
Octet x
Diagnostic de code
(la longueur dépend du nombre des zones d'adresses configurées dans la mémoire de transfert1)
Octet x+1
à
Octet y
Diagnostic de station
(la longueur dépend du nombre des zones d'adresses configurées dans la mémoire de transfert)
1 Exception : en cas de mauvaise configuration du maître DP, l'esclave DP interprète 35 zones d'adresses configurées (46H).

Figure 3-5 Structure du diagnostic d'esclave

3.1.6 CPU 41x utilisée comme esclave DP : état de station 1 à 3

Etat de station 1 à 3

L'état de station 1 à 3 donne un aperçu de l'état d'un esclave DP.

Tableau 3-11 Structure de l'état de station 1 (octet 0)

Bit	Signification	Remède
0	1 : L'esclave DP **ne peut pas être joint** par le maître DP.	• L'adresse DP est-elle paramétrée correctement sur l'esclave DP ? • Connecteur de bus branché ? • Tension présente sur l'esclave DP ? • Répéteur RS 485 correctement paramétré ? • Effectuer réinitialisation sur esclave DP
1	1 : Esclave DP non encore prêt pour l'échange de données.	• Attendre que l'esclave DP soit en train de démarrer.
2	1 : Les données de configuration envoyées par le maître DP à l'esclave DP ne correspondent pas à la structure de l'esclave DP.	• Le type de station ou la structure de l'esclave DP ont-ils été entrés correctement dans le logiciel ?
3	1 : Alarme de diagnostic générée par le passage RUN-STOP de la CPU 0 : Alarme de diagnostic générée par le passage STOP-RUN de la CPU	• Vous pouvez lire le diagnostic.
4	1 : Fonction pas prise en charge, p. ex. modification logicielle de l'adresse DP	• Vérifiez la configuration.
5	0 : Le bit est toujours "0".	–
6	1 : Le type d'esclave DP ne correspond pas à la configuration logicielle.	• Le type de station entré dans le logiciel est-il correct ? (erreur de paramétrage)
7	1 : L'esclave DP a été paramétré par un autre maître DP que celui qui a actuellement accès à l'esclave DP.	• Bit toujours à 1, lorsque p. ex. vous accédez à l'esclave DP depuis la PG ou un autre maître DP. L'adresse DP du maître de paramétrage se trouve dans l'octet de diagnostic "Adresse PROFIBUS du maître".

Tableau 3-12 Structure de l'état de station 2 (octet 1)

Bit	Signification
0	1 : Il faut reparamétrer et reconfigurer l'esclave DP.
1	1 : Un message de diagnostic est présent. L'esclave DP ne peut pas continuer à fonctionner tant que le défaut n'est pas éliminé (message statique de diagnostic).
2	1 : Le bit est toujours à "1", lorsque l'esclave DP ayant cette adresse DP est présent.
3	1 : Pour cet esclave DP, la surveillance scrutation est activée.
4	0 : Le bit est toujours à "0".
5	0 : Le bit est toujours à "0".
6	0 : Le bit est toujours à "0".
7	1 : L'esclave DP est désactivé, ce qui veut dire qu'il est sorti du traitement cyclique.

Tableau 3-13 Structure de l'état de station 3 (octet 2)

Bit	Signification
0 à 6	0 : Les bits sont toujours à "0"
7	1: • Il y a plus de messages de diagnostic que l'esclave DP ne peut en mémoriser. • Le maître DP ne peut pas inscrire dans son tampon de diagnostic tous les messages de diagnostic envoyés par l'"esclave DP.

Adresse PROFIBUS du maître

L'adresse DP du maître DP est déposée dans l'octet de diagnostic "Adresse PROFIBUS du maître" :

- qui a paramétré l'esclave DP et
- qui a accès à l'esclave DP en lecture et en écriture

Tableau 3-14 Structure de l'adresse PROFIBUS du maître (octet 3)

Bit	Signification
0 à 7	Adresse DP du maître DP ayant paramétré l'esclave DP et ayant accès à l'esclave DP en lecture et en écriture.
	FF_H : L'esclave DP n'a été paramétré par aucun maître DP.

Code constructeur

Le code constructeur contient un code décrivant le type de l'esclave DP.

Tableau 3-15 Structure du code constructeur (octets 4, 5)

Octet 4	Octet 5	Code constructeur pour CPU
80_H	$C5_H$	412-1
80_H	$C6_H$	412-2
80_H	$C7_H$	414-2
80_H	$C8_H$	414-3
80_H	CA_H	416-2
80_H	CB_H	416-3
80_H	CC_H	417-4

Diagnostic de code

Le diagnostic de code indique pour laquelle des zones d'adresses configurées de la mémoire de transfert une inscription a eu lieu.

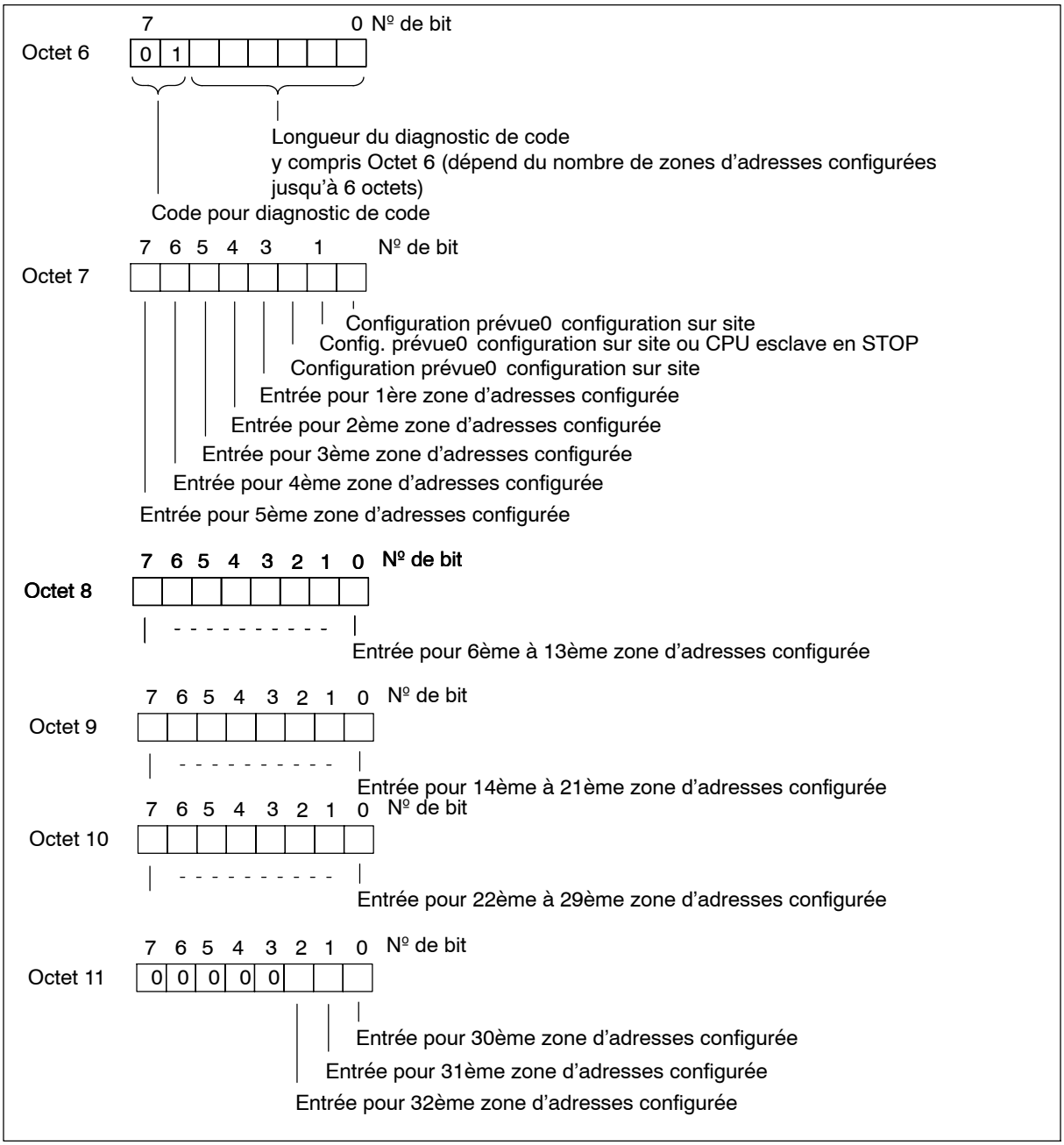

7 0 Nº de bit
Octet 6
0 1
Longueur du diagnostic de code
y compris Octet 6 (dépend du nombre de zones d'adresses configurées
jusqu'à 6 octets)
Code pour diagnostic de code
7 6 5 4 3 1 Nº de bit
Octet 7
Configuration prévue0 configuration sur site
Config. prévue0 configuration sur site ou CPU esclave en STOP
Configuration prévue0 configuration sur site
Entrée pour 1ère zone d'adresses configurée
Entrée pour 2ème zone d'adresses configurée
Entrée pour 3ème zone d'adresses configurée
Entrée pour 4ème zone d'adresses configurée
Entrée pour 5ème zone d'adresses configurée
7 6 5 4 3 2 1 0 Nº de bit
Octet 8
Entrée pour 6ème à 13ème zone d'adresses configurée
7 6 5 4 3 2 1 0 Nº de bit
Octet 9
Entrée pour 14ème à 21ème zone d'adresses configurée
7 6 5 4 3 2 1 0 Nº de bit
Octet 10
Entrée pour 22ème à 29ème zone d'adresses configurée
7 6 5 4 3 2 1 0 Nº de bit
Octet 11
0 0 0 0 0
Entrée pour 30ème zone d'adresses configurée
Entrée pour 31ème zone d'adresses configurée
Entrée pour 32ème zone d'adresses configurée

Figure 3-6 Structure du diagnostic de code de la CPU 41x

Diagnostic de station

Le diagnostic de station donne des indications détaillées sur un esclave DP. Le diagnostic de station commence à partir de l'octet x et peut comprendre jusqu'à 20 octets.

La figure suivante décrit la structure et le contenu des octets pour une zone d'adresses configurée de la mémoire de transfert.

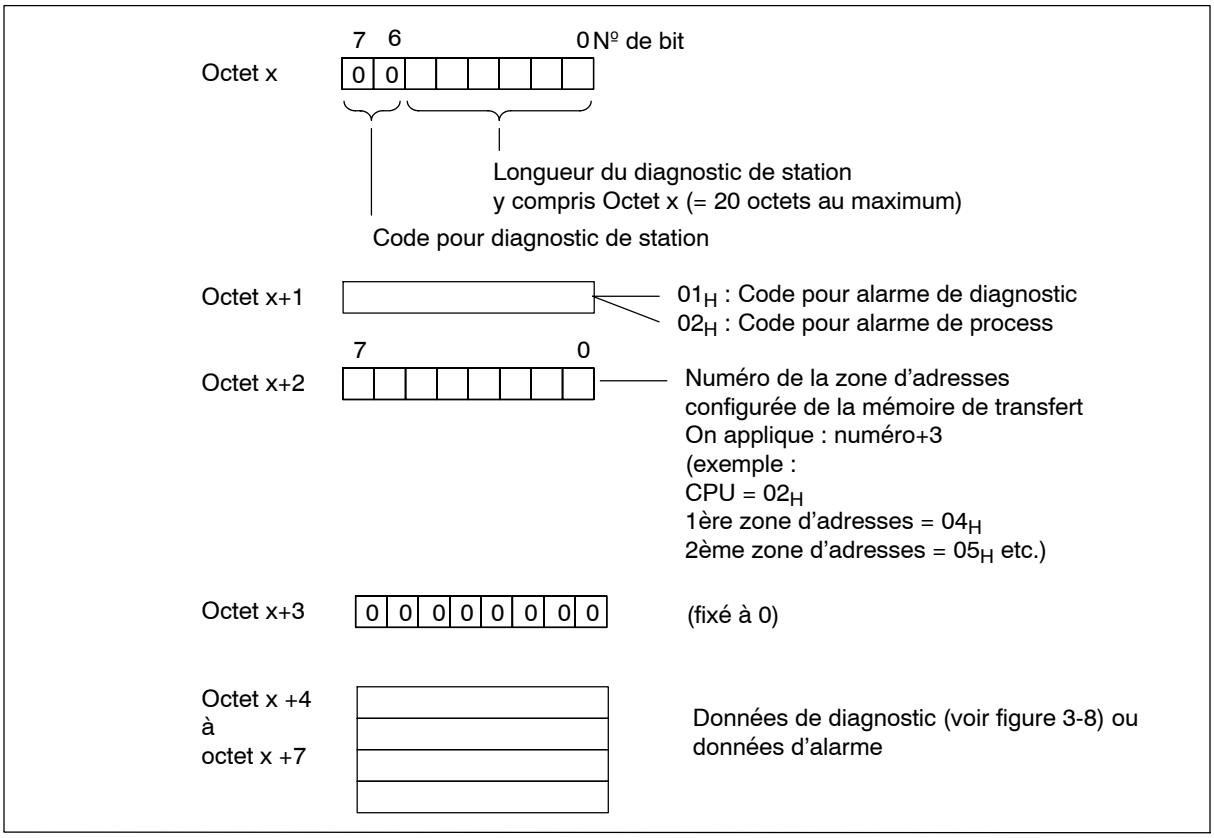

7 6 0 Nº de bit
Octet x
0 0
Longueur du diagnostic de station
y compris Octet x (= 20 octets au maximum)
Code pour diagnostic de station
Octet x+1
01H : Code pour alarme de diagnostic
02H : Code pour alarme de process
7 0
Octet x+2
Numéro de la zone d'adresses
configurée de la mémoire de transfert
On applique : numéro+3
(exemple :
CPU = 02H
1ère zone d'adresses = 04H
2ème zone d'adresses = 05H etc.)
Octet x+3
0 0 0 0 0 0 0 0
(fixé à 0)
Octet x +4
à
octet x +7
Données de diagnostic (voir figure 3-8) ou
données d'alarme

Figure 3-7 Structure du diagnostic de station

A partir de l'octet x+4

La signification des octets à partir de l'octet x+4 dépend de l'octet x +1 (voir figure 3-7).

Dans l'octet x +1, se trouve le code pour ...	
Alarme de diagnostic (01_H)	**Alarme de process (02_H)**
Les données de diagnostic contiennent les 16 octets d'information d'état de la CPU. La figure 3-8 vous montre l'affectation des 4 premiers octets des données de diagnostic. Les 12 octets suivants sont toujours à 0.	Pour l'alarme de process, vous pouvez programmer librement 4 octets d'information d'alarme. Vous transmettez ces 4 octets au maître DP dans *STEP 7* avec la SFC 7 "DP_PRAL".

Octet x +4 à x +7 pour alarme de diagnostic

La figure 3-8 montre la structure et le contenu des octets x +4 à x +7 pour alarme de diagnostic. Les contenus de ces octets correspondent au contenu de l'enregistrement 0 du diagnostic dans *STEP 7* (dans ce cas, tous les bits ne sont pas occupés).

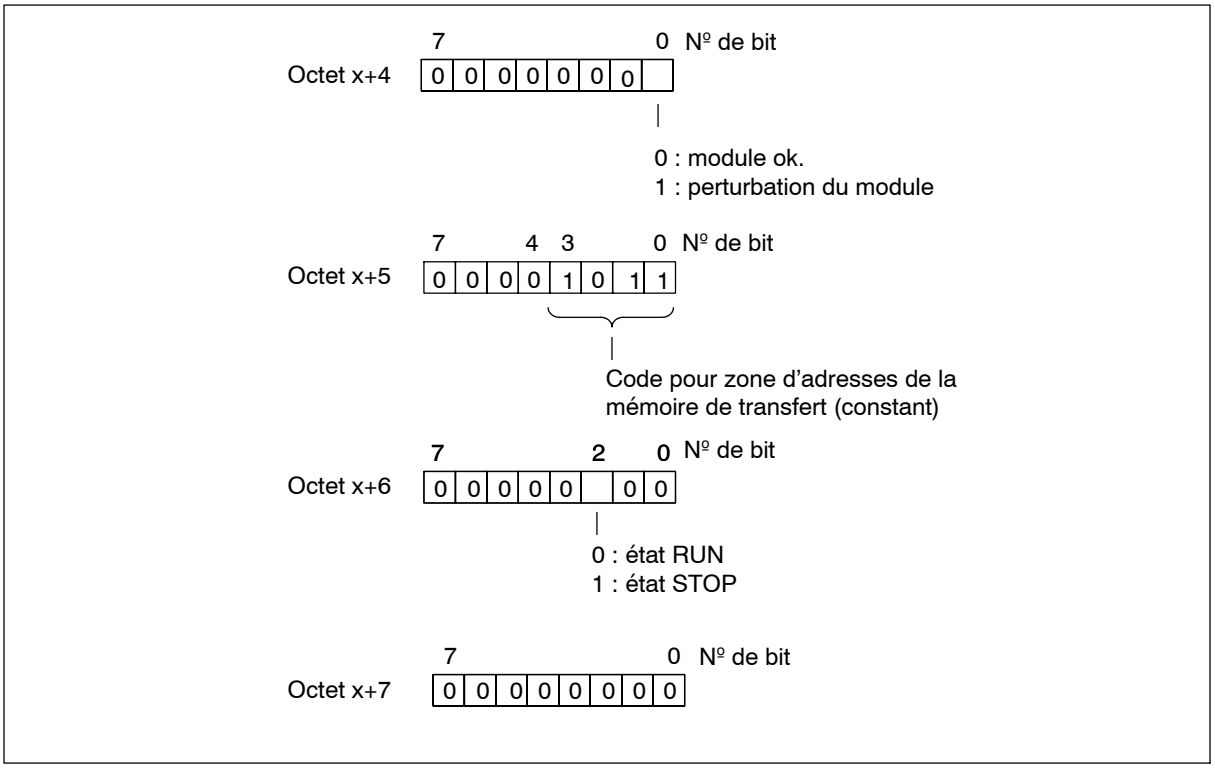

7 0 Nº de bit
Octet x+4
0 0 0 0 0 0 0
0 : module ok.
1 : perturbation du module
7 4 3 0 Nº de bit
Octet x+5
0 0 0 0 1 0 1 1
Code pour zone d'adresses de la mémoire de transfert (constant)
7 2 0 Nº de bit
Octet x+6
0 0 0 0 0 0 0
0 : état RUN
1 : état STOP
7 0 Nº de bit
Octet x+7
0 0 0 0 0 0 0 0

Figure 3-8 Octet x +4 à x +7 pour alarme de diagnostic et de process

Alarmes avec maître DP S7

Dans la CPU 41x utilisée comme esclave DP, vous pouvez déclencher à partir du programme utilisateur une alarme de process sur le maître DP. En appelant le SFC 7 “DP_PRAL”, vous déclenchez dans le programme utilisateur du maître DP un OB 40. Avec le SFC 7, vous pouvez transmettre dans un mot double une information d’alarme au maître DP, que vous pouvez analyser dans l’OB 40, dans la variable OB40_POINT_ADDR. Vous pouvez programmer librement l’information d’alarme. Une description détaillée du SFC 7 “DP_PRAL” se trouve dans le manuel de référence *Logiciel système pour S7-300/400 - fonctions système et standard*.

Alarmes avec un autre maître DP

Si vous utilisez la CPU 41x avec un autre maître DP, ces alarmes sont simulées à l’intérieur du diagnostic ce station de la CPU 41x. Vous devez retraiter les événements de diagnostic correspondants dans le programme utilisateur du maître DP.

Nota

Pour pouvoir analyser l’alarme de diagnostic et l’alarme de process via le diagnostic de station au moyen d’un autre maître DP, vous devez tenir compte des points suivants :

- Le maître DP doit pouvoir mémoriser les messages de diagnostic, donc les messages de diagnostic doivent pouvoir être déposés dans un tampon circulaire à l’intérieur du maître DP. Lorsque le maître DP ne peut pas mémoriser les messages de diagnostic, seul le dernier message de diagnostic arrivé sera p. ex. déposé.
- Dans votre programme utilisateur, vous devez consulter régulièrement les bits concernés dans le diagnostic de station. Vous devez tenir compte du temps de cycle du bus PROFIBUS-DP pour pouvoir p. ex.consulter les bits au moins une fois de manière synchrone au temps de cycle du bus.
- Avec l’IM 308-C utilisé comme maître DP, vous ne pouvez pas utiliser les alarmes de process à l’intérieur du diagnostic de station, car seules les alarmes entrantes, et non les partantes, sont signalées.

3.2 Echange direct de données

A partir de *STEP 7* V 5.0, vous pouvez configurer pour les stations PROFIBUS un “échange direct de données”. Les CPU 41x peuvent participer à l’échange direct de données en tant qu’émetteurs et récepteurs.

Un “échange direct de données” correspond à une communication spéciale entre les partenaires PROFIBUS-DP.

3.2.1 Principe de l’échange direct de données

L’échange direct de données se caractérise par le fait que les stations PROFIBUS-DP “écoutent” les données qu’un esclave DP renvoit à son maître DP.
Grâce à ce mécanisme, la sation à l’écoute (récepteur) peut accéder directement aux modifications des données d’entrée d’esclaves DP éloignés.

Lors de la configuration dans *STEP 7*, vous définissez, via les adresses d’entrée de périphérie, la zone d’adresses du récepteur sur laquelle les données souhaitées de l’émetteur doivent être lues.

Une CPU 41x peut être :
émetteur en tant qu’esclave DP
récepteur en tant qu’esclave ou maître DP ou en tant que CPU non intégrée dans un système maître (voir figure 3-9).

Exemple

La figure 3-9 montre un exemple de la façon de configurer un échange direct de données. La figure contient tous les maîtres DP et esclaves DP d’une CPU 41x. A noter que d’autres esclaves DP (ET 200M, ET 200X, ET 200S) ne peuvent être qu’émetteurs.

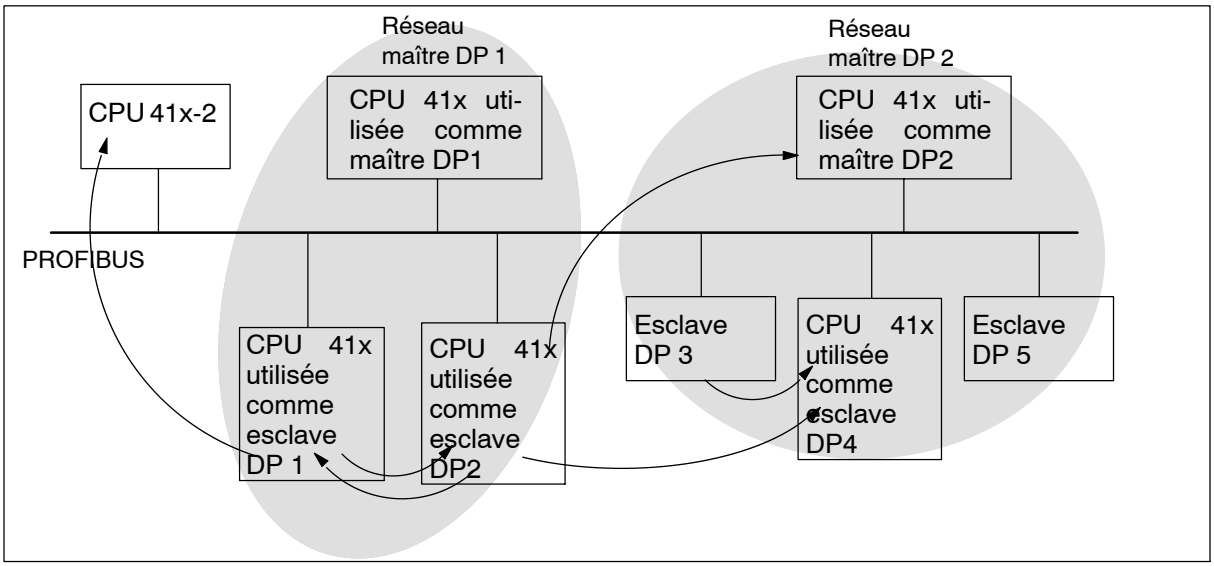

Réseau maître DP 1
Réseau maître DP 2
CPU 41x-2
CPU 41x utilisée comme maître DP1
CPU 41x utilisée comme maître DP2
PROFIBUS
CPU 41x utilisée comme esclave DP 1
CPU 41x utilisée comme esclave DP2
Esclave DP 3
CPU 41x utilisée comme esclave DP4
Esclave DP 5

Figure 3-9 Echange direct de données avec des CPU 41x

3.2.2 Diagnostic en cas d'échange direct de données

Adresses de diagnostic

En cas d'échange direct de données, vous attribuez une adresse de diagnostic dans le récepteur :

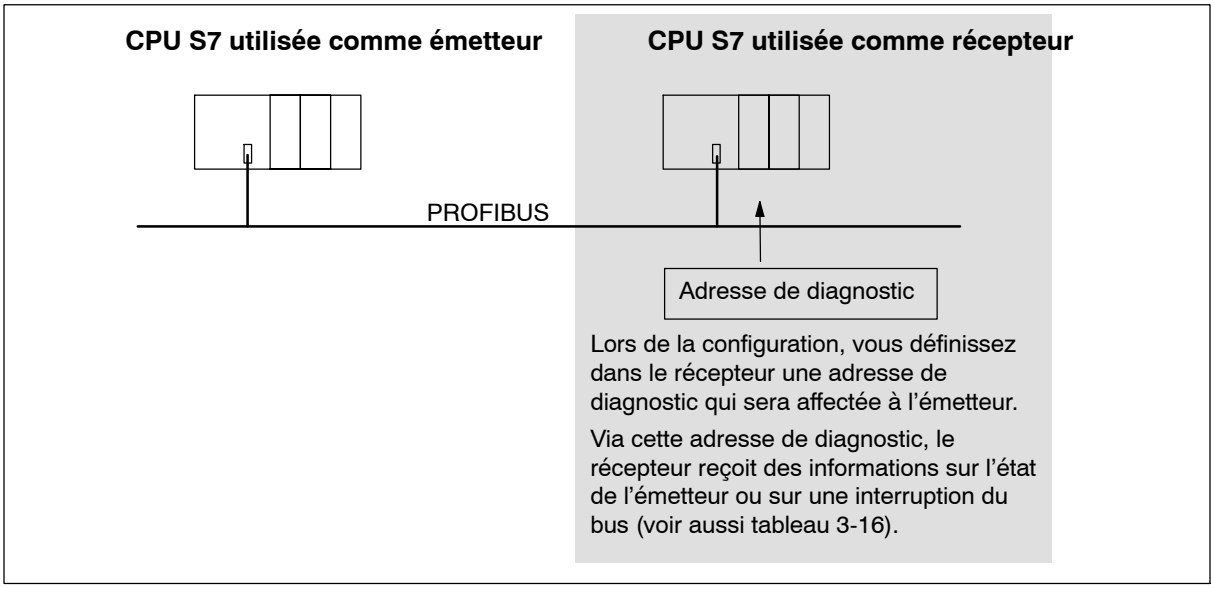

CPU S7 utilisée comme émetteur
CPU S7 utilisée comme récepteur
PROFIBUS
Adresse de diagnostic
Lors de la configuration, vous définissez dans le récepteur une adresse de diagnostic qui sera affectée à l'émetteur.
Via cette adresse de diagnostic, le récepteur reçoit des informations sur l'état de l'émetteur ou sur une interruption du bus (voir aussi tableau 3-16).

Figure 3-10 Adresse de diagnostic pour le récepteur en cas d'échange direct de données

Détection des événements

Le tableau 3-16 montre comment la CPU 41x utilisée comme récepteur détecte les interruptions du transfert de données.

Tableau 3-16 Détection d'événements des CPU 41x utilisées comme récepteur dans l'échange direct de données

Evénement	ce qui se passe dans le récepteur
Interruption du bus (court-circuit, connecteur débranché)	• Appel de l'OB 86 avec le message *Défaillance de station* (événement entrant ; adresse de diagnostic du récepteur affecté à l'émetteur) • en cas d'accès à la périphérie : appel de l'OB 122 (erreur d'accès à la périphérie)

Analyse dans le programme utilisateur

Le tableau suivant 3-17 vous montre comment vous pouvez par exemple analyser dans le récepteur la défaillance de l'émetteur (voir aussi tableau 3-16).

Tableau 3-17 Analyse de la défaillance de l'émetteur dans l'échange direct de données

dans l'émetteur	dans le récepteur
Adresses de diagnostic : (exemple) adresse de diagnostic de maître=**1023** adresse de diagnostic d'esclave dans le système maître=**1022**	Adresse de diagnostic (exemple) adresse de diagnostic=**444**
Défaillance de station →	La CPU appelle l'OB 86 avec entre autres les informations suivantes : • OB 86_MDL_ADDR:=**444** • OB86_EV_CLASS:=B#16#38 (événement entrant) • OB86_FLT_ID:=B#16#C4 (défaillance d'une station DP) Conseil : ces informations se trouvent aussi dans le tampon de diagnostic de la CPU

3.3 Données cohérentes

Des données dont le contenu est similaire et qui décrivent un état du processus à un instant donné sont désignées comme données cohérentes. Pour pouvoir être cohérentes, les données ne doivent être ni modifiées, ni actualisées durant leur traitement ou transmission.

Exemple

Afin que la CPU dispose d'une image cohérente des signaux du processus pendant la durée du traitement cyclique du programme, les signaux du processus sont lus dans la mémoire image des entrées avant le traitement du programme ou inscrits dans la mémoire image des sorties après le traitement du programe. Au fil du traitement du programme, lors des appels des zones d'opérandes pour les entrées (E) et les sorties (A), le programme utilisateur n'accède ensuite pas directement aux modules de signaux, mais à la zone mémoire interne de la CPU dans laquelle se trouve la mémoire image.

SFC 81 "UBLKMOV"

La SFC 81 "UBLKMOV" vous permet de copier de manière cohérente le contenu d'une zone de mémoire (= zone source) dans une autre zone de mémoire (= zone cible). Cette procédure de copie ne peut pas être interrompue par d'autres fonctions du système d'exploitation.

La SFC 81 "UBLKMOV" vous permet de copier les zones de mémoire suivantes :

- Mémentos
- Contenus de DB
- Mémoire image des entrées
- Mémoire image des sorties

Le nombre maximum de données que vous pouvez copier est de 512 octets. Tenez compte des restrictions spécifiques à la CPU que vous pouvez p. ex. consulter dans la liste d'opérations.

Etant donné que la procédure de copie ne peut pas être interrompue, le temps de réaction aux alarmes de votre CPU risque d'augmenter lorsque vous utiliser la SFC 81 "UBLKMOV".

La zone source et la zone cible ne doivent pas se chevaucher. Si la zone cible indiquée est plus grande que la zone source, le nombre de données copiées dans la zone cible correspond au nombre de données de la zone source. Si la zone cible indiquée est plus petite que la zone source, seul le nombre de données pouvant être contenu dans la zone cible y sera copié.

La SFC 81 est décrite dans l'aide en ligne concernée et dans le manuel "Fonctions système et fonctions standard".

3.3.1 Cohérence des blocs et fonctions de communication

Pour la CPU S7-400, les tâches de communication ne sont pas traitées au point de contrôle du cycle, mais à des intervalles de temps fixes durant le cycle du programme.

Du point de vue du système, les formats de données octet, mot et double mot peuvent toujours être taités de manière cohérente, c'est-à-dire que la transmission ou le traitement de 1 octet, 1 mot (= 2 octets) ou 1 double mot (= 4 octets) ne peuvent pas être interrompus.

Lorsque des blocs de communication (p. ex. SFB 12 "BSEND") pouvant uniquement être utilisés par paires (p. ex. SFB 12 "BSEND" et SFB 13 "BRCV") et accédant à des données communes sont appelés dans le programme utilisateur, l'accès à cette zone de données peut p. ex. être coordonné par le paramètre "DONE". De ce fait, la cohérence des données qui sont transmises de manière locale avec ces blocs de communication peut être assurée dans le programme utilisateur.

Sinon, le comportement est celui des fonctions de communication S7, pour lesquelles aucun bloc n'est requis dans le programme utilisateur de l'appareil cible (p. ex. SFB 14 "GET", SFB 15 "PUT"). Dans ce cas, vous devez prendre en compte la taille des données cohérentes dès la programmation.

3.3.2 Accès à la mémoire de travail de la CPU

Les fonctions de communication du système d'exploitation accèdent à la mémoire de travail de la CPU par blocs de taille fixe. La taille des blocs correspond à la longueur des variables jusqu'à 462 octets au maximum.

3.3.3 Lecture et écriture cohérentes des données depuis ou dans un esclave DP normé

Lecture cohérente de données depuis un esclave DP normé au moyen de la SFC 14 "DPRD_DAT"

La SFC 14 "DPRD_DAT" (read consistent data of a DP-normslave) vous permet de lire de manière cohérente les données d'un esclave DP normé.

Si aucune erreur n'est survenue lors de la transmission des données, les données lues sont inscrites dans la zone cible fixée par RECORD.

La zone cible doit avoir la même longueur que celle que vous avez configurée avec STEP 7 pour le module sélectionné.

Avec un appel de la SFC 14, vous pouvez respectivement accéder uniquement aux données d'un module/ code DP sous l'adresse de début configurée.

La SFC 14 est décrite dans l'aide en ligne concernée et dans le manuel "Fonctions système et fonctions standard".

3.3.4 Ecriture cohérente de données dans un esclave DP normé au moyen de la SFC 15 “DPWR_DAT”

La SFC 15 “DPWR_DAT” (write consistent data to a DP-normslave) vous permet de transmettre de manière cohérente les données à l’esclave DP normé dans RECORD.

La zone source doit avoir la même longueur que celle que vous avez configurée avec STEP 7 pour le module sélectionné.

Nota

La norme Profibus DP définit des limites supérieures pour la transmission de données utiles cohérentes (voir paragraphe suivant). Les esclaves DP normés courants tiennent compte de ces limites supérieures. Pour les anciennes CPU (<1999), la transmission de données utiles cohérentes était soumise à des restrictions spécifiques aux CPU. La longueur maximale des données que ces CPU peuvent lire ou écrire de manière cohérente depuis ou dans dans un esclave DP normé est indiquée dans leur caractéristiques techniques sous “Maître DP – Données utiles par esclave DP”. Pour les nouvelles CPU, cette valeur est supérieure à la longueur des données qu’un esclave DP fournit ou contient.

Limites supérieures pour la transmission de données utiles cohérentes sur un esclave DP

La norme Profibus-DP définit des limites supérieures pour la transmission de données utiles cohérentes sur un esclave DP. Dans un exclave DP normé, au maximum 64 mots = 128 octets de données utiles peuvent être transmises de manière cohérente en un bloc.

Lors de la configuration, vous définissez la taille de la zone cohérente. Dans le format de code spécial (SKF), une longueur maximale de données cohérentes de 64 mots = 128 octets peut être paramétrée (128 octets pour les entrée et 128 octets pour les sorties), une taille supérieure n’étant pas possible.

Cette limite supérieure ne s’applique qu’aux données utiles à proprement parler. Les données de diagnostic et de paramétrage sont regroupées en enregistrements entiers et donc, par principe, transmises de manière cohérente.

Dans le format de code général (SKF), une longueur maximale de données cohérentes de 16 mots = 32 octets peut être paramétrée (32 octets pour les entrée et 32 octets pour les sorties), une taille supérieure n’étant pas possible.

Tenez également compte du fait que, dans le contexte général, une CPU 41x utilisée comme esclave DP doit pouvoir être configurée à un maître étranger (intégration via GSD) via le format de code général. C’est la raison pour laquelle la mémoire de transfert entre une CPU 41x utilisée comme esclave DP et PROFIBUS DP est de 16 mots = 32 octets au maximum.

La SFC 15 est décrite dans l’aide en ligne concernée et dans le manuel “Fonctions système et fonctions standard”.

3.3.5 Accès cohérent aux données sans utilisation de la SFC 14 ou de la SFC 15

Avec les CPU décrites dans ce manuel, un accès cohérent aux données > 4 octets est également possible sans les SFC 14 et SFC 15. La zone de données d'un esclave DP devant être transmis de manière cohérente est transmise à une mémoire image partielle. Les informations se trouvant dans cette zone sont ensuite toujours cohérentes. Vous pourrez ensuite accéder à la mémoire image via les commandes de chargement/transfert (L EW 1 par exemple). Cela offre une possibilité d'accès particulièrement confortable et performante (faible charge sur le temps d'exécution) à des données cohérentes. Une intégration et un paramétrage efficaces de drives ou d'autres esclaves DP par exemple est ainsi possible.

Dans le cas d'un accès direct (p. ex. L PEW ou T PAW), il n'y a **pas** d'erreur d'accès à la périphérie.

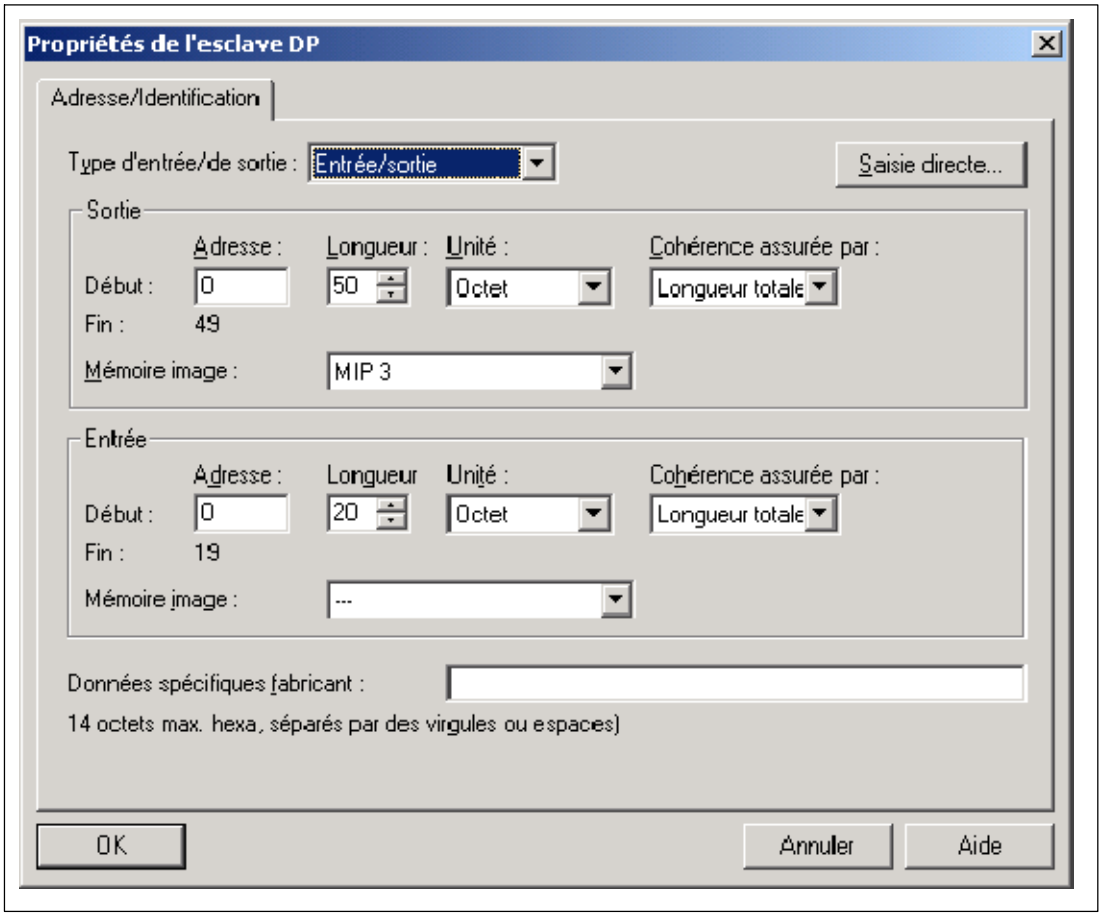
Important pour le passage de la solution SFC14/15 à la solution de la mémoire image :

- Lors du passage de la solution SFC14/15 à la solution de la mémoire image, l'utilisation simultanée de fonctions système et de la mémoire image n'est pas recommandée. Par principe, la mémoire image est exploitée lors de l'écriture avec la fonction système SFC15, ceci n'étant pas le cas lors de la lecture. Ceci signifie que la cohérence entre les valeurs de la mémoire image et les valeurs de la fonction système SFC14 n'est pas garantie.
- Dans le cas de la solution SFC 14/15, la SFC 50 "RD_LGADR" fournit d'autres zones d'adresses que dans le cas de la solution de la mémoire image.
- Lorsque vous mettez en oeuvre un CP 443-5 ext, l'utilisation simultanée des SFC 14/15 et de la mémoire image fait qu'aucune lecture/écriture dans la mémoire image ou qu'aucune lecture/écriture au moyen des SFC 14/15 ne sont plus possibles.

Exemple :

L'exemple suivant (pour la mémoire image partielle 3 "TPA 3") illustre une configuration possible dans HW Config :

- TPA 3 pour la sortie : ces 50 octets se trouvent de manière cohérente dans la mémoire image partielle 3 (liste déroulante "Cohérence assurée par -> Longueur totale") et peuvent dont être lus au moyen d'instructions "Entrée de chargement xy" normales.
- Dans la liste déroulante "Mémoire image partielle -> ---", la sélection sous l'entrée signifie : pas d'écriture dans une mémoire image partielle. Seule l'utilisation des fonctions système SFC14/15 est possible.



Concept de la mémoire et types de démarrage 4

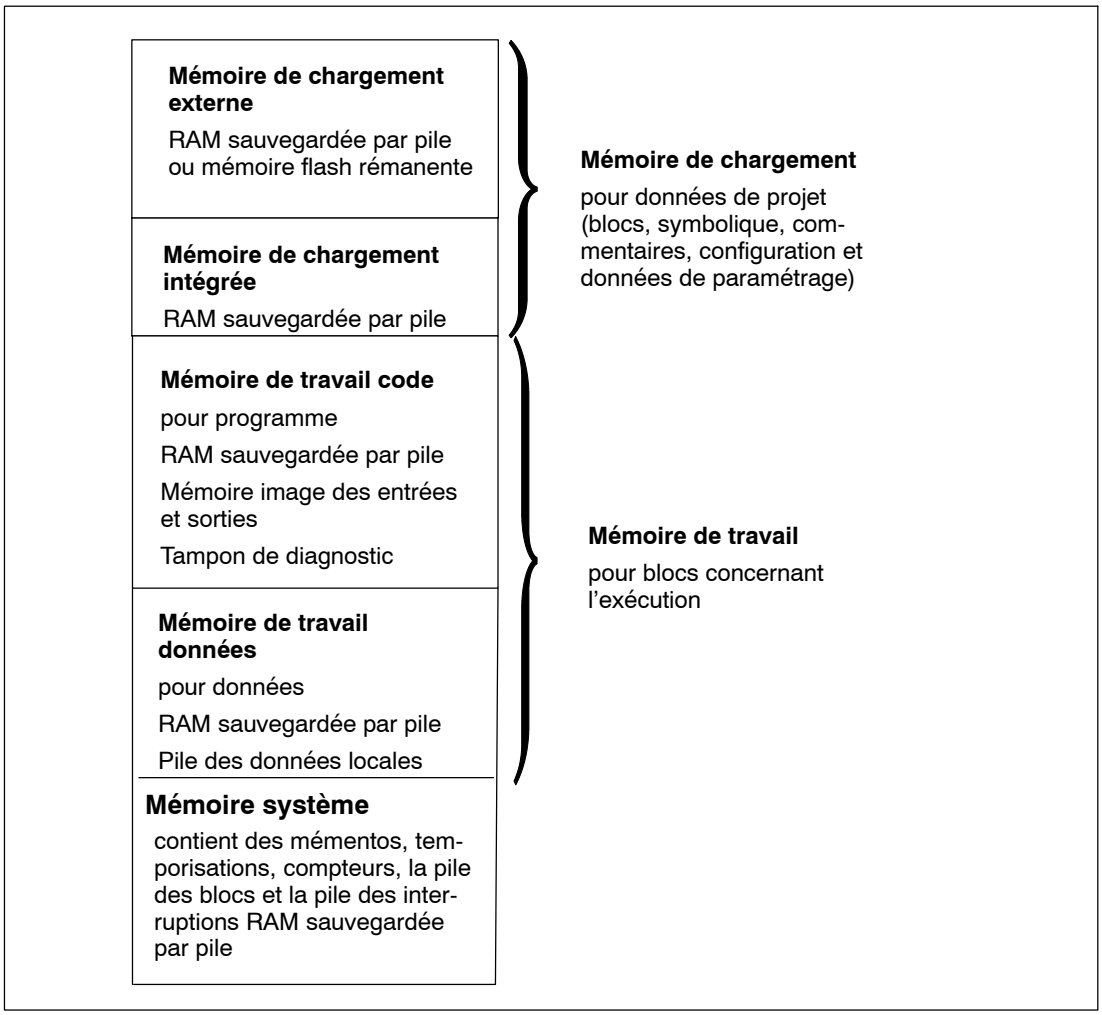
Contenu

Paragraphe	Thème	en page
4.1	Présentation du concept de la mémoire des CPU S7-400	4-2
4.2	Présentation des types de démarrage des CPU S7-400	4-5

4.1 Présentation du concept de la mémoire des CPU S7-400

Répartition des zones de mémoire

La mémoire des CPU S7 est composée des zones suivantes :


Mémoire de chargement externe
RAM sauvegardée par pile ou mémoire flash rémanente
Mémoire de chargement intégrée
RAM sauvegardée par pile
Mémoire de travail code
pour programme
RAM sauvegardée par pile
Mémoire image des entrées et sorties
Tampon de diagnostic
Mémoire de travail données
pour données
RAM sauvegardée par pile
Pile des données locales
Mémoire système
contient des mémentos, temporisations, compteurs, la pile des blocs et la pile des interruptions RAM sauvegardée par pile
Mémoire de chargement
pour données de projet (blocs, symbolique, commentaires, configuration et données de paramétrage)
Mémoire de travail
pour blocs concernant l'exécution

Remarque importante relative aux CPU avec répartition de la mémoire de travail par paramétrage

Si vous modifiez la répartition de la mémoire de travail par paramétrage, cette mémoire est réorganisée lors du chargement des données système dans la CPU. Il en résulte un effacement des blocs de données créés par SFC et une attribution de valeurs initiales provenant de la mémoire de chargement aux autres blocs de données.

La taille de la mémoire de travail pouvant être utilisée pour les blocs de code et les blocs de données est modifiée lors du chargement des données système si vous modifiez les paramètres suivants :

- Taille de la mémoire image (octet par octet ; dans l'onglet "Cycle/mémento de cadence)
- Ressources de communication (uniquement S7-400 ; dans l'onglet "Mémoire")
- Taille du tampon de diagnostic (dans l'onglet "Diagnostic/Horloge")
- Nombre de données locales pour toutes les classes de priorité (onglet "Mémoire")

Base de calcul pour l'évaluation de la mémoire de travail nécessaire

Lors du paramétrage, vous devez tenir compte des indications suivantes relatives à la mémoire nécessaire, afin de ne pas dépasser la taille disponible de la mémoire de travail de la CPU :

Tableau 4-1 Mémoire nécessaire

Paramètre	Mémoire de travail nécessaire	En mémoire de code/de données
Taille de la mémoire image (entrées)	12 octets par octet de la mémoire image des entrées	Mémoire de code
Taille de la mémoire image (sorties)	12 octets par octet de la mémoire image des sorties	Mémoire de code
Ressources de communication (contrats de communication)	72 octets par contrat de communication	Mémoire de code
Taille du tampon de diagnostic	32 octets par entrée dans le tampon de diagnostic	Mémoire de code
Nombre de données locales	1 octet par octet de données locales	Mémoire de données

Types de mémoire sur les CPU S7-400

- Mémoire de chargement pour les données de projet (exemple : blocs, configuration et données de paramétrage, ainsi que, à partir de la version 5.1, toutes les données y compris les symboles et commentaires).
- Mémoire de travail pour blocs concernant l'exécution (blocs de code et blocs de données).
- La mémoire système (RAM) contient les éléments de mémoire que chaque CPU met à disposition du programme utilisateur, par exemple : mémentos, temporisations et compteurs. De plus, elle contient la pile des blocs et la pile des interruptions.
- La mémoire système de la CPU fournit également des mémoires temporaires (pile de données locales, tampon de diagnostic et ressources de communication) qui sont affectées au programme lors de l'appel d'un bloc, pour ses données temporaires. Ces données ne sont valides que pendant le temps d'activité du bloc.

  En modifiant les valeurs de défaut de la mémoire image, des données locales, du tampon de diagnostic et des ressources de communication (voir propriétés d'objet de la CPU dans config. matérielle), vous pouvez influencer la mémoire de travail disponible pour les blocs concernant l'exécution.

Attention

Veuillez tenir compte des informations suivantes quand vous agrandissez la mémoire image d'une CPU. Modifiez la configuration des modules qui doivent impérativement se trouver au-dessus de la mémoire image de sorte qu'il se trouvent également au-dessus de la mémoire image agrandie. Cela concerne notamment les modules IP et WF utilisés dans le boîtier d'adaptation S5 d'un S7 400.

Taille flexible de la mémoire

- Mémoire de travail

  La taille de la mémoire de travail est fonction de la CPU sélectionnée dans la gamme des différentes CPU.

- Mémoire de chargement :

  Pour les programmes petits et moyens, la mémoire de chargement intégrée est suffisante.

  Pour les programmes plus grands, on peut agrandir la mémoire de chargement en connectant une carte mémoire RAM.

  De plus, des cartes de mémoire flash sont disponibles, pour conserver des programmes en cas de panne de secteur, même sans pile de sauvegarde. Par ailleurs, ces cartes de mémoire flash (à partir de 4 Mo) peuvent permettre d'envoyer et d'effectuer des mises à jour du système d'exploitation.

Tamponnage

- La pile de sauvegarde tamponne la partie intégrée et la partie externe de la mémoire de chargement, la partie données de la mémoire de travail et la partie code.

4.2 Présentation des types de démarrage des CPU S7-400

Démarrage à froid

- Lors du démarrage à froid, toutes les données (mémoire image, mémentos, temps, compteurs et blocs de connées) sont ramenées aux valeurs initiales conservées dans le programme, qu'elles aient été paramétrées rémanentes ou non rémanentes.
- Le programme s'exécute à partir du début (OB de démarrage ou OB 1).

Démarrage (démarrage à chaud)

- Lors du démarrage à chaud, la mémoire image et les mémentos, temps et compteurs non rémanents sont réinitialisés.

  Les mémentos, temps, compteurs conservent leur dernière valeur valide.

  Tous les blocs de données paramétrés avec la propriété "Non Retain" sont réinitialisés aux valeurs de chargement. Les autres blocs de données conservent leur dernière valeur valide.
- Le programme s'exécute à partir du début (OB de démarrage ou OB 1).
- En cas d'interruption de l'alimentation, le démarrage à chaud n'est possible qu'en mode tamponné.

Redémarrage

- Lors du redémarrage, toutes les données, y compris la mémoire image, conservent leur dernière valeur valide.
- L'exécution du programme se poursuit par la commande à laquelle l'interruption s'est produite.
- Jusqu'à la fin du cycle en cours, les sorties ne sont pas modifiées.
- En cas d'interruption de l'alimentation, le redémarrage n'est possible qu'en mode tamponné.

Temps de cycle et de réponse du S7-400

5

Ce chapitre détaille les éléments constituants les temps de cycle et de réponse du S7-400.

Le temps de cycle du programme utilisateur sur la CPU correspondante peut être lu avec la PG (voir le manuel *Configuration matérielle et configuration des liaisons avec STEP 7 V5.0* ou une version ultérieure).

Le calcul du temps de cycle sera exposé à l'aide d'exemples.

Le temps de réponse constitue une grandeur plus importante pour l'évaluation d'un processus. Ce chapitre vous indique en détail comment le calculer. Si vous utilisez une CPU 41x-2 DP comme maître dans le réseau PROFIBUS-DP, vous devez également tenir compte des temps de cycle du DP (voir chapitre 5.5).

Contenu

Paragraphe	Thème	Page
5.1	Temps de cycle	5-2
5.2	Calcul du temps de cycle	5-4
5.3	Temps de cycle différents	5-7
5.4	Charge due à la communication	5-9
5.5	Temps de réponse	5-12
5.6	Calcul des temps de cycle et de réponse	5-17
5.7	Exemples de calcul des temps de cycle et de réponse	5-18
5.8	Temps de réponse à une alarme	5-21
5.9	Exemple de calcul du temps de réponse à une alarme	5-23
5.10	Reproductibilité des alarmes temporisées et cycliques	5-24

Informations complémentaires

Vous trouverez des informations complémentaires sur les temps d'exécution suivants dans la liste des opérations S7-400. Vous y trouverez toutes les instructions *STEP 7* traitées par les diverses CPU accompagnées de leurs temps d'exécution, ainsi que tous les SFC/SFB intégrés aux CPU et les fonctions CEI qui peuvent être appelées dans *STEP 7* avec leurs temps d'exécution.

5.1 Temps de cycle

Cette section expose la constitution du temps de cycle et la méthode à suivre pour le calculer.

Définition du temps de cycle

Le temps de cycle est le temps nécessaire au système d'exploitation pour exécuter un cycle de programme – c'est-à-dire un passage de l'OB 1 – ainsi que toutes les sections de programme et activités du système qui interrompent ce passage.

Ce temps est surveillé.

Tranches de temps

L'exécution cyclique du programme, et donc l'exécution du programme utilisateur, est réalisée par tranches de temps. Nous supposerons par la suite, pour faciliter la description des opérations, que chaque tranche a une durée d'exactement 1 ms.

Mémoire image

Les signaux du processus sont lus ou écrits avant le traitement du programme afin de mettre à disposition de la CPU une image cohérente de ces signaux pendant toute la durée du cycle. Au fil du traitement du programme, lors des appels des zones d'opérandes pour les entrées (E) et les sorties (A), la CPU n'accède ensuite pas directement aux modules de signaux, mais à la zone mémoire interne de la CPU dans laquelle se trouve l'image des entrées/sorties.

Déroulement du traitement cyclique du programme

Le tableau et la figure suivants illustrent les phases du traitement cyclique du programme.

Tableau 5-1 Traitement cyclique du programme

Etape	Déroulement
1	Le système d'exploitation démarre le temps de surveillance du cycle.
2	La CPU écrit les valeurs de la mémoire image des sorties dans les modules de sorties.
3	La CPU lit l'état des entrées sur les modules d'entrées et actualise la mémoire image des entrées.
4	La CPU traite le programme utilisateur par tranches de temps et exécute les opérations indiquées dans le programme.
5	A la fin d'un cycle, le système d'exploitation effectue les tâches en instance, comme par exemple, le chargement et l'effacement de blocs
6	La CPU retourne ensuite en début de cycle, après avoir éventuellement attendu la fin du temps de cycle minimum configuré, et redéclenche la surveillance du temps de cycle.

Composants du temps de cycle

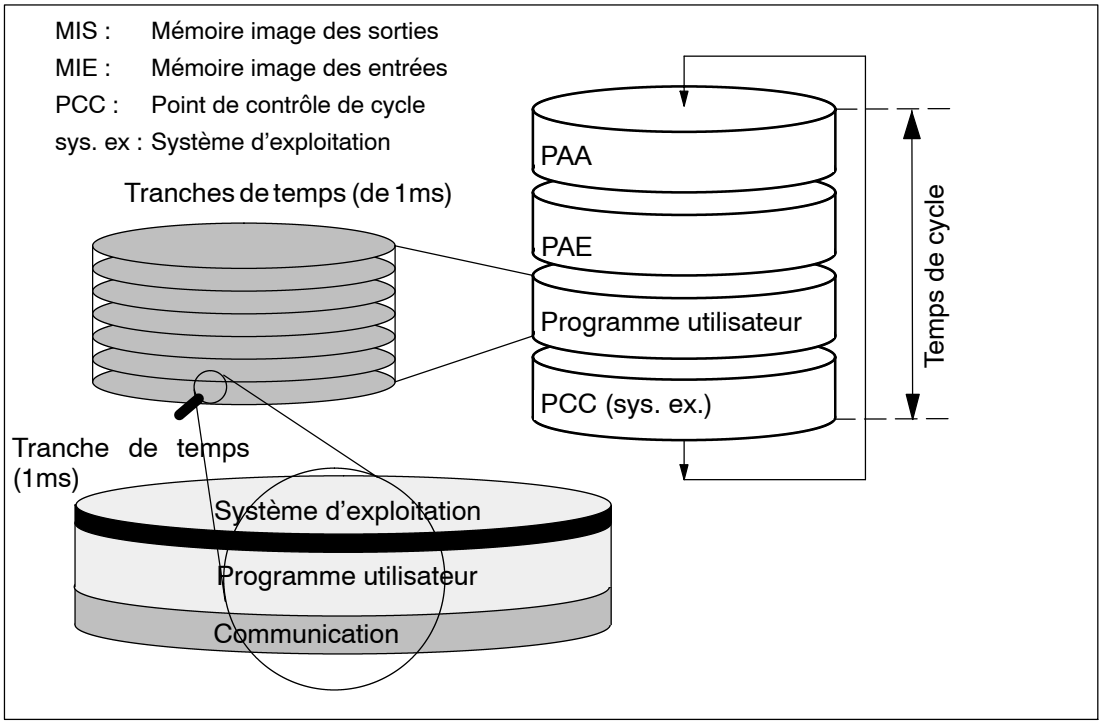


Figure 5-1 Composants et composition du temps de cycle

5.2 Calcul du temps de cycle

Prolongation du temps de cycle

Le temps de cycle d'un programme utilisateur peut toujours être prolongé par :

- traitement d'alarme déclenché par temporisation
- traitement d'alarme de processus (voir aussi le paragraphe 5.8)
- diagnostic et traitement des erreurs (voir aussi le paragraphe 5.9)
- communication via MPI et via les CP connectés au bus de communication (par exemple : Ethernet, Profibus, DP) ; ce temps est contenu dans la charge due à la communication
- fonctions spéciales, par exemple le forçage et la visualisation de variables ou l'état de bloc
- transfert et effacement de blocs, compression de la mémoire de programme utilisateur
- test interne de la mémoire

Facteurs d'influence

Le tableau suivant indique les facteurs ayant une influence sur le temps de cycle.

Tableau 5-2 Facteurs d'influence du temps de cycle

Facteurs	Remarque
Temps de transfert de la mémoire image des sorties (MIS) et la mémoire image des entrées (MIE)	... cf. tableau 5-3
Temps de traitement du programme utilisateur	... se calcule à partir des temps d'exécution des diverses opérations (cf. *Liste des opérations : Automate programmable S7-400*).
Temps de traitement du système d'exploitation au point de contrôle de cycle	... cf. tableau 5-4
Prolongation du temps de cycle par la communication	Vous paramétrez la charge maximale du cycle due à la communication en % dans *STEP 7* (manuel *Programmer avec STEP 7*). Voir le paragraphe 5.4.
Charge du temps de cycle par des alarmes	Les alarmes peuvent interrompre le programme utilisateur à tout moment. ... cf. tableau 5-5

Actualisation de la mémoire image

Le tableau suivant contient les temps CPU pour l'actualisation de la mémoire image (temps de transfert de la mémoire image). Les temps indiqués sont des "valeurs idéales" qui peuvent être prolongées par l'apparition d'alarmes ou par la communication de la CPU.

Le temps de transfert pour l'actualisation de la mémoire image est calculé comme suit :

K + tranche dans le châssis de base (ligne A du tableau suivant)
+ tranche dans le châssis d'extension avec couplage courte distance (ligne B)
+ tranche dans le châssis d'extension avec couplage longue distance (ligne C)
+ tranche via interface DP intégrée (ligne D)
+ tranche due aux données cohérentes via interface DP intégrée (ligne E1)
+ tranche due aux données cohérentes via interface DP externe (ligne E2)

= **Temps de transfert en vue de l'actualisation de la mémoire image**

Les tableaux suivants contiennent les différents composants du temps de transfert pour l'actualisation de la mémoire image (temps de transfert de la mémoire image). Les temps indiqués sont des "valeurs idéales" qui peuvent être prolongées par l'apparition d'alarmes ou par la communication de la CPU.

Tableau 5-3 Composants du temps de transfert de la mémoire image

	Composants n = Nombres d'octets dans la mémoire image k= Nombres de plages d'un seul tenant ***) dans la mémoire image	**CPU 412**	**CPU 414**	**CPU 416**	**CPU 417**
K	Charge de base	22 µs	18 µs	10 µs	7 µs
A	Dans le châssis de base *)	n * 1,9 µs	n * 1,9 µs	n * 1,9 µs	n * 1,9 µs
B	Dans le châssis d'extension avec couplage courte distance *)	n * 5 µs	n * 5 µs	n * 5 µs	n * 5 µs
C	Dans le châssis d'extension avec couplage longue distance *) **)				
	Lecture	n * 12 µs	n * 12 µs	n * 12 µs	n * 12 µs
	Ecriture	n * 11 µs	n * 11 µs	n * 11 µs	n * 11 µs
D	Dans la zone DP pour l'interface DP intégrée	13 µs + n * 0,4 µs	4,0 µs + n * 0,25 µs	2,0 µs + n * 0,1 µs	1,5 µs + n * 0,1 µs
E	Dans la zone DP pour l'interface DP externe (CP 443-5 extended)	2,3 µs + n * 2,3 µs	1,3 µs + n * 2,0 µs	1,0 µs + n * 2,0 µs	1,0 µs + n * 2,0 µs
F 1	Données cohérentes dans la mémoire image interface DP intégrée	k * 45 µs + n*0,25 µs	k * 4,0 µs + n*0,25 µs	k * 2,0 µs + n*0,15 µs	k * 1,5 µs + n*0,21 µs
F 2	Données cohérentes dans la mémoire image interface DP externe (CP 443-5 extended)	k * 33 µs + n *2,0 µs	k * 2,1 µs + n *0,5 µs	k * 2,0 µs +n * 0,5 µs	k * 2,0 µs + n *1,9 µs

*) Pour la périphérie connectée dans la station centrale ou dans une station d'extension, la valeur indiquée contient le temps d'exécution jusqu'au module de périphérie

**) Mesuré avec IM460-3 et IM461-3 pour une longueur de couplage de 100 m

***) Les zones paramètres dans la config. matérielle et qui d'un seul coup, et donc de manière cohérente, sont inscrites sur la périphérie ou sont lues par la périphérie.

Temps de traitement du système d'exploitation au point de contrôle de cycle

Le tableau suivant contient les temps de traitement du système d'exploitation au point de contrôle de cycle pour les diverses CPU.

Tableau 5-4 Temps de traitement du système d'exploitation au point de contrôle de cycle

Déroulement	CPU 412-1	CPU 412-2	CPU 414-2	CPU 414-3	CPU 416-2	CPU 416-3	CPU 417-4
Gestion du cycle au point de contrôle de cycle	331 µs à 545 µs ∅ 339 µs	381 µs à 560 µs ∅ 391 µs	222 µs à 348 µs ∅ 228 µs	270 µs à 391 µs ∅ 276 µs	140 µs à 220 µs ∅ 144 µs	179 µs à 260 µs ∅ 184 µs	164 µs à 233 µs ∅ 168 µs

Allongement du cycle par imbrication d'alarmes

Tableau 5-5 Allongement du cycle par imbrication d'alarmes

CPU	Alarme de processus	Alarme de diagnostic	Alarme horaire	Alarme temporisée	Alarme cyclique	Erreur de programmation/ d'accès à la périphérie
CPU 412-1/-2	696 µs	752 µs	584 µs	504 µs	504 µs	224 µs / 232 µs
CPU 414-2/-3	420 µs	450 µs	350 µs	300 µs	300 µs	135 µs / 140 µs
CPU 416-2/-3	280 µs	305 µs	230 µs	200 µs	200 µs	90 µs / 90 µs
CPU 417-4	260 µs	280 µs	210 µs	185 µs	185 µs	80 µs / 90 µs

Vous devez ajouter temps d'exécution du programme au niveau d'alarme à cette prolongation.

Si plusieurs alarmes sont imbriquées, les temps correspondants doivent être ajoutés.

5.3 Temps de cycle différents

La longueur du temps de cycle (T_{zyk}) n'est pas la même pour tous les cycles. La figure suivante représente des temps de cycle T_{zyk1} et T_{zyk2} différents. T_{zyk2} est supérieur à T_{zyk1}, car l'OB 1 traité cycliquement est interrompu par un OB d'alarme horaire (ici l'OB 10).

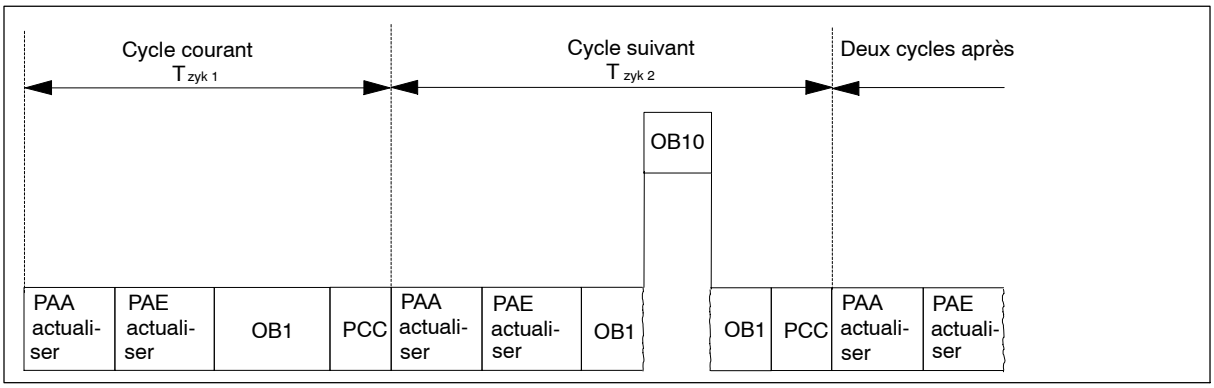


Figure 5-2 Temps de cycle différents

Une autre raison pour des temps de cycle différents est également due au fait que le temps d'exécution des blocs (par exemple OB 1) peut varier à cause de :

- instructions conditionnelles,
- appels de bloc conditionnels,
- chaînes de programme différentes,
- boucles etc.

Temps de cycle maximum

Vous pouvez modifier le temps de cycle maximal (temps de surveillance du cycle) prédéfini à l'aide de STEP 7. Une fois ce temps écoulé, il y a appel de l'OB 80 dans lequel vous pouvez déterminer les réactions de la CPU à l'erreur de temporisation. Si vous ne redéclenchez pas le temps de cycle avec le bloc SFC 43, le bloc OB 80 double le temps de cycle lors du premier appel. Dans ce cas, la CPU passe en STOP lors du second appel de l'OB 80.

Si la mémoire de la CPU ne contient pas l'OB 80, la CPU passe en STOP.

Temps de cycle minimum

STEP 7 vous permet de configurer un temps de cycle minimum pour une CPU. Cela est recommandé si

- les intervalles de temps entre les lancements de l'exécution du programme de l'OB1 (cycle libre) ont à peu près la même longueur ou
- l'actualisation des images images avait lieu trop souvent en cas d'un temps de cycle trop court
- si vous souhaitez lancer le traitement d'un programme à l'arrière-plan avec le bloc OB 90.

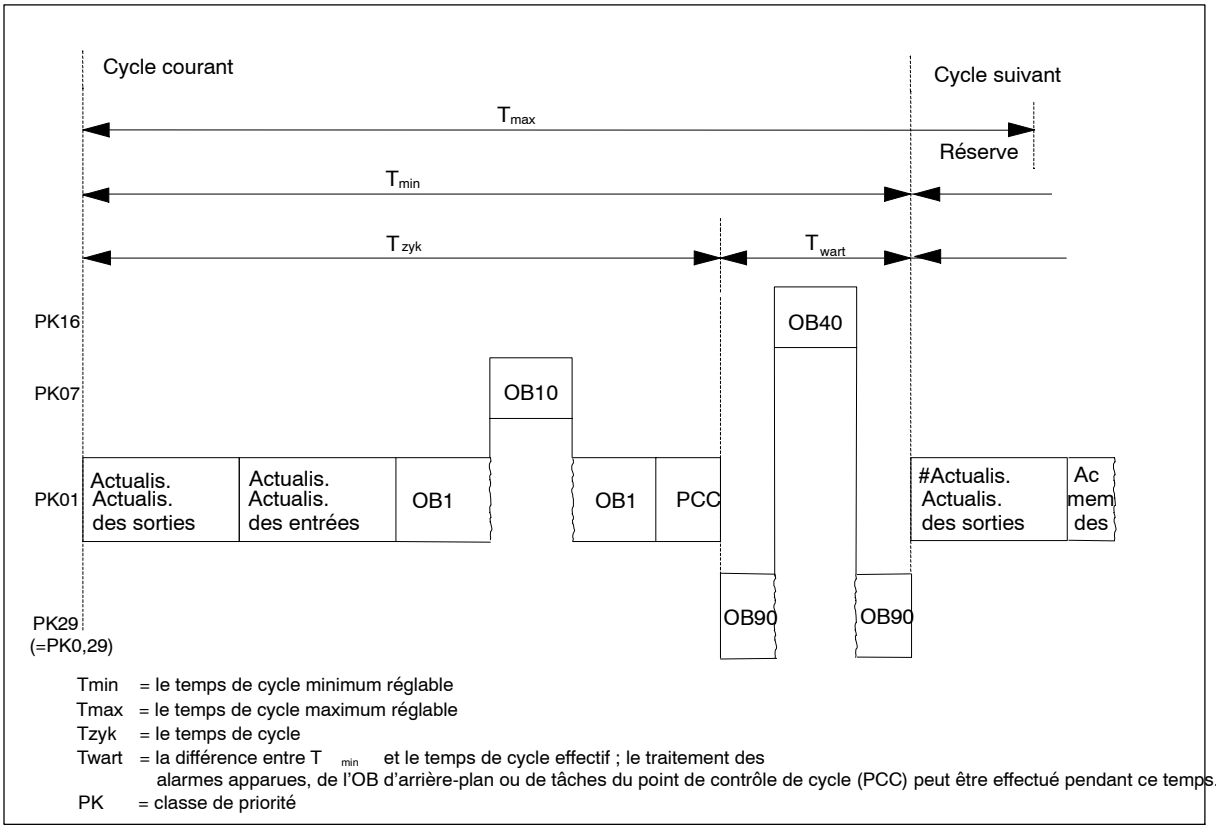


Figure 5-3 Temps de cycle minimum

Le temps de cycle effectif est la somme de T_{zyk} et de T_{wart}. Il est donc supérieur ou égal à T_{min}.

5.4 Charge due à la communication

Le système d'exploitation de la CPU met en permanence à disposition de la communication le pourcentage de la puissance de traitement totale de CPU que vous avez configuré (découpage en tranches de temps). Si la communication n'utilise pas cette puissance de traitement, elle est mise à disposition des autres tâches.

Vous pouvez régler la charge due à la communication entre 5 % et 50 % dans l'application de configuration matérielle. La valeur par défaut est 20 %.

Ce pourcentage est une valeur moyenne, autrement dit la charge due à la communication dans une tranche de temps peut être nettement supérieure à 20 %. Elle sera pour cela ramenée à quelques pour cents, voire à 0 %, dans la tranche de temps suivante. Cela est exprimé par la formule suivante :

$$\text{temps de cycle effectif} = \text{temps de cycle} \cdot \frac{100}{100 - \text{"charge configurée pour la communication en \%"}}$$

Arrondir le résultat à l'entier le plus proche !

Figure 5-4 Formule : influence de la charge due à la communication

Cohérence des données

Le programme utilisateur est interrompu pour le traitement de la communication. L'interruption peut survenir après toute instruction. Ces tâches de communication peuvent modifier les données utilisateur.
La cohérence des données ne peut donc pas être garantie sur plusieurs accès.
La méthode à suivre pour garantir une cohérence sur plusieurs instructions est décrite dans le manuel *Logiciel système pour S7-300/400, Fonctions standard et fonctions système* au chapitre *Généralités sur la communication S7 et la communication de base S7*.

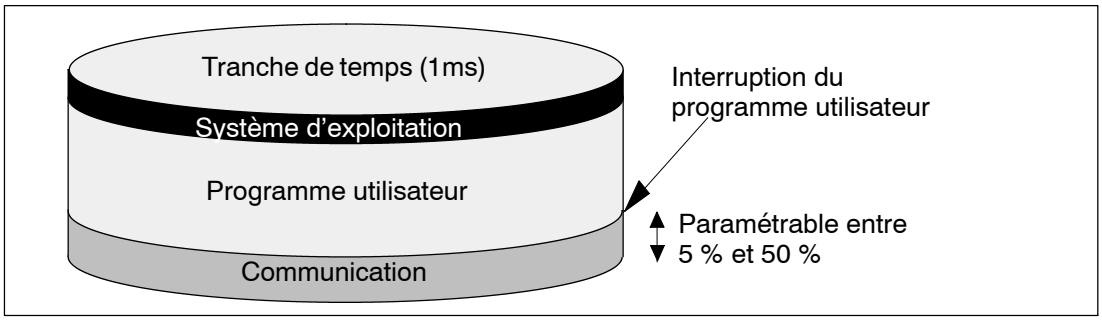


Figure 5-5 Constitution d'une tranche de temps

Une partie négligeable du reste est utilisée par le système d'exploitation du S7-400 pour des tâches internes.

Exemple : 20 % de charge due à la communication

Vous avez configuré une charge de 20 % pour la communication dans l'application de configuration matérielle.

Le temps de cycle calculé vaut 10 ms.

20 % de charge due à la communication signifie qu'il reste en moyenne dans chaque tranche de temps 200 µs pour la communication et 800 µs pour le programme utilisateur. La CPU a par conséquent besoin de 10 ms / 800 µs = 13 tranches de temps pour traiter un cycle. Le temps de cycle réel vaut donc 13 fois 1 tranche de temps de 1 ms = 13 ms si la CPU épuise la charge configurée pour la communication.

Par conséquent, 20 % de communication ne prolongent pas le cycle linéairement de 2 ms, mais de 3 ms.

Exemple : 50 % de charge due à la communication

Vous avez configuré une charge de 50 % pour la communication dans l'application de configuration matérielle.

Le temps de cycle calculé vaut 10 ms.

Cela signifie qu'il reste 500 µs dans chaque tranche de temps pour le cycle. La CPU a par conséquent besoin de 10 ms / 500 µs = 20 tranches de temps pour traiter un cycle. Le temps de cycle réel vaut donc 20 ms si la CPU épuise la charge configurée pour la communication.

50 % de charge due à la communication signifient qu'il reste dans chaque tranche de temps 500 µs pour la communication et 500 µs pour le programme utilisateur. La CPU a par conséquent besoin de 10 ms / 500 µs = 20 tranches de temps pour traiter un cycle. Le temps de cycle réel vaut donc 20 fois 1 tranche de temps de 1 ms = 20 ms si la CPU épuise la charge configurée pour la communication.

Par conséquent, 50 % de communication ne prolongent pas le cycle linéairement de 5 ms, mais de 10 ms.

Relation entre le temps de cycle réel et la charge due à la communication

La figure suivante représente la relation non linéaire entre le temps de cycle réel et la charge due à la communication. Nous avons pris un temps de cycle de 10 ms en guise d'exemple.

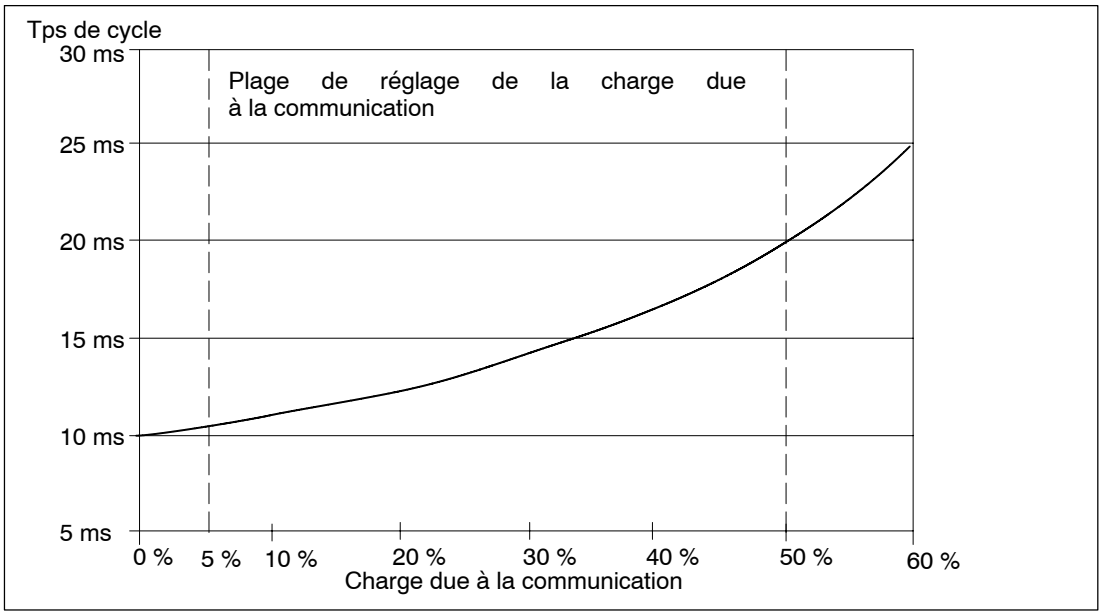


Figure 5-6 Relation entre le temps de cycle et la charge due à la communication

Autres effets sur le temps de cycle réel

En raison de la prolongation du temps de cycle par la portion dévolue à la communication, il se produit aussi, d'un point de vue statistique, plus d'événements asynchrones au sein d'un cycle de l'OB 1, par exemple des alarmes. Cela prolonge d'autant le cycle de l'OB 1. Cette prolongation dépend du nombre d'événements par cycle de l'OB 1 et de la durée de traitement de ces événements.

Remarques

- Vérifiez l'effet d'une modification de valeur du paramètre "Charge du cycle due à la communication" sur le fonctionnement de l'installation.
- La charge due à la communication doit être prise en compte lors du choix du temps de cycle maximal, sinon des erreurs de temps risquent de se produire.

Recommandations

- Adoptez si possible la valeur par défaut.
- N'augmentez cette valeur que si la CPU est utilisée principalement pour des tâches de communication et si la durée d'exécution du programme utilisateur n'est pas critique. Dans tous les autres cas, contentez-vous de réduire la valeur.

5.5 Temps de réponse

Définition du temps de réponse

Le temps de réponse est le temps qui sépare la détection d'un signal d'entrée et la modification du signal de sortie qui lui est lié.

Plage de variation

Le temps de réponse effectif est compris entre le temps de réponse le plus court et le temps de réponse le plus long. Lors de la configuration de votre installation, vous devez toujours prendre en compte le temps de réponse le plus long.

Nous allons considérer ci-après le temps de réponse le plus court et le temps de réponse le plus long, afin que vous puissiez vous faire une idée de la plage de variation du temps de réponse.

Facteurs

Le temps de réponse dépend du temps de cycle et des facteurs suivants :

- Retard des entrées et des sorties
- Temps de cycle DP supplémentaires dans le réseau PROFIBUS-DP
- Traitement dans le programme utilisateur

Retard des entrées/sorties

Vous devez tenir compte des retards suivants selon le module concerné :

• pour les entrées TOR :	retard des entrées
• pour entrées TOR compatibles avec les alarmes :	temporisation d'entrée + temps de traitement interne au module
• pour les sorties TOR :	retards négligeables
• pour les sorties à relais :	retards typiques de 10 ms à 20 ms., le retard des sorties à relais dépend entre autres de la température et de la tension.
• pour les entrées analogiques :	temps de cycle de l'acquisition analogique
• pour les sorties analogiques :	temps de réponse de la sortie analogique

Les retards sont indiqués dans les caractéristiques techniques des modules de signaux.

Temps de cycle DP dans le réseau PROFIBUS-DP

Si vous avez configuré votre réseau PROFIBUS-DP avec *STEP 7*, le temps de cycle DP typique prévisionnel est calculé par *STEP 7*. Vous pouvez afficher le temps de cycle DP de votre configuration sur la PG dans les paramètres de bus.

La figure suivante donne une représentation graphique des temps de cycle DP. Nous supposerons dans cet exemple que chaque esclave DP a en moyenne 4 octets.

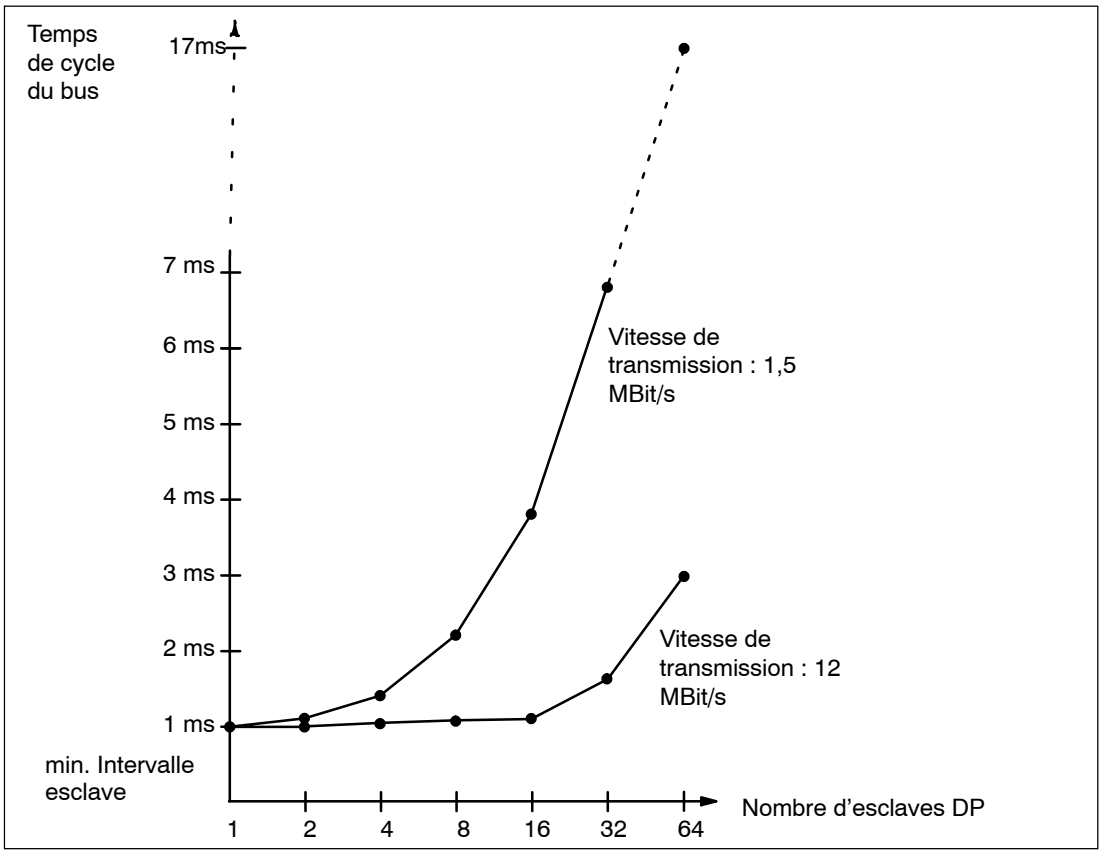


Figure 5-7 Temps de cycle DP dans le réseau PROFIBUS-DP

Si vous exploitez un réseau PROFIBUS-DP comptant plusieurs maîtres, vous devez tenir compte du temps de cycle DP pour chaque maître. Vous devez par conséquent effectuer le calcul séparément pour chaque maître et réaliser la somme.

Temps de réponse le plus court

La figure suivante décrit les conditions qui permettent d'obtenir le temps de réponse le plus court.

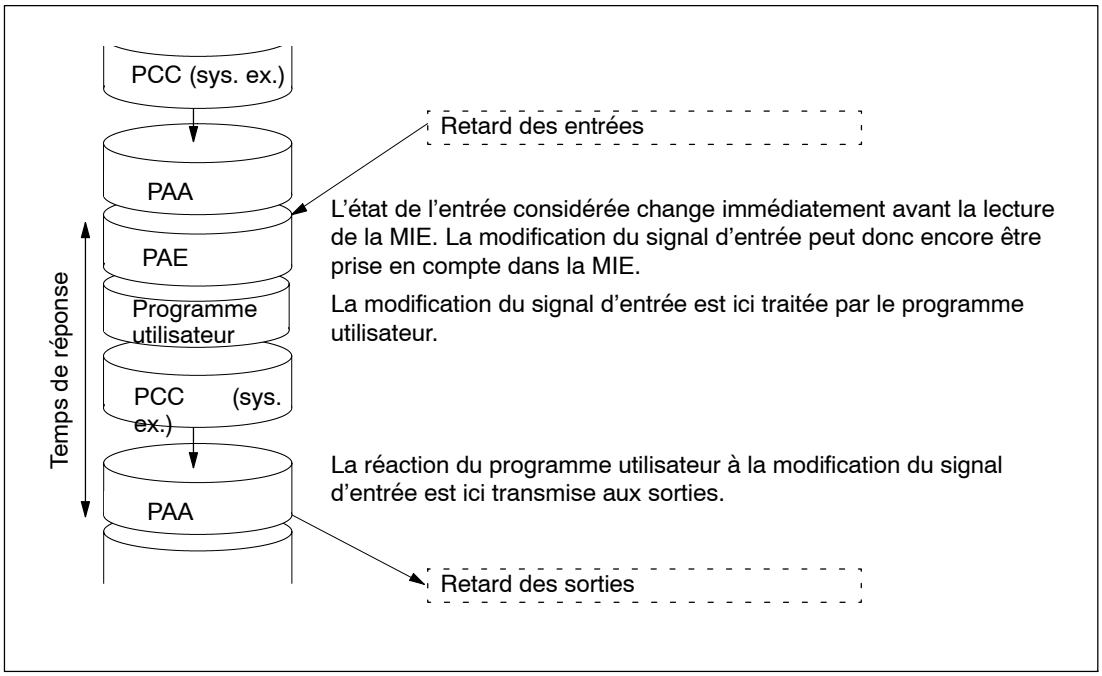

PCC (sys. ex.)
Retard des entrées
PAA
PAE
Programme utilisateur
PCC (sys. ex.)
PAA
Temps de réponse
L'état de l'entrée considérée change immédiatement avant la lecture de la MIE. La modification du signal d'entrée peut donc encore être prise en compte dans la MIE.
La modification du signal d'entrée est ici traitée par le programme utilisateur.
La réaction du programme utilisateur à la modification du signal d'entrée est ici transmise aux sorties.
Retard des sorties

Figure 5-8 Le temps de réponse le plus court

Calcul

Le temps de réponse (le plus court) est composé de :

- 1 × Temps de transfert de la mémoire image des entrées +
- 1 × Temps de transfert de la mémoire image des sorties +
- 1 × Temps d'exécution du programme +
- 1 × Temps de traitement du système d'exploitation au PCC +
- Retard des entrées et des sorties

Cela correspond à la somme du temps de cycle et du retard des entrées et des sorties.

Nota

Si la CPU et le module de signaux ne se trouvent pas dans le châssis de base, il faut encore additionner le double temps d'exécution du télégramme esclave DP (exécution du maître DP incluse).

Temps de réponse le plus long

La figure suivante montre comment le temps de réponse le plus long est obtenu.

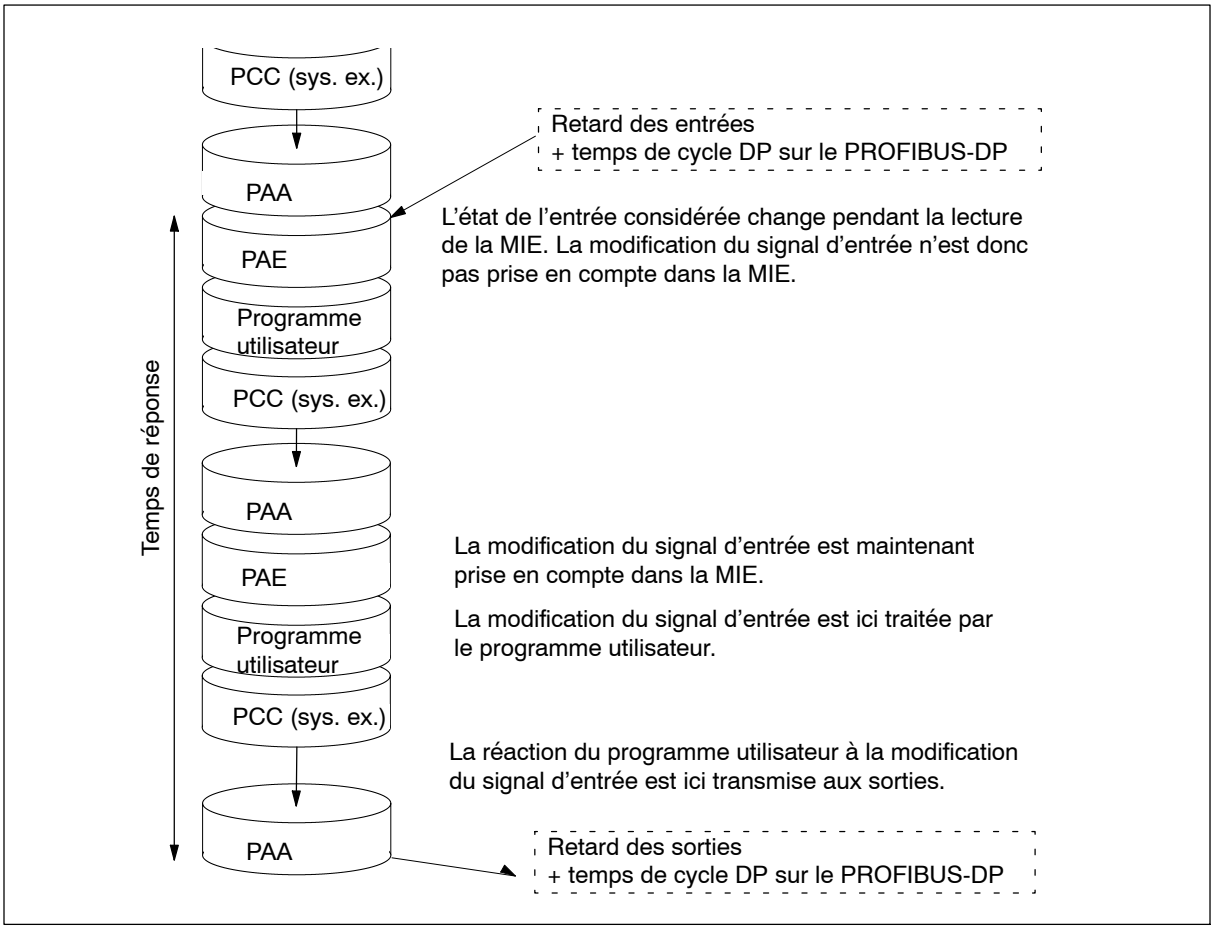

PCC (sys. ex.)
PAA
PAE
Programme utilisateur
PCC (sys. ex.)
PAA
PAE
Programme utilisateur
PCC (sys. ex.)
PAA
Temps de réponse
Retard des entrées
+ temps de cycle DP sur le PROFIBUS-DP
L'état de l'entrée considérée change pendant la lecture de la MIE. La modification du signal d'entrée n'est donc pas prise en compte dans la MIE.
La modification du signal d'entrée est maintenant prise en compte dans la MIE.
La modification du signal d'entrée est ici traitée par le programme utilisateur.
La réaction du programme utilisateur à la modification du signal d'entrée est ici transmise aux sorties.
Retard des sorties
+ temps de cycle DP sur le PROFIBUS-DP

Figure 5-9 Le temps de réponse le plus long

Calcul

Le temps de réponse (le plus long) est composé de :

- 2 ×Temps de transfert de la mémoire image des entrées +
- 2 × Temps de transfert de la mémoire image des sorties +
- 2 × Temps de traitement du système d'exploitation +
- 2 × Temps d'exécution du programme +
- 2 × Temps d'exécution du télegramme DP (exécution du maître DP incluse) +
- Retard des entrées et des sorties

Cela correspond à la somme du double du temps de cycle, du retard des entrées et des sorties et du double du temps de cycle DP.

Accès directs à la périphérie

Vous pouvez obtenir des temps de réponse plus courts en utilisant des accès directs à la périphérie dans le programme utilisateur. Par exemple,

- L PEB ou
- T PAW.

vous permettent de contourner en partie les temps de réponse décrits plus haut.

Raccourcissement du temps de réponse

Le temps de réponse maximum est ainsi réduit à

- Retard des entrées et des sorties
- Temps d'exécution du programme utilisateur (peut être interrompu par le traitement d'alarmes de plus haute priorité)
- Temps d'exécution des accès directs
- 2 x temps de cycle DP

Le tableau suivant contient une liste des temps d'exécution des accès directs des CPU aux modules de signaux. Les temps indiqués sont des "valeurs idéales".

Tableau 5-6 Raccourcissement du temps de réponse

Type d'accès	CPU 412-1 412-2	CPU 414-2 414-3	CPU 416-2 416-3	CPU 417-4
Module de périphérie				
Lecture d'octet	3,0 µs	2,7 µs	2,4 µs	2,3 µs
Lecture de mot	4,7 µs	4,4 µs	3,9 µs	3,8 µs
Lecture de double mot	7,6 µs	7,2 µs	6,9 µs	6,7 µs
Ecriture d'octet	3,2 µs	2,8 µs	2,4 µs	2,3 µs
Ecriture de mot	4,7 µs	4,5 µs	4,1 µs	4,0 µs
Ecriture de double mot	8,1 µs	7,7 µs	7,3 µs	7,2 µs
Châssis d'extension avec couplage à courte distance				
Lecture d'octet	6,4 µs	6,2 µs	5,8 µs	5,7 µs
Lecture de mot	11,8 µs	11,3 µs	10,9 µs	10,8 µs
Lecture de double mot	21,7 µs	21,3 µs	20,9 µs	20,8 µs
Ecriture d'octet	7,9 µs	5,8 µs	5,6 µs	5,5 µs
Ecriture de mot	11,2 µs	11,0 µs	10,6 µs	10,5 µs
Ecriture de double mot	21,1 µs	20,7 µs	20,4 µs	20,2 µs
Lecture d'octet dans le châssis d'extension avec couplage longue distance				
Lecture d'octet	11,4 µs	11,4 µs	11,3 µs	11,3 µs
Lecture de mot	22,9 µs	22,9 µs	22,8 µs	22,8 µs
Lecture de double mot	45,9 µs	45,9 µs	45,9 µs	45,9 µs
Ecriture d'octet	11,0 µs	10,9 µs	10,8 µs	10,8 µs
Ecriture de mot	22,0 µs	22,0 µs	21,9 µs	21,9 µs
Ecriture de double mot	44,0 µs	44,0 µs	44,0 µs	44,0 µs

Les temps indiqués ne concernent que les temps de traitement de la CPU et sont valables, sauf indication contraire, pour des modules de signaux dans le châssis de base.

Nota

Vous pouvez également obtenir des temps de réponse courts en utilisant des alarmes de processus, voir le paragraphe 5.8.

5.6 Calcul des temps de cycle et de réponse

Temps de cycle

1. Déterminez le temps d'exécution du programme utilisateur à l'aide de la liste des opérations.
2. Calculez et ajoutez le temps de transfert de la mémoire image. Vous trouverez les valeurs indicatives correspondantes dans le tableau 5-3.
3. Ajoutez le temps de traitement au point de contrôle de cycle. Vous trouverez les valeurs indicatives correspondantes dans le tableau 5-3.

Le résultat ainsi obtenu est le **temps de cycle**.

Prolongation du temps de cycle par la communication et les alarmes

4. Multipliez le résultat par le facteur suivant :

$$\frac{100}{100 - \text{“charge configurée pour la communication en \%”}}$$

5. Calculez le temps d'exécution des sections de programme dédiées au traitement des alarmes à l'aide de la liste des opérations. Ajoutez-lui la valeur correspondante du tableau 5-5.
   Multipliez cette valeur par le facteur obtenu à l'étape 4.
   Ajoutez cette valeur au temps de cycle théorique autant de fois que le nombre d'alarmes qui ont été déclenchées ou devraient l'être pendant le temps de cycle.

Le résultat obtenu est une approximation du **temps de cycle réel**. Notez le résultat.

Tableau 5-7 Exemple de calcul du temps de réponse

Le temps de réponse le plus court	Le temps de réponse le plus long
6. Prenez maintenant en compte les retards des entrées et sorties et, le cas échéant, les temps de cycle DP dans le réseau PROFIBUS-DP.	6. Multipliez le temps de cycle réel par un facteur 2.
	7. Prenez-en compte maintenant les retards des entrées et sorties et les temps de cycle DP dans le réseau PROFIBUS-DP.
7. Le résultat obtenu est le **temps de réponse le plus court**.	8. Le résultat obtenu est le **temps de réponse le plus long**.

5.7 Exemples de calcul des temps de cycle et de réponse

Exemple I

Vous avez implanté un S7-400 avec les modules suivants dans le châssis de base :

- une CPU 414-2
- 2 modules d'entrées TOR SM 421; DI 32×DC 24 V (de 4 octets chaque en MI)
- 2 modules d'entrées TOR SM 422; DI 32×DC 24 V/ 0,5 A (de 4 octets chaque en MI)

Programme utilisateur

Le temps d'exécution de votre programme utilisateur est de 12 ms selon la liste des opérations.

Calcul du temps de cycle

Le temps de cycle de l'exemple résulte des temps suivants :

- Temps de transfert de la mémoire image

  Mémoire image : 13 µs + 16 octets×1,5 µs = env. **0,037 ms**

- Temps de traitement du système d'exploitation au point de contrôle du cycle : env. **0,23 ms**

Le temps de cycle est égal à la somme des temps indiqués :

Temps de cycle = 12,0 ms + 0,037 ms + 0,23 ms **= 12,27 ms.**

Calcul du temps de cycle réel

- Prise en compte de la charge due à la communication (valeur par défaut : 20%): 12,27 ms ***** 100 / (100-20) **= 15,24 ms.**
- Il n'y a pas de traitement d'alarme.

La valeur arrondie du temps de cycle réel vaut ainsi **15,3 ms.**

Calcul du plus long temps de réponse

- Temps de réponse le plus long
  15,3 ms ***** 2 **= 30,6 ms.**
- Le retard des entrées et sorties est négligeable.
- Tous les composants sont enfichés dans le châssis de base ; il n'est donc pas nécessaire de tenir compte des temps de cycle DP.
- Il n'y a pas de traitement d'alarme.

La valeur arrondie du plus long temps de réponse vaut ainsi **= 31 ms.**

Exemple II

Vous avez implanté un S7-400 avec les modules suivants :

- une CPU 414-2
- 4 modules d'entrées TOR SM 421; DI 32×DC 24 V (de 4 octets chaque en MI)
- 3 modules de sorties TOR SM 422; DO 16×DC 24 V/2A (de 2 octets en MI)
- 2 modules d'entrées analogiques SM 431; AI 8×13Bit (pas en MI)
- 2 modules de sorties analogiques SM 432; AO 8×13Bit (pas en MI)

Paramètres de la CPU

La CPU a été paramétrée comme suit :

- Charge du cycle due à la communication : 40 %

Programme utilisateur

Le temps d'exécution du programme utilisateur est de 10,0 ms selon la liste des opérations.

Calcul du temps de cycle

Le temps de cycle théorique de l'exemple résulte des temps suivants :

- Temps de transfert de la mémoire image

  Mémoire image : 13 µs + 22 octets×1,5 µs = env. **0,049 ms**

- Temps de traitement du système d'exploitation au point de contrôle du cycle :
  env. **0,23 ms**

Le temps de cycle est égal à la somme des temps indiqués :

Temps de cycle = 10,0 ms + 0,049 ms + 0,23 ms **= 10,28 ms.**

Calcul du temps de cycle réel

- Prise en compte de la charge due à la communication :
  10,28 ms ***** 100 / (100-40) **= 17,1 ms.**
- Une alarme horaire d'une durée d'exécution de 0,5 ms est déclenchée toutes les 100 ms. L'alarme peut être déclenchée au maximum une fois par cycle :
  0,5 ms + 0,35 ms (d'après le tableau 5-5) **= 0,85 ms.**
  Prise en compte de la charge due à la communication :
  0,85 ms ***** 100 / (100-40) **= 1,42 ms.**
- 17,1 ms + 1,42 ms **= 18,52 ms.**

En tenant compte des tranches de temps, le temps de cycle réel vaut ainsi **18,5 ms.**

Calcul du temps de réponse le plus long

- Temps de réponse le plus long
  18,5 ms * 2 = **37 ms.**
- Retards des entrées et sorties
  - le module d'entrées TOR SM 421; DI 32×DC 24 V a un retard d'entrée de **4,8 ms** maximum par voie
  - le module de sorties TOR SM 422; DO 16×DC 24 V/2A a un retard de sortie négligeable.
  - le module d'entrées analogiques SM 431; AI 8×13Bit a été paramétré pour une réjection des perturbations de 50 Hz. Il en résulte un temps de conversion de 25 ms par voie. Etant donné que 8 voies sont actives, le temps de cycle du module d'entrées analogiques vaut **200 ms**.
  - Le module de sorties analogiques SM 432; AO 8×13Bit a été paramétré pour l'étendue de mesure 0 ...10V. Il en résulte un temps de conversion de **0,3 ms** par voie. Etant donné que 8 voies sont actives, le temps de cycle vaut 2,4 ms. Il faut lui ajouter la durée de la période transitoire pour une charge résistive, qui vaut 0,1 ms. Le temps de réponse pour une sortie analogique vaut donc **2,5 ms**.
- Tous les composants sont enfichés dans le châssis de base ; il n'est donc pas nécessaire de tenir compte des temps de cycle DP.
- **Cas 1 :** la lecture d'un signal d'entrée TOR provoque la mise à 1 d'une voie de sortie du module de sorties TOR. Il en découle un temps de réponse de :

  Temps de réponse = 37 ms + 4,8 ms **= 41,8 ms**.
- **Cas 2 :** lecture d'une valeur analogique et sortie d'une valeur analogique. Il en découle un temps de réponse de :

  Temps de réponse = 37 ms + 200 ms + 2,5 ms **= 239,5 ms**.

5.8 Temps de réponse à une alarme

Définition du temps de réponse à une alarme

Le temps de réponse à une alarme est le temps qui sépare la première apparition d'un signal d'alarme et l'appel de la première instruction dans l'OB d'alarme.

Règle générale : les alarmes de plus haute priorité sont traitées en premier. Cela signifie que le temps de réponse à une alarme est prolongé du temps de traitement des OB d'alarme de priorité plus élevée et de celui des OB d'alarme de même priorité appelés précédemment et non encore traités (file d'attente).

Nota

Les temps de réponse aux alarmes peuvent être retardés par des tâches de lecture ou d'écriture avec une grande quantité de données (environ 460 octets).

Lors de la transmission des alarmes entre CPU et maître DP, une seule alarme de diagnostic **ou** de processus peut être actuellement signalée à un moment donné à partir d'une ligne DP.

Calcul

	Temps minimal de réponse à une alarme de la CPU		Temps maximal de réponse à une alarme de la CPU
+	Temps minimal de réponse à une alarme des modules de signaux	+	Temps maximal de réponse à une alarme des modules de signaux
+	Temps de cycle DP sur le PROFIBUS-DP	+	2 * temps de cycle DP sur le PROFIBUS-DP
=	Temps de réponse à une alarme plus court	=	Temps de réponse à une alarme le plus long

Figure 5-10 Calcul du temps de réponse à une alarme

Temps de réponse des CPU à une alarme de processus et à une alarme de diagnostic

Tableau 5-8 Temps de réponse aux alarmes de processus et alarmes de diagnostic ; temps de réponse maximum aux alarmes sans communication

CPU	Temps de réponse aux alarmes de process		Temps de réponse à une alarme de diagnostic		Défaut asynchrone (OB 85 avec actualisation de la mémoire image)
	mini	maxi	mini	maxi	
412-1/-2	544 µs	560 µs	608 µs	624 µs	392 µs
414-2/-3	325 µs	335 µs	365 µs	375 µs	300 µs
416-2/-3	220 µs	230 µs	245 µs	255 µs	200 µs
417-4	200 µs	210 µs	225 µs	235 µs	180 µs

Prolongation par la communication du temps de réponse maximum à une alarme

Le temps de réponse max. à une alarme est prolongé si les fonctions de communication sont actives. La formule suivante permet de calculer cette prolongation :

CPU 412 : $tv = 200\ \mu s + 1000\ \mu s \times n\%$

CPU 414-417 : $tv = 100\ \mu s + 1000\ \mu s \times n\%$

avec n = charge du cycle due à la communication

Modules de signaux

Le temps de réponse des modules de signaux à une alarme de processus se décompose comme suit :

- Module d'entrées TOR

  Temps de réponse à une alarme de processus = temps de traitement interne d'alarme + retard des entrées

  Ces temps sont indiqués dans la fiche technique du module d'entrées TOR correspondant.

- Module d'entrées analogiques

  Temps de réponse à une alarme de processus = temps de traitement interne d'alarme + temps de conversion

  Le temps de traitement interne d'alarme des modules d'entrées analogiques est négligeable. Les temps de conversion sont indiqués dans la fiche technique du module d'entrées analogiques correspondant.

Le temps de réponse d'un module de signaux à une alarme de diagnostic est le temps qui sépare la détection d'un événement de diagnostic par le module de signaux et le déclenchement de l'alarme de diagnostic par le module de signaux. Ce temps est négligeable.

Traitement d'alarme de processus

L'appel de l'OB 40 Alarme de processus lance le traitement d'alarme de processus. Les alarmes de priorité plus élevée interrompent le traitement d'alarme de processus, les accès directs à la périphérie sont effectués pendant le temps de traitement de l'instruction. Une fois le traitement d'une alarme de processus terminé, il y a soit poursuite du traitement du programme cyclique, soit appel et traitement d'autres OB d'alarme de même priorité ou de priorité inférieure.

5.9 Exemple de calcul du temps de réponse à une alarme

Composants du temps de réponse à une alarme

Rappel : le temps de réponse à une alarme de processus est composé de :

- Temps de réponse de la CPU à une alarme de processus et
- Temps de réponse du module de signaux à une alarme de processus.
- 2 × Temps de cycle DP sur le PROFIBUS-DP

Exemple : vous utilisez un S7-400 qui est constitué d'une CPU 416-2 et de 4 modules TOR dans le châssis de base. Un module d'entrées TOR est le SM 421; DI 16×UC 24/60 V; avec alarme de processus et alarme de diagnostic. Vous n'avez validé que l'alarme de processus dans le paramétrage de la CPU et du SM. Vous renoncez à un déclenchement par temporisation du traitement, du diagnostic et du traitement des erreurs. Vous avez paramétré un retard des entrées de 0,5 ms pour le module d'entrées TOR. Aucune opération n'est nécessaire au niveau du point de contrôle de cycle. Vous avez paramétré une charge du cycle due à la communication de 20 %.

Calcul

Le temps de réponse à une alarme de processus de l'exemple résulte des temps suivants :

- Temps de réponse à une alarme de processus de la CPU 416-2 : env. 0,23 ms
- Prolongation due à la communication selon la formule du tableau 5-8 :

  $$100\ \mu s + 1000\ \mu s \times 20\% = 300\ \mu s = 0{,}3\ ms$$

- Temps de réponse à une alarme de processus du SM 421; DI 16×UC 24/60 V :
  - Temps de traitement interne d'alarme : 0.5 ms
  - Retard des entrées : 0,5 ms
- Etant donné que les modules de signaux sont enfichés dans le châssis de base, le temps de cycle DP sur le PROFIBUS-DP est sans objet.

Le temps de réponse à une alarme de processus est égal à la somme des temps indiqués :

Temps de réponse à une alarme de processus = 0,23 ms +0,3 ms + 0,5 ms + 0,5 ms = ca. **1,53 ms**.

Le temps de réponse à une alarme de processus ainsi calculé est le temps qui s'écoule entre l'application d'un signal sur l'entrée TOR et la première instruction dans l'OB 40.

5.10 Reproductibilité des alarmes temporisées et cycliques

Définition de la “reproductibilité”

Alarme temporisée :

L’intervalle de temps entre l’appel de la première instruction dans l’OB d’alarme et le temps de déclenchement programmé pour l’alarme.

Alarme cyclique :

La plage de variation de la durée qui sépare deux appels successifs, mesurée respectivement à partir des premières instructions respectives de l’OB d’alarme.

Reproductibilité

Le tableau 5-9 contient les reproductibilités des alarmes temporisées et des alarmes cycliques des CPU.

Tableau 5-9 Reproductibilité des alarmes temporisées et des alarmes cycliques des CPU

Module	Reproductibilité	
	Alarme temporisée	Alarme cyclique
CPU 412-1/-2	–220 µs / +220 µs	–35 µs / +35 µs
CPU 414-2/-3	–235 µs / +205 µs	–35 µs / +35 µs
CPU 416-2/-3	–210 µs / +210 µs	–20 µs / +20 µs
CPU 417-4	–220 µs / +200 µs	–20 µs / +20 µs

Ces temps ne sont valables que si l’alarme peut être traitée à cet instant sans être retardée, par exemple, par des alarmes de plus haute priorité ou des alarmes de même priorité non encore traitées.

Caractéristiques techniques

6

Contenu de ce chapitre

Paragraphe	contient	Page
6.1	Caractéristiques techniques de la CPU 412-1; (6ES7412-1XF04-0AB0)	6-2
6.2	Caractéristiques techniques de la CPU 412-2; (6ES7412-2XG04-0AB0)	6-6
6.3	Caractéristiques techniques de la CPU 414-2; (6ES7414-2XG04-0AB0)	6-11
6.4	Caractéristiques techniques de la CPU 414-3; (6ES7414-3XJ04-0AB0)	6-15
6.5	Caractéristiques techniques de la CPU 416-2; (6ES7416-2XK04-0AB0, 6ES7416-2FK04-0AB0)	6-19
6.6	Caractéristiques techniques de la CPU 416-3; (6ES7416-3XL04-0AB0)	6-23
6.7	Caractéristiques techniques de la CPU 417-4; (6ES7417-4XL04-0AB0)	6-28
6.8	Caractéristiques techniques des cartes mémoire	6-32

6.1 Caractéristiques techniques de la CPU 412-1; (6ES7412-1XF04-0AB0)

CPU et version	
MLFB	6ES7412-1XF04-0AB0
• Version du microprogramme	V 4.0.0
Logiciel de programmation correspondant	à partir de STEP 7 V 5.2 SP1 HF3 avec mise à jour du matériel
Mémoire	
Mémoire de travail	
• Intégrée	72 Ko pour le code 72 Ko pour les données
Mémoire de chargement	
• Intégrée	RAM 256 Ko
• FEPROM extensible	par carte mémoire (FLASH) jusqu'à 64 Mo
• RAM extensible	par carte mémoire (RAM) jusqu'à 64 Mo
Tamponnage par batterie	oui, toutes les données
Temps d'exécution	
Temps d'exécution pour	
• Opérations sur bits	0,1 µs
• Opérations sur mots	0,1 µs
• Opérations arithmétiques sur nombres entiers	0,1 µs
• Arithmétique en virgule flottante	0,3 µs
Temporisations/compteurs et leur rémanence	
Compteurs de S7	2048
• Rémanence réglable	de Z 0 à Z 2047
• Préréglée	de Z 0 à Z 7
• Plage de comptage	1 à 999
Compteur CEI	oui
• Type	SFB
Temporisations S7	2048
• Rémanence réglable	de T 0 à T 2047
• Préréglée	pas de temporisations rémanentes
• Plage de temps	10 ms à 9990 s
Timer CEI	oui
• Type	SFB

Plages de données et leur rémanence	
Plage de données rémanente totale (mémentos ; temporisations ; compteurs)	Mémoire totale de travail et de chargement (avec pile de sauvegarde)
Mémentos	4 Ko
• Rémanence réglable	de Mo 0 à Mo 4095
• Rémanence préréglée	de Mo 0 à Mo 15
Mémento de cycle	8 (1 octet de mémento)
Blocs de données	maximum 511 (DB 0 réservé)
• Taille	maximum 64 Ko
Données locales (réglables)	maximum 8 Ko
• Préréglée	4 Ko
Blocs	
OB	Voir liste des opérations
• Taille	limité par mémoire de travail
Profondeur d'imbrication	
• suivant classe de priorité	24
• supplémentaire, à l'intérieur d'un OB d'erreur	2
FB	maximum 256
• Taille	limité par mémoire de travail
FC	maximum 256
• Taille	limité par mémoire de travail
Plages d'adresses (entrées/sorties)	
Plage totale d'adresses de périphérie	4 Ko/4 Ko
• dont décentralisée	y compris les adresses de diagnostic, les adresses pour les couplages de périphérie, etc.
Interface MPI/DP	2 Ko/2 Ko
Mémoire image	4 Ko/4 Ko (réglable)
• Préréglée	128 octets/128 octets
• Nombre de mémoires images partielles	maximum 8
• Données cohérentes	maximum 244 octets
Voies numériques	maximum 32768/ maximum 32768
• dont centrales	maximum 32768/ maximum 32768
Voies analogiques	maximum 2048/ maximum 2048
• dont centrales	maximum 2048/ maximum 2048

Extension	
Stations centrales/stations d'extension	maximum 1/21
Fonctionnement multiprocesseur	maximum 4 CPU (avec UR1 ou UR2)
Nombre d'IM enfichables (total)	maximum 6
• IM 460	maximum 6
• IM 463-2	maximum 4
Nombre de maîtres DP	
• Intégrée	1
• via IM 467	maximum 4
• via CP 443-5 Ext.	maximum 10
IM 467 non utilisable en même temps que CP 443-5 Ext.	
IM 467 non utilisable en commun avec CP 443-1 EX40 en mode PN IO.	
Nombre de modules S5 enfichables par capsule d'adaptation (dans la station centrale)	maximum 6
Modules de fonction et processeurs de communication exploitables	
• FM	Limité par le nombre d'emplacements et le nombre de liaisons
• CP 440	limité par le nombre d'emplacements
• CP 441	limité par le nombre de liaisons
• Profibus à Ethernet CP inclus CP 443-5 Extended et IM 467	maximum 14

Heure	
Horloge	oui
• Tamponnée	oui
• Résolution	1 ms
• Précision en cas de	
– Mise hors tension	Décalage 1,7 s par jour
– Mise sous tension	Décalage 8,6 s par jour
Compteur d'heures de fonctionnement	8
• Numéro	0 à 7
• Valeurs admises	0 à 32767 heures
• Granularité	1 heure
• Rémanent	oui
Synchronisation d'horloge	oui
• dans l'API, sur MPI et DP	comme maître ou esclave

Fonctions de signalisation de S7	
Nombre de stations pouvant être activées pour les fonctions de signalisation (par exemple WIN CC ou SIMATIC OP)	maximum 8
Messages sur mnémonique	oui
• Nombre de messages	
– Total	maximum 512
– Grille de 100 ms	néant
– Grille de 500 ms	maximum 256
– Grille de 1000 ms	maximum 256
• Nombre de valeurs additionnelles par message	1
– pour grille de 100 ms	néant
– pour grille de 500, 1000 ms	1
Messages de bloc	oui
• Blocs Alarm_S/SQ ou blocs Alarm_D/DQ simultanément activés	maximum 70
Blocs Alarm_8	oui
• Nombre de contrats de communication pour blocs Alarm_8 **et** blocs pour communication S7 (réglable)	maximum 300
• Préréglée	150
Signalisation de contrôle-commande	oui
Nombre d'archives déclarables en même temps (SFB 37 AR_SEND)	4

Fonctions de test et de mise en service	
Etat/forcer variable	oui
• Variables	Entrées/sorties, mémentos, DB, entrées/sorties de périphérie, timers, compteurs
• Nombre de variables	maximum 70
Forçage	oui
• Variables	Entrées/sorties, mémentos, entrées/sorties de périphérie
• Nombre de variables	maximum 64
Etat bloc	oui
Pas unique	oui
Tampon de diagnostic	oui
• Nombre des entrées	maximum 200 (réglable)
• Préréglée	120
Nombre de points d'arrêt	4

Communication	
Communication PG/OP	oui
Nombre d'OP connectables	15 sans traitement des messages, 8 avec traitement des messages
Nombre de ressources de liaison pour liaisons S7, pour toutes les interfaces et tous les CP	16, dont une réservée pour PG et OP respectivement
Communication globale de données	oui
• Nombre des cercles GD	maximum 8
• Nombre des paquets de GD	
– Emetteur	maximum 8
– Récepteur	maximum 16
• Taille des paquets de GD	maximum 64 octets
– dont cohérentes	1 variable
Communication de base S7	oui
• en mode MPI	via SFC X_SEND, X_RCV, X_GET et X_PUT
• en mode maître DP	via SFC I_GET et I_PUT
• Données utiles par contrat	maximum 76 octets
– dont cohérentes	1 variable
Communication S7	oui
• Données utiles par contrat	maximum 64 Ko
– dont cohérentes	1 variable (462 octets)
Communication compatible S5	via FC AG_SEND et AG_RECV, maximum via 10 CP 443-1 ou 443-5
• Données utiles par contrat	maximum 8 Ko
– dont cohérentes	240 octets
Communication standard (FMS)	Oui (via CP et FB chargeable)
Interfaces	
1ère interface	
Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	MP I : 16 DP : 16
Fonctionnalités	
• MPI	oui
• PROFIBUS DP	maître DP/esclave DP

1. Interface mode MPI	
• Services	
– Comm. PG/OP	oui
– Routage	oui
– Communication globale de données	oui
– Communication de base S7	oui
– Communication S7	oui
• Vitesses de transmission	jusqu'à 12 MBauds
1. Interface mode maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	32 maximum
• Plage d'adresses	maximum 2 Ko entrées / 2 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement
Nota :	
• La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244	
• La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244	
• La plage d'adresses de l'interface (maximum 2 Ko d'entrées/ 2 Ko de sorties) ne doit pas être dépassée sur les 32 esclaves.	
1. Interface mode esclave DP	
• Services	
– Etat/forcer ;	oui
– Programmer;	oui
– Routage	oui
• Fichier GSD	http://www.ad.siemens.de/csi_e/gsd
• Vitesse de transmission	jusqu'à 12 MBauds
• Mémoire de transfert	244 octets entrées/ 244 octets sorties
– emplacements virtuels	32 maximum
– données utiles par plage d'adresses	32 octets maximum
– dont cohérentes	32 octets

Programmation	
Langage de programmation	CONT, LOG, LIST, SCL
Réserve d'opérations	Voir liste des opérations
Niveaux de parenthèses	8
Fonctions système (SFC)	Voir liste des opérations
Nombre de SFC actifs en même par temps par tronçon	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPOL	1
Blocs fonctionnels système (SFB)	Voir liste des opérations
Nombre de SFB actifs simultanément	
• RDREC	8
• WRREC	8
Protection du programme utilisateur	Protection par mot de passe
Accès à des données cohérentes dans la mémoire image	oui

Synchronisme d'horloge	
Données utiles par esclave DP avec synchronisme d'horloge	244 octets maximum
Nombre maximum d'octets et d'esclaves dans une mémoire image partielle	La règle suivante est à appliquer : Nombre d'octets / 100 + nombre d'esclaves < 16
Equidistance	oui
Plus petite cadence	1,5 ms 0,5 ms sans utilisation des SFC 126, 127
Plus grande impulsion Voir Manuel "Synchronisation d'horloge"	32 ms

Temps de synchronisation CiR	
Charge de base	100 ms
Temps par octet d'E/S	200 µs

Dimensions	
Cotes de montage L×H×P (mm)	25×290×219
Emplacements nécessaires	1
Poids	env. 0,72 kg

Tensions, courants	
Courant absorbé par le bus S7-400 (5 V cc)	typ. 0,6 A maximum 0,7 A
Consommation sur le bus S7-400 (24 V cc) La CPU ne consomme pas de courant depuis la tension 24 V ; elle se contente de la mettre à disposition de l'interface MPI/DP.	Somme des consommations des composantes connectées à l'interface MPI/DP, toutefois 150 mA maximum par interface
Courant de sauvegarde	typ. 350 µA maximum 890 µA
Temps de sauvegarde maximum	Voir Manuel "Caractéristiques des modules", chapitre 3.3
Alimentation de la tension de sauvegarde externe sur la CPU	5 à 15 V cc
Dissipation du module	typ. 3,0 W

6.2 Caractéristiques techniques de la CPU 412-2; (6ES7412-2XG04-0AB0)

CPU et version	
MLFB	6ES7412-2XG04-0AB0
• Version du microprogramme	v 4.0.0
Logiciel de programmation correspondant	à partir de STEP 7 V 5.2 SP1 HF3 avec mise à jour du matériel
Mémoire	
Mémoire de travail	
• Intégrée	128 Ko pour le code 128 Ko pour les données
Mémoire de chargement	
• Intégrée	RAM 256 Ko
• FEPROM extensible	par carte mémoire (FLASH) jusqu'à 64 Mo
• RAM extensible	par carte mémoire (RAM) jusqu'à 64 Mo
Mise en mémoire tampon	oui
• par pile	Toutes données
• sans pile	néant
Temps d'exécution typiques	
Temps d'exécution pour	
• Opérations sur bits	0,1 µs
• Opérations sur mots	0,1 µs
• Opérations arithmétiques sur nombres entiers	0,1 µs
• Arithmétique en virgule flottante	0,3 µs
Temps/compteurs et leur rémanence	
Compteurs de S7	2048
• Rémanence réglable	de Z 0 à Z 2047
• Préréglée	de Z 0 à Z 7
• Plage de comptage	1 à 999
Compteur CEI	oui
• Type	SFB
Temps du S7	2048
• Rémanence réglable	de T 0 à T 2047
• Préréglée	pas de temps rémanents
• Plage de temps	10 ms à 9990 s
Timer CEI	oui
• Type	SFB

Plages de données et leur rémanence	
Plage de données rémanente totale (mémentos ; temporisations ; compteurs)	Mémoire totale de travail et de chargement (avec pile tampon)
Mémentos	4 Ko
• Rémanence réglable	de Mo 0 à Mo 4095
• Rémanence préréglée	de Mo 0 à Mo 15
Mémento de cycle	8 (1 octet de mémento)
Blocs de données	maximum 511 (DB 0 réservé)
• Taille	maximum 64 Ko
Données locales (réglables)	maximum 8 Ko
• Préréglée	4 Ko
Blocs	
OB	Voir liste des opérations
• Taille	maximum 64 Ko
Profondeur d'imbrication	
• suivant classe de priorité	24
• supplémentaire, à l'intérieur d'un OB d'erreur	1
FB	maximum 256
• Taille	maximum 64 Ko
FC	maximum 256
• Taille	maximum 64 Ko
Plages d'adresses (entrées/sorties)	
Plage totale d'adresses de périphérie	4 Ko/4 Ko
• dont décentralisée	y compris les adresses de diagnostic, les adresses pour les couplages de périphérie, etc.
Interface MPI/DP	2 Ko/2 Ko
Interface DP	4 Ko/4 Ko
Mémoire image	4 Ko/4 Ko (réglable)
• Préréglée	128 octets/128 octets
• Nombre de mémoires images partielles	maximum 15
• Données cohérentes	maximum 244 octets
Voies numériques	maximum 32768/ maximum 32768
• dont centrales	maximum 32768/ maximum 32768
Voies analogiques	maximum 2048/ maximum 2048
• dont centrales	maximum 2048/ maximum 2048

Extension	
Stations centrales/stations d'extension	maximum 1/21
Fonctionnement multiprocesseur	maximum 4 CPU (avec UR1 ou UR2)
Nombre d'IM enfichables (total)	maximum 6
• IM 460	maximum 6
• IM 463-2	maximum 4
Nombre de maîtres DP	
• Intégrée	2
• via IM 467	maximum 4
• via CP 443-5 Ext.	maximum 10
IM 467 non utilisable en même temps que CP 443-5 Extended	
IM 467 non utilisable en commun avec CP 443-1 EX40 en mode PN IO.	
Nombre de modules S5 enfichables par capsule d'adaptation (dans la station centrale)	maximum 6
Modules de fonction et processeurs de communication exploitables	
• FM	Limité par le nombre d'emplacements et le nombre de liaisons
• CP 440	limité par le nombre d'emplacements
• CP 441	limité par le nombre de liaisons
• Profibus und Ethernet CP inclus CP 443-5 Extended et IM 467	maximum 14

Heure	
Horloge	oui
• Tamponnée	oui
• Résolution	1 ms
• Précision en cas de	
– Mise hors tension	Décalage 1,7 s par jour
– Mise sous tension	Décalage 8,6 s par jour
Compteur d'heures de fonctionnement	8
• Numéro	0 à 7
• Valeurs admises	0 à 32767 heures
• Granularité	1 heure
• Rémanent	oui
Synchronisation d'horloge	oui
• dans l'API, sur MPI et DP	comme maître ou esclave

Fonctions de signalisation de S7	
Nombre de stations pouvant être activées pour les fonctions de signalisation (par exemple WIN CC ou SIMATIC OP)	maximum 8
Messages sur mnémonique	oui
• Nombre de messages	
– Total	maximum 512
– Grille de 100 ms	néant
– Grille de 500 ms	maximum 256
– Grille de 1000 ms	maximum 256
• Nombre de valeurs additionnelles par message	1
– pour grille de 100 ms	néant
– pour grille de 500, 1000 ms	1
Messages de bloc	oui
• Blocs Alarm_S/SQ ou blocs Alarm_D/DQ simultanément activés	maximum 70
Blocs Alarm_8	oui
• Nombre de contrats de communication pour blocs Alarm_8 **et** blocs pour communication S7 (réglable)	maximum 300
• Préréglée	150
Signalisation de contrôle-commande	oui
Nombre d'archives déclarables en même temps (SFB 37 AR_SEND)	4

Fonctions de test et de mise en service	
Etat/forcer variable	oui
• Variables	Entrées/sorties, mémentos, DB, entrées/sorties de périphérie, temps, compteurs
• Nombre de variables	maximum 70
Forçage	oui
• Variables	Entrées/sorties, mémentos, entrées/sorties de périphérie
• Nombre	maximum 64
Etat bloc	oui
Pas unique	oui
Tampon de diagnostic	oui
• Nombre des entrées	maximum 400 (réglable)
• Préréglée	120
Nombre de points d'arrêt	4

Communication	
Communication PG/OP	oui
Nombre d'OP connectables	15 sans traitement des messages, 8 avec traitement des messages
Nombre de ressources de liaison pour liaisons S7, pour toutes les interfaces et tous les CP	16, dont une réservée pour PG et OP respectivement
Communication globale de données	oui
• Nombre des cercles GD	maximum 8
• Nombre des paquets de GD	
– Emetteur	maximum 8
– Récepteur	maximum 16
• Taille des paquets de GD	maximum 64 octets
– dont cohérentes	1 variable
Communication de base S7	oui
• en mode MPI	via SFC X_SEND, X_RCV, X_GET et X_PUT
• en mode maître DP	via SFC I_GET et I_PUT
• Données utiles par contrat	maximum 76 octets
– dont cohérentes	1 variable
Communication S7	oui
• Données utiles par contrat	maximum 64 Ko
– dont cohérentes	1 variable (462 octets)
Communication compatible S5	via FC AG_SEND et AG_RECV, maximum via 10 CP 443-1 ou 443-5
• Données utiles par contrat	maximum 8 Ko
– dont cohérentes	240 octets
Communication standard (FMS)	Oui (via CP et FB chargeable)
Interfaces	
1ère interface	
Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	MPI : 16 DP : 16
Fonctionnalités	
• MPI	oui
• PROFIBUS DP	maître DP/esclave DP

1. Interface mode MPI	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication globale de données	oui
– Communication de base S7	oui
– Communication S7	oui
• Vitesses de transmission	jusqu'à 12 MBauds
1. Interface mode maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	32 maximum
• Plage d'adresses	maximum 2 Ko entrées / 2 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement
Nota :	
• La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244	
• La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244	
• La plage d'adresses de l'interface (maximum 2 Ko d'entrées/ 2 Ko de sorties) ne doit pas être dépassée sur les 32 esclaves.	
1. Interface mode esclave DP	
vous n'avez le droit d'utiliser la CPU qu'une fois comme esclave DP, même si la CPU a plusieurs interfaces.	
• Services	
– Etat/forcer ;	oui
– Programmer;	oui
– Routage	oui
• Fichier GSD	http://www.ad.siemens.de/csi_e/gsd
• Vitesse de transmission	jusqu'à 12 MBauds

• Mémoire de transfert	244 octets entrées/ 244 octets sorties
– emplacements virtuels	32 maximum
– données utiles par plage d'adresses	32 octets maximum
– dont cohérentes	32 octets

2ème interface

Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	16

Fonctionnalités

• PROFIBUS DP	maître DP/esclave DP

2. Interface mode maître DP

• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	maximum 64
• Plage d'adresses	maximum 4 Ko entrées / 4 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement

Nota :

- La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244
- La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244
- La plage d'adresses de l'interface (maximum 4 Ko d'entrées/ 4 Ko de sorties) ne doit pas être dépassée sur les 64 esclaves.

2. Interface mode esclave DP

Caractéristiques techniques comme 1ère interface

Programmation

Langage de programmation	CONT, LOG, LIST, SCL
Réserve d'opérations	Voir liste des opérations
Niveaux de parenthèses	8
Fonctions système (SFC)	Voir liste des opérations
Nombre de SFC actifs en même par temps par tronçon	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPOL	1
Blocs fonctionnels système (SFB)	Voir liste des opérations
Nombre de SFB actifs simultanément	
• RDREC	8
• WRREC	8
Protection du programme utilisateur	Protection par mot de passe
Accès à des données cohérentes dans la mémoire image	oui

Temps de synchronisation CiR

Charge de base	100 ms
Temps par octet d'E/S	200 µs

Synchronisme d'horloge

Données utiles par esclave DP avec synchronisme d'horloge	244 octets maximum
Nombre maximum d'octets et d'esclaves dans une mémoire image partielle	La règle suivante est à appliquer : Nombre d'octets / 100 + nombre d'esclaves < 16
Equidistance	oui
Plus petite cadence	1,5 ms 0,5 ms sans mise en oeuvre de la SFC 126, 127
Plus grande impulsion Voir Manuel "Synchronisation d'horloge"	32 ms

Dimensions

Cotes de montage L×H×P (mm)	25×290×219
Emplacements nécessaires	1
Poids	env. 0,72 kg

Tensions, courants	
Courant absorbé par le bus S7-400 (5 V cc)	typ. 1,0 A maximum 1,2 A
Consommation sur le bus S7-400 (24 V cc) La CPU ne consomme pas de courant depuis la tension 24 V ; elle se contente de la mettre à disposition de l'interface MPI/DP.	Somme des consommations des composantes connectées à l'interface MPI/DP, toutefois 150 mA maximum par interface
Courant de sauvegarde	typ. 350 µA maximum 890 µA
Temps de sauvegarde maximum	Voir Manuel "Caractéristiques des modules", chapitre 3.3
Alimentation de la tension de sauvegarde externe sur la CPU	5 à 15 V cc
Dissipation du module	typ. 4,5 W

6.3 Caractéristiques techniques de la CPU 414-2; (6ES7414-2XG04-0AB0)

CPU et version	
MLFB	6ES7414-2XG04-0AB0
• Version du microprogramme	v 4.0.0
Logiciel de programmation correspondant	à partir de STEP 7 V 5.2 SP1 HF3 avec mise à jour du matériel
Mémoire	
Mémoire de travail	
• Intégrée	256 Ko pour le code 256 Ko pour les données
Mémoire de chargement	
• Intégrée	RAM 256 Ko
• FEPROM extensible	par carte mémoire (FLASH) jusqu'à 64 Mo
• RAM extensible	par carte mémoire (RAM) jusqu'à 64 Mo
Tamponnage par batterie	oui, toutes les données
Temps d'exécution typiques	
Temps d'exécution pour	
• Opérations sur bits	0,06 µs
• Opérations sur mots	0,06 µs
• Opérations arithmétiques sur nombres entiers	0,06 µs
• Arithmétique en virgule flottante	0,18 µs
Temporisations/compteurs et leur rémanence	
Compteurs de S7	2048
• Rémanence réglable	de Z 0 à Z 2047
• Préréglée	de Z 0 à Z 7
• Plage de comptage	1 à 999
Compteur CEI	oui
• Type	SFB
Temporisations du S7	2048
• Rémanence réglable	de T 0 à T 2047
• Préréglée	pas de temporisations rémanentes
• Plage de temps	10 ms à 9990 s
Timer CEI	oui
• Type	SFB

Plages de données et leur rémanence	
Plage de données rémanente totale (mémentos ; temporisations ; compteurs)	Mémoire totale de travail et de chargement (avec pile tampon)
Mémentos	8 Ko
• Rémanence réglable	de Mo 0 à Mo 8191
• Rémanence préréglée	de Mo 0 à Mo 15
Mémento de cycle	8 (1 octet de mémento)
Blocs de données	maximum 4095 (DB 0 réservé)
• Taille	maximum 64 Ko
Données locales (réglables)	maximum 16 Ko
• Préréglée	8 Ko
Blocs	
OB	Voir liste des opérations
• Taille	maximum 64 Ko
Profondeur d'imbrication	
• suivant classe de priorité	24
• supplémentaire, à l'intérieur d'un OB d'erreur	1
FB	max 2048
• Taille	maximum 64 Ko
FC	max 2048
• Taille	maximum 64 Ko
Plages d'adresses (entrées/sorties)	
Plage totale d'adresses de périphérie	8 Ko/8 Ko
• dont décentralisée	y compris les adresses de diagnostic, les adresses pour les couplages de périphérie, etc.
Interface MPI/DP	2 Ko/2 Ko
Interface DP	6 Ko/6 Ko
Mémoire image	8 Ko/8 Ko (réglable)
• Préréglée	256 octets/256 octets
• Nombre de mémoires images partielles	maximum 15
• Données cohérentes	maximum 244 octets
Voies numériques	maximum 65536/ maximum 65536
• dont centrales	maximum 65536/ maximum 65536
Voies analogiques	maximum 4096/ maximum 4096
• dont centrales	maximum 4096/ maximum 4096

Extension	
Stations centrales/stations d'extension	maximum 1/21
Fonctionnement multiprocesseur	maximum 4 CPU (avec UR1 ou UR2)
Nombre d'IM enfichables (total)	maximum 6
• IM 460	maximum 6
• IM 463-2	maximum 4
Nombre de maîtres DP	
• Intégrée	2
• via IM 467	maximum 4
• via CP 443-5 Ext.	maximum 10
IM 467 non utilisable en même temps que CP 443-5 Ext.	
IM 467 non utilisable en commun avec CP 443-1 EX40 en mode PN IO.	
Nombre de modules S5 enfichables par capsule d'adaptation (dans la station centrale)	maximum 6
Modules de fonction et processeurs de communication exploitables	
• FM	limité par le nombre d'emplacements et le nombre de liaisons
• CP 440	limité par le nombre d'emplacements
• CP 441	limité par le nombre de liaisons
• Profibus et Ethernet CP, LAN inclus CP 443-5 Extended et IM 467	maximum 14

Heure	
Horloge	oui
• Tamponnée	oui
• Résolution	1 ms
• Précision en cas de	
– Mise hors tension	Décalage 1,7 s par jour
– Mise sous tension	Décalage 8,6 s par jour
Compteur d'heures de fonctionnement	8
• Numéro	0 à 7
• Valeurs admises	0 à 32767 heures
• Granularité	1 heure
• Rémanent	oui
Synchronisation d'horloge	oui
• dans l'API, sur MPI et DP	comme maître ou esclave

Fonctions de signalisation de S7	
Nombre de stations pouvant être activées pour les fonctions de signalisation (par exemple WIN CC ou SIMATIC OP)	maximum 8
Messages sur mnémonique	oui
• Nombre de messages	
– Total	maximum 512
– Grille de 100 ms	maximum 128
– Grille de 500 ms	maximum 256
– Grille de 1000 ms	maximum 512
• Nombre de valeurs additionnelles par message	
– pour grille de 100 ms	maximum 1
– pour grille de 500, 1000 ms	maximum 10
Messages de bloc	oui
• Blocs Alarm_S/SQ ou blocs Alarm_D/DQ simultanément activés	maximum 100
Blocs Alarm_8	oui
• Nombre de contrats de communication pour blocs Alarm_8 **et** blocs pour communication S7 (réglable)	maximum 600
• Préréglée	300
Signalisation de contrôle-commande	oui
Nombre d'archives déclarables en même temps (SFB 37 AR_SEND)	16

Fonctions de test et de mise en service	
Etat/forcer variable	oui
• Variables	Entrées/sorties, mémentos, DB, entrées/sorties de périphérie, temps, compteurs
• Nombre de variables	maximum 70
Forçage	oui
• Variables	Entrées/sorties, mémentos, entrées/sorties de périphérie
• Nombre de variables	maximum 256
Etat bloc	oui
Pas unique	oui
Tampon de diagnostic	oui
• Nombre des entrées	maximum 400 (réglable)
• Préréglée	120
Nombre de points d'arrêt	4

Communication	
Communication PG/OP	oui
Nombre d'OP connectables	31 sans traitement des messages, 8 avec traitement des messages
Nombre de ressources de liaison pour liaisons S7, pour toutes les interfaces et tous les CP	32, dont une réservée pour PG et OP respectivement
Communication globale de données	oui
• Nombre des cercles GD	maximum 8
• Nombre des paquets de GD	
– Emetteur	maximum 8
– Récepteur	maximum 16
• Taille des paquets de GD	maximum 64 octets
– dont cohérentes	1 variable
Communication de base S7	oui
• en mode MPI	via SFC X_SEND, X_RCV, X_GET et X_PUT
• en mode maître DP	via SFC I_GET et I_PUT
• Données utiles par contrat	maximum 76 octets
– dont cohérentes	1 variable
Communication S7	oui
• Données utiles par contrat	maximum 64 Ko
– dont cohérentes	1 variable (462 octets)
Communication compatible S5	via FC AG_SEND et AG_RECV, maximum via 10 CP 443-1 ou 443-5
• Données utiles par contrat	maximum 8 Ko
– dont cohérentes	240 octets
Communication standard (FMS)	Oui (via CP et FB chargeables)
Interfaces	
1ère interface	
Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	MPI : 32 DP : 16
Fonctionnalités	
• MPI	oui
• PROFIBUS DP	maître DP/esclave DP

1. Interface mode MPI	
Services	
• Communication PG/OP	oui
– Routage	oui
– Communication globale de données	oui
– Communication de base S7	oui
– Communication S7	oui
• Vitesses de transmission	jusqu'à 12 MBauds
1. Interface mode maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	32 maximum
• Plage d'adresses	maximum 2 Ko entrées / 2 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement
Nota :	
• La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244	
• La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244	
• La plage d'adresses de l'interface (maximum 2 Ko d'entrées/ 2 Ko de sorties) ne doit pas être dépassée sur les 32 esclaves.	
1. Interface mode esclave DP	
vous n'avez le droit d'utiliser la CPU qu'une fois comme esclave DP, même si la CPU a plusieurs interfaces.	
• Services	
– Etat/forcer ;	oui
– Programmer;	oui
– Routage	oui
• Fichier GSD	http://www.ad.siemens.de/csi_e/gsd
• Vitesse de transmission	jusqu'à 12 MBauds
• Mémoire de transfert	244 octets entrées/ 244 octets sorties
– emplacements virtuels	32 maximum
– données utiles par plage d'adresses	32 octets maximum
– dont cohérentes	32 octets

2ème interface	
Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	16
Fonctionnalités	
• PROFIBUS DP	maître DP/esclave DP
2. Interface mode maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	maximum 96
• Plage d'adresses	maximum 6 Ko entrées / 6 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement

Nota :

- La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244
- La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244
- La plage d'adresses de l'interface (maximum 6 Ko d'entrées/ 6 Ko de sorties) ne doit pas être dépassée sur les 96 esclaves.

2. Interface mode esclave DP	
Caractéristiques techniques comme 1ère interface	
Programmation	
Langage de programmation	CONT, LOG, LIST, SCL
Réserve d'opérations	Voir liste des opérations
Niveaux de parenthèses	8
Fonctions système (SFC)	Voir liste des opérations
Blocs fonctionnels système (SFB)	Voir liste des opérations
Nombre de SFC actifs en même par temps par tronçon	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPOL	1
Blocs fonctionnels système (SFB)	Voir liste des opérations
Nombre de SFB actifs simultanément	
• RD_REC	8
• WR_REC	8
Protection du programme utilisateur	Protection par mot de passe
Accès à des données cohérentes dans la mémoire image	oui
Temps de synchronisation CiR	
Charge de base	100 ms
Temps par octet d'E/S	80 µs
Synchronisme d'horloge	
Données utiles par esclave DP avec synchronisme d'horloge	244 octets maximum
Nombre maximum d'octets et d'esclaves dans une mémoire image partielle	La règle suivante est à appliquer : Nombre d'octets / 100 + nombre d'esclaves < 26
Equidistance	oui
Plus petite cadence	1 ms 0,5 ms sans mise en oeuvre de la SFC 126, 127
Plus grande impulsion Voir Manuel "Synchronisation d'horloge"	32 ms
Dimensions	
Cotes de montage L×H×P (mm)	25×290×219
Emplacements nécessaires	1
Poids	env. 0,72 kg
Tensions, courants	
Courant absorbé par le bus S7-400 (5 V cc)	typ. 1,0 A maximum 1,2 A
Consommation sur le bus S7-400 (24 V cc) La CPU ne consomme pas de courant depuis la tension 24 V ; elle se contente de la mettre à disposition de l'interface MPI/DP.	Somme des consommations des composantes connectées à l'interface MPI/DP, toutefois 150 mA maximum par interface
Courant de sauvegarde	typ. 550 µA maximum 1530 µA
Temps de sauvegarde maximum	Voir Manuel "Caractéristiques des modules", chapitre 3.3
Alimentation de la tension de sauvegarde externe sur la CPU	5 à 15 V cc
Dissipation du module	typ. 4,5 W

6.4 Caractéristiques techniques de la CPU 414-3; (6ES7414-3XJ04-0AB0)

CPU et version	
MLFB	6ES7414-3XJ04-0AB0
• Version du microprogramme	V 4.0.0
Logiciel de programmation correspondant	à partir de STEP7 V 5.2 SP1 HF3 avec mise à jour du matériel
Mémoire	
Mémoire de travail	
• Intégrée	700 Ko pour le code 700 Ko pour les données
Mémoire de chargement	
• Intégrée	RAM 256 Ko
• FEPROM extensible	par carte mémoire (FLASH) jusqu'à 64 Mo
• RAM extensible	par carte mémoire (RAM) jusqu'à 64 Mo
Tamponnage par batterie	oui, toutes les données
Temps d'exécution typiques	
Temps d'exécution pour	
• Opérations sur bits	0,06 µs
• Opérations sur mots	0,06 µs
• Opérations arithmétiques sur nombres entiers	0,06 µs
• Arithmétique en virgule flottante	0,18 µs
Temps/compteurs et leur rémanence	
Compteurs de S7	2048
• Rémanence réglable	de Z 0 à Z 2047
• Préréglée	de Z 0 à Z 7
• Plage de comptage	1 à 999
Compteur CEI	oui
• Type	SFB
Temps du S7	2048
• Rémanence réglable	de T 0 à T 2047
• Préréglée	pas de temps rémanents
• Plage de temps	10 ms à 9990 s
Timer CEI	oui
• Type	SFB
Plages de données et leur rémanence	
Plage de données rémanente totale (mémentos ; temporisations ; compteurs)	Mémoire totale de travail et de chargement (avec pile tampon)
Mémentos	8 Ko
• Rémanence réglable	de Mo 0 à Mo 8191
• Rémanence préréglée	de Mo 0 à Mo 15
Mémento de cycle	8 (1 octet de mémento)
Blocs de données	maximum 4095 (DB 0 réservé)
• Taille	maximum 64 Ko
Données locales (réglables)	maximum 16 Ko
• Préréglée	8 Ko

Blocs	
OB	Voir liste des opérations
• Taille	maximum 64 Ko
Profondeur d'imbrication	
• suivant classe de priorité	24
• supplémentaire, à l'intérieur d'un OB d'erreur	1
FB	max 2048
• Taille	maximum 64 Ko
FC	max 2048
• Taille	maximum 64 Ko
Plages d'adresses (entrées/sorties)	
Plage totale d'adresses de périphérie	8 Ko/8 Ko
• dont décentralisée	y compris les adresses de diagnostic, les adresses pour les couplages de périphérie, etc.
Interface MPI/DP	2 Ko/2 Ko
Interface DP	6 Ko/6 Ko
Mémoire image	8 Ko/8 Ko (réglable)
• Préréglée	256 octets/256 octets
• Nombre de mémoires images partielles	maximum 15
• Données cohérentes	maximum 244 octets
Voies numériques	maximum 65536/ maximum 65536
• dont centrales	maximum 65536/ maximum 65536
Voies analogiques	maximum 4096/ maximum 4096
• dont centrales	maximum 4096/ maximum 4096
Extension	
Stations centrales/stations d'extension	maximum 1/21
Fonctionnement multiprocesseur	maximum 4 CPU (avec UR1 ou UR2)
Nombre d'IM enfichables (total)	maximum 6
• IM 460	maximum 6
• IM 463-2	maximum 4

Nombre de maîtres DP	
• Intégrée	2
• via IF 964-DP	1
• via IM 467	maximum 4
• via CP 443-5 Ext.	maximum 10
IM 467 non utilisable en même temps que CP 443-5 Ext.	
IM 467 non utilisable en commun avec CP 443-1 EX40 en mode PN IO.	
Nombre de modules S5 enfichables par capsule d'adaptation (dans la station centrale)	maximum 6
Modules de fonction et processeurs de communication exploitables	
• FM	limité par le nombre d'emplacements et le nombre de liaisons
• CP 440	limité par le nombre d'emplacements
• CP 441	limité par le nombre de liaisons
• Profibus und Ethernet CP inclus CP 443-5 Extended et IM 467	maximum 14

Heure

Horloge	oui
• Tamponnée	oui
• Résolution	1 ms
• Précision en cas de	
– Mise hors tension	Décalage 1,7 s par jour
– Mise sous tension	Décalage 8,6 s par jour
Compteur d'heures de fonctionnement	8
• Numéro	0 à 7
• Valeurs admises	0 à 32767 heures
• Granularité	1 heure
• Rémanent	oui
Synchronisation d'horloge	oui
• dans l'API, sur MPI, DP et IF 964 DP	comme maître ou esclave

Fonctions de signalisation de S7

Nombre de stations pouvant être activées pour les fonctions de signalisation (par exemple WIN CC ou SIMATIC OP)	maximum 8
Messages sur mnémonique	oui
• Nombre de messages	
– Total	maximum 512
– Grille de 100 ms	maximum 128
– Grille de 500 ms	maximum 256
– Grille de 1000 ms	maximum 512
• Nombre de valeurs additionnelles par message	
– pour grille de 100 ms	maximum 1
– pour grille de 500, 1000 ms	maximum 10
Messages de bloc	oui
• Blocs Alarm_S/SQ ou blocs Alarm_D/DQ simultanément activés	maximum 100
Blocs Alarm_8	oui
• Nombre de contrats de communication pour blocs Alarm_8 **et** blocs pour communication S7 (réglable)	maximum 600
• Préréglée	300
Signalisation de contrôle-commande	oui
Nombre d'archives déclarables en même temps (SFB 37 AR_SEND)	16

Fonctions de test et de mise en service

Etat/forcer variable	oui
• Variables	Entrées/sorties, mémentos, DB, entrées/sorties de périphérie, temps, compteurs
• Nombre de variables	maximum 70
Forçage	oui
• Variables	Entrées/sorties, mémentos, entrées/sorties de périphérie
• Nombre de variables	maximum 256
Etat bloc	oui
Pas unique	oui
Tampon de diagnostic	oui
• Nombre des entrées	maximum 3200 (réglable)
• Préréglée	120
Nombre de points d'arrêt	4

Communication

Communication PG/OP	oui
Nombre d'OP connectables	31 sans traitement des messages, 8 avec traitement des messages
Nombre de ressources de liaison pour liaisons S7, pour toutes les interfaces et tous les CP	32, dont une réservée pour PG et OP respectivement
Communication globale de données	oui
• Nombre des cercles GD	maximum 8
• Nombre des paquets de GD	
– Emetteur	maximum 8
– Récepteur	maximum 16

• Taille des paquets de GD	maximum 64 octets
– dont cohérentes	1 variable
Communication de base S7	oui
• en mode MPI	via SFC X_SEND, X_RCV, X_GET et X_PUT
• en mode maître DP	via SFC I_GET et I_PUT
• Données utiles par contrat	maximum 76 octets
– dont cohérentes	1 variable
Communication S7	oui
• Données utiles par contrat	maximum 64 Ko
– dont cohérentes	1 variable (462 octets)
Communication compatible S5	via FC AG_SEND et AG_RECV, maximum via 10 CP 443-1 ou 443-5
• Données utiles par contrat	maximum 8 Ko
– dont cohérentes	240 octets
Communication standard (FMS)	Oui (via CP et FB chargeables)

Interfaces

1ère interface

Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	MPI : 32 DP : 16

Fonctionnalités

• MPI	oui
• PROFIBUS DP	maître DP/esclave DP

1. Interface mode MPI

• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication globale de données	oui
– Communication de base S7	oui
– Communication S7	oui
• Vitesses de transmission	jusqu'à 12 MBauds

1. Interface mode maître DP

• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	32 maximum
• Plage d'adresses	maximum 2 Ko entrées / 2 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement

Nota :

- La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244
- La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244
- La plage d'adresses de l'interface (maximum 2 Ko d'entrées/ 2 Ko de sorties) ne doit pas être dépassée sur les 32 esclaves.

1. Interface mode esclave DP

Vous n'avez le droit d'utiliser la CPU qu'une fois comme esclave DP, même si la CPU a plusieurs interfaces.

• Services	
– Etat/forcer ;	oui
– Programmer;	oui
– Routage	oui
• Fichier GSD	http://www.ad.siemens.de/csi_e/gsd
• Vitesse de transmission	jusqu'à 12 MBauds
• Mémoire de transfert	244 octets entrées/ 244 octets sorties
– emplacements virtuels	32 maximum
– données utiles par plage d'adresses	32 octets maximum
– dont cohérentes	32 octets

2ème interface

Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	16

Fonctionnalités

• PROFIBUS DP	maître DP/esclave DP

2. Interface mode maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	maximum 96
• Plage d'adresses	maximum 6 Ko entrées / 6 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement

Nota :

- La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244
- La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244
- La plage d'adresses de l'interface (maximum 6 Ko d'entrées/ 6 Ko de sorties) ne doit pas être dépassée sur les 96 esclaves.

2. Interface mode esclave DP
Caractéristiques techniques comme 1ère interface

3ème interface	
Type d'interface	Module d'interface enfichable
Module d'interface utilisable	IF-964-DP
Propriétés techniques comme 2ème interface	

Programmation	
Langage de programmation	CONT, LOG, LIST, SCL
Réserve d'opérations	Voir liste des opérations
Niveaux de parenthèses	8
Fonctions système (SFC)	Voir liste des opérations
Nombre de SFC actifs en même par temps par tronçon	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPOL	1
Blocs fonctionnels système (SFB)	Voir liste des opérations
Nombre de SFB actifs simultanément	
• RDREC	8
• WRREC	8
Protection du programme utilisateur	Protection par mot de passe
Accès à des données cohérentes dans la mémoire image	oui

Temps de synchronisation CiR	
Charge de base	100 ms
Temps par octet d'E/S	80 µs

Synchronisme d'horloge	
Données utiles par esclave DP avec synchronisme d'horloge	244 octets maximum
Nombre maximum d'octets et d'esclaves dans une mémoire image partielle	La règle suivante est à appliquer : Nombre d'octets / 100 + nombre d'esclaves < 26
Equidistance	oui
Plus petite cadence	1 ms 0,5 ms sans mise en oeuvre de la SFC 126, 127
Plus grande impulsion Voir Manuel "Synchronisation d'horloge"	32 ms

Dimensions	
Cotes de montage L×H×P (mm)	50×290×219
Emplacements nécessaires	2
Poids	env. 1,07 kg

Tensions, courants	
Courant absorbé par le bus S7-400 (5 V cc)	typ. 1,1 A maximum 1,3 A
Consommation sur le bus S7-400 (24 V c.c.) La CPU ne consomme pas de courant depuis la tension 24 V ; elle se contente de la mettre à disposition de l'interface MPI/DP.	Somme des consommations des composantes connectées à l'interface MPI/DP, toutefois 150 mA maximum par interface
Courant de sauvegarde	typ. 550 µA maximum 1530 µA
Temps de sauvegarde maximum	Voir Manuel "Caractéristiques des modules", chapitre 3.3
Alimentation de la tension de sauvegarde externe sur la CPU	5 à 15 V cc
Dissipation du module	typ. 4,5 W

6.5 Caractéristiques de la CPU 416-2; (6ES7416-2XK04-0AB0, 6ES7416-2FK04-0AB0)

CPU et version	
MLFB	6ES7416-2XK04-0AB0
• Version du microprogramme	V 4.0.0
Logiciel de programmation correspondant	à partir de STEP 7 V 5.2 SP1 HF3 avec mise à jour du matériel
Mémoire	
Mémoire de travail	
• Intégrée	1400 Ko pour le code 1400 Ko pour les données
Mémoire de chargement	
• Intégrée	RAM 256 Ko
• FEPROM extensible	par carte mémoire (FLASH) jusqu'à 64 Mo
• RAM extensible	par carte mémoire (RAM) jusqu'à 64 Mo
Tamponnage par batterie	oui, toutes les données
Temps d'exécution	
Temps d'exécution pour	
• Opérations sur bits	0,04 µs
• Opérations sur mots	0,04 µs
• Opérations arithmétiques sur nombres entiers	0,04 µs
• Arithmétique en virgule flottante	0,12 µs
Temps/compteurs et leur rémanence	
Compteurs de S7	2048
• Rémanence réglable	de Z 0 à Z 2047
• Préréglée	de Z 0 à Z 7
• Plage de comptage	1 à 999
Compteur CEI	oui
• Type	SFB
Temps du S7	2048
• Rémanence réglable	de T 0 à T 2047
• Préréglée	pas de temps rémanents
• Plage de temps	10 ms à 9990 s
Timer CEI	oui
• Type	SFB
Plages de données et leur rémanence	
Plage de données rémanente totale (mémentos ; temporisations ; compteurs)	Mémoire totale de travail et de chargement (avec pile tampon)
Mémentos	16 Ko
• Rémanence réglable	de Mo 0 à Mo 16383
• Rémanence préréglée	de Mo 0 à Mo 15
Mémento de cycle	8 (1 octet de mémento)
Blocs de données	maximum 4095 (DB 0 réservé)
• Taille	maximum 64 Ko
Données locales (réglables)	maximum 32 Ko
• Préréglée	16 Ko
Blocs	
OB	Voir liste des opérations
• Taille	maximum 64 Ko
Profondeur d'imbrication	
• suivant classe de priorité	24
• supplémentaire, à l'intérieur d'un OB d'erreur	2
FB	maximum 2048
• Taille	maximum 64 Ko
FC	maximum 2048
• Taille	maximum 64 Ko
Plages d'adresses (entrées/sorties)	
Plage totale d'adresses de périphérie	16 Ko/16 Ko
• dont décentralisée	y compris les adresses de diagnostic, les adresses pour les couplages de périphérie, etc.
Interface MPI/DP	2 Ko/2 Ko
Interface DP	8 Ko/8 Ko
Mémoire image	16 Ko/16 Ko (réglable)
• Préréglée	512 octets/512 octets
• Nombre de mémoires images partielles	maximum 15
• Données cohérentes	maximum 244 octets
Voies numériques	maximum 131072/ maximum 131072
• dont centrales	maximum 131072/ maximum 131072
Voies analogiques	maximum 8192/ maximum 8192
• dont centrales	maximum 8192/ maximum 8192

Extension	
Stations centrales/stations d'extension	maximum 1/21
Fonctionnement multiprocesseur	maximum 4 CPU (avec UR1 ou UR2)
Nombre d'IM enfichables (total)	maximum 6
• IM 460	maximum 6
• IM 463-2	maximum 4
Nombre de maîtres DP	
• Intégrée	2
• via IM 467	maximum 4
• via CP 443-5 Ext.	maximum 10
IM 467 non utilisable en même temps que CP 443-5 Ext.	
IM 467 non utilisable en commun avec CP 443-1 EX40 en mode PN IO.	
Nombre de modules S5 enfichables par capsule d'adaptation (dans la station centrale)	maximum 6
Modules de fonction et processeurs de communication exploitables	
• FM	limité par le nombre d'emplacements et le nombre de liaisons
• CP 440	limité par le nombre d'emplacements
• CP 441	limité par le nombre de liaisons
• Profibus und Ethernet CP inclus CP 443-5 Extended et IM 467	maximum 14

Heure	
Horloge	oui
• Tamponnée	oui
• Résolution	1 ms
• Précision en cas de	
– Mise hors tension	Décalage 1,7 s par jour
– Mise sous tension	Décalage 8,6 s par jour
Compteur d'heures de fonctionnement	8
• Numéro	0 à 7
• Valeurs admises	0 à 32767 heures
• Granularité	1 heure
• Rémanent	oui
Synchronisation d'horloge	oui
• dans l'API, sur MPI et DP	comme maître ou esclave

Fonctions de signalisation de S7	
Nombre de stations pouvant être activées pour les fonctions de signalisation (par exemple WIN CC ou SIMATIC OP)	maximum 12
Messages sur mnémonique	oui
• Nombre de messages	
– Total	maximum 1024
– Grille de 100 ms	maximum 128
– Grille de 500 ms	maximum 512
– Grille de 1000 ms	maximum 1024
• Nombre de valeurs additionnelles par message	
– pour grille de 100 ms	maximum 1
– pour grille de 500, 1000 ms	maximum 10
Messages de bloc	oui
• Blocs Alarm_S/SQ ou blocs Alarm_D/DQ simultanément activés	maximum 200
Blocs Alarm_8	oui
• Nombre de contrats de communication pour blocs Alarm_8 **et** blocs pour communication S7 (réglable)	maximum 1800
• Préréglée	600
Signalisation de contrôle-commande	oui
Nombre d'archives déclarables en même temps (SFB 37 AR_SEND)	32

Fonctions de test et de mise en service	
Etat/forcer variable	oui
• Variables	Entrées/sorties, mémentos, DB, entrées/sorties de périphérie, temps, compteurs
• Nombre de variables	maximum 70
Forçage	oui
• Variables	Entrées/sorties, mémentos, entrées/sorties de périphérie
• Nombre de variables	maximum 512
Etat bloc	oui
Pas unique	oui
Tampon de diagnostic	oui
• Nombre des entrées	maximum 3200 (réglable)
• Préréglée	120
Nombre de points d'arrêt	4

Communication	
Communication PG/OP	oui
Nombre d'OP connectables	63 sans traitement des messages 12 avec traitement des messages
Nombre de ressources de liaison pour liaisons S7, pour toutes les interfaces et tous les CP	64, dont une réservée pour PG et OP respectivement
Communication globale de données	oui
• Nombre des cercles GD	maximum 16
• Nombre des paquets de GD	
– Emetteur	maximum 16
– Récepteur	maximum 32
• Taille des paquets de GD	maximum 64 octets
– dont cohérentes	1 variable
Communication de base S7	oui
• en mode MPI	via SFC X_SEND, X_RCV, X_GET et X_PUT
• en mode maître DP	via SFC I_GET et I_PUT
• Données utiles par contrat	maximum 76 octets
– dont cohérentes	1 variable
Communication S7	oui
• Données utiles par contrat	maximum 64 Ko
– dont cohérentes	1 variable (462 octets)
Communication compatible S5	via FC AG_SEND et AG_RECV, maximum via 10 CP 443-1 ou 443-5
• Données utiles par contrat	maximum 8 Ko
– dont cohérentes	240 octets
Communication standard (FMS)	Oui (via CP et FB chargeable)
Interfaces	
1ère interface	
Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	MPI : 44 DP : 32, si un répéteur de diagnostic est utilisé sur le tronçon, le nombre des ressources de liaison sur le tronçon diminue d'1
Fonctionnalités	
• MPI	oui
• PROFIBUS DP	maître DP/esclave DP

1. Interface mode MPI	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication globale de données	oui
– Communication de base S7	oui
– Communication S7	oui
• Vitesses de transmission	jusqu'à 12 MBauds
Maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	32 maximum
• Plage d'adresses	maximum 2 Ko entrées / 2 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement

Nota :

- La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244
- La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244
- La plage d'adresses de l'interface (maximum 2 Ko d'entrées/ 2 Ko de sorties) ne doit pas être dépassée sur les 32 esclaves.

1. Interface mode esclave DP	
vous n'avez le droit d'utiliser la CPU qu'une fois comme esclave DP, même si la CPU a plusieurs interfaces.	
• Services	
– Etat/forcer ;	oui
– Programmer;	oui
– Routage	oui
• Fichier GSD	http://www.ad.siemens.de/csi_e/gsd
• Vitesse de transmission	jusqu'à 12 MBauds
• Mémoire de transfert	244 octets entrées/ 244 octets sorties
– emplacements virtuels	32 maximum
– données utiles par plage d'adresses	32 octets maximum
– dont cohérentes	32 octets

2ème interface	
Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	32, si un répéteur de diagnostic est utilisé sur le tronçon, le nombre des ressources de liaison sur le tronçon diminue d'1
Fonctionnalités	
• PROFIBUS DP	Maître DP/Esclave DP
Maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	maximum 125
• Plage d'adresses	maximum 8 Ko entrées / 8 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement

Nota :

- La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244
- La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244
- La plage d'adresses de l'interface (maximum 8 Ko d'entrées/ 8 Ko de sorties) ne doit pas être dépassée sur les 125 esclaves.

2. Interface mode esclave DP	
Caractéristiques techniques comme 1ère interface	
Programmation	
Langage de programmation	CONT, LOG, LIST, SCL
Réserve d'opérations	Voir liste des opérations
Niveaux de parenthèses	8
Fonctions système (SFC)	Voir liste des opérations
Nombre de SFC actifs simultanément	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPOL	1
Blocs fonctionnels système (SFB)	Voir liste des opérations
Nombre de SFB actifs simultanément	
• RDREC	8
• WRREC	8
Protection du programme utilisateur	Protection par mot de passe
Accès à des données cohérentes dans la mémoire image	oui
Temps de synchronisation CiR	
Charge de base	100 ms
Temps par octet d'E/S	40 µs
Synchronisme d'horloge	
Données utiles par esclave DP avec synchronisme d'horloge	244 octets maximum
Nombre maximum d'octets et d'esclaves dans une mémoire image partielle	La règle suivante est à appliquer : Nombre d'octets / 100 + nombre d'esclaves < 40
Equidistance	oui
Plus petite cadence	1 ms 0,5 ms sans mise en oeuvre de la SFC 126, 127
Plus grande impulsion	32 ms
Dimensions	
Cotes de montage L×H×P (mm)	25×290×219
Emplacements nécessaires	1
Poids	env. 0,72 kg
Tensions, courants	
Courant absorbé par le bus S7-400 (5 V cc)	typ. 1,0 A maximum 1,2 A
Consommation sur le bus S7-400 (24 V c.c.) La CPU ne consomme pas de courant depuis la tension 24 V ; elle se contente de la mettre à disposition de l'interface MPI/DP.	Somme des consommations des composantes connectées à l'interface MPI/DP, toutefois 150 mA maximum par interface
Courant de sauvegarde	typ. 550 µA maximum 1539 µA
Temps de sauvegarde maximum	Voir Manuel "Caractéristiques des modules", chapitre 3.3
Alimentation de la tension de sauvegarde externe sur la CPU	5 à 15 V cc
Dissipation du module	typ. 4,5 W

6.6 Caractéristiques techniques CPU 416-3; (6ES7416-3XL04-0AB0)

CPU et version	
MLFB	6ES7416-3XL04-0AB0
• Version du microprogramme	V 4.0.0
Logiciel de programmation correspondant	à partir de STEP 7 V 5.2 SP1 HF3 avec mise à jour du matériel
Mémoire	
Mémoire de travail	
• Intégrée	2800 Ko pour le code 2800 Ko pour les données
Mémoire de chargement	
• Intégrée	RAM 256 Ko
• FEPROM extensible	par carte mémoire (FLASH) jusqu'à 64 Mo
• RAM extensible	par carte mémoire (RAM) jusqu'à 64 Mo
Tamponnage par batterie	oui, toutes les données
Temps d'exécution typiques	
Temps d'exécution pour	
• Opérations sur bits	0,04 µs
• Opérations sur mots	0,04 µs
• Opérations arithmétiques sur nombres entiers	0,04 µs
• Arithmétique en virgule flottante	0,12 µs
Temps/compteurs et leur rémanence	
Compteurs de S7	2048
• Rémanence réglable	de Z 0 à Z 2047
• Préréglée	de Z 0 à Z 7
• Plage de comptage	1 à 999
Compteur CEI	oui
• Type	SFB
Temps du S7	2048
• Rémanence réglable	de T 0 à T 2047
• Préréglée	pas de temps rémanents
• Plage de temps	10 ms à 9990 s
Timer CEI	oui
• Type	SFB

Plages de données et leur rémanence	
Plage de données rémanente totale (mémentos ; temporisations ; compteurs inclus)	Mémoire totale de travail et de chargement (avec pile tampon)
Mémentos	16 Ko
• Rémanence réglable	de Mo 0 à Mo 16383
• Rémanence préréglée	de Mo 0 à Mo 15
Mémento de cycle	8 (1 octet de mémento)
Blocs de données	maximum 4095 (DB 0 réservé)
• Taille	maximum 64 Ko
Données locales (réglables)	maximum 32 Ko
• Préréglée	16 Ko
Blocs	
OB	Voir liste des opérations
• Taille	maximum 64 Ko
Profondeur d'imbrication	
• suivant classe de priorité	24
• supplémentaire, à l'intérieur d'un OB d'erreur	2
FB	maximum 2048
• Taille	maximum 64 Ko
FC	maximum 2048
• Taille	maximum 64 Ko
Plages d'adresses (entrées/sorties)	
Plage totale d'adresses de périphérie	16 Ko/16 Ko
• dont décentralisée	y compris les adresses de diagnostic, les adresses pour les couplages de périphérie, etc.
Interface MPI/DP	2 Ko/2 Ko
Interface DP	8 Ko/8 Ko
Mémoire image	16 Ko/16 Ko (réglable)
• Préréglée	512 octets/512 octets
• Nombre de mémoires images partielles	maximum 15
• Données cohérentes	maximum 244 octets
Voies numériques	maximum 131072/ maximum 131072
• dont centrales	maximum 131072/ maximum 131072
Voies analogiques	maximum 8192/ maximum 8192
• dont centrales	maximum 8192/ maximum 8192

Extension	
Stations centrales/stations d'extension	maximum 1/21
Fonctionnement multiprocesseur	maximum 4 CPU (avec UR1 ou UR2)
Nombre d'IM enfichables (total)	maximum 6
• IM 460	maximum 6
• IM 463-2	maximum 4
Nombre de maîtres DP	
• Intégrée	2
• via IF 964-DP	1
• via IM 467	maximum 4
• via CP 443-5 Ext.	maximum 10
IM 467 non utilisable en même temps que CP 443-5 Ext.	
IM 467 non utilisable en commun avec CP 443-1 EX40 en mode PN IO.	
Nombre de modules S5 enfichables par capsule d'adaptation (dans la station centrale)	maximum 6
Modules de fonction et processeurs de communication exploitables	
• FM	Limité par le nombre d'emplacements et le nombre de liaisons
• CP 440	limité par le nombre d'emplacements
• CP 441	limité par le nombre de liaisons
• Profibus und Ethernet CP inclus CP 443-5 Extended et IM 467	maximum 14

Heure	
Horloge	oui
• Tamponnée	oui
• Résolution	1 ms
• Précision en cas de	
– Mise hors tension	Décalage 1,7 s par jour
– Mise sous tension	Décalage 8,6 s par jour
Compteur d'heures de fonctionnement	8
• Numéro	0 à 7
• Valeurs admises	0 à 32767 heures
• Granularité	1 heure
• Rémanent	oui
Synchronisation d'horloge	oui
• dans l'API, sur MPI, DP et IF 964 DP	comme maître ou esclave

Fonctions de signalisation de S7	
Nombre de stations pouvant être activées pour les fonctions de signalisation (par exemple WIN CC ou SIMATIC OP)	maximum 12
Messages sur mnémonique	oui
• Nombre de messages	
– Total	maximum 1024
– Grille de 100 ms	maximum 128
– Grille de 500 ms	maximum 512
– Grille de 1000 ms	maximum 1024
• Nombre de valeurs additionnelles par message	
– pour grille de 100 ms	maximum 1
– pour grille de 500, 1000 ms	maximum 10
Messages de bloc	oui
• Blocs Alarm_S/SQ ou blocs Alarm_D/DQ simultanément activés	maximum 200
Blocs Alarm_8	oui
• Nombre de contrats de communication pour blocs Alarm_8 **et** blocs pour communication S7 (réglable)	maximum 1800
• Préréglée	600
Signalisation de contrôle-commande	oui
Nombre d'archives déclarables en même temps (SFB 37 AR_SEND)	32

Fonctions de test et de mise en service	
Etat/forcer variable	oui
• Variables	Entrées/sorties, mémentos, DB, entrées/sorties de périphérie, temps, compteurs
• Nombre de variables	maximum 70
Forçage	oui
• Variables	Entrées/sorties, mémentos, entrées/sorties de périphérie
• Nombre de variables	maximum 512
Etat bloc	oui
Pas unique	oui
Tampon de diagnostic	oui
• Nombre des entrées	maximum 3200 (réglable)
• Préréglée	120
Nombre de points d'arrêt	4

Communication	
Communication PG/OP	oui
Nombre d'OP connectables	63 sans traitement des messages 12 avec traitement des messages
Nombre de ressources de liaison pour liaisons S7, pour toutes les interfaces et tous les CP	64, dont une réservée pour PG et OP respectivement
Communication globale de données	oui
• Nombre des cercles GD	maximum 16
• Nombre des paquets de GD	
– Emetteur	maximum 16
– Récepteur	maximum 32
• Taille des paquets de GD	maximum 64 octets
– dont cohérentes	1 variable
Communication de base S7	oui
• en mode MPI	via SFC X_SEND, X_RCV, X_GET et X_PUT
• en mode maître DP	via SFC I_GET et I_PUT
• Données utiles par contrat	maximum 76 octets
– dont cohérentes	1 variable
Communication S7	oui
• Données utiles par contrat	maximum 64 Ko
– dont cohérentes	1 variable (462 octets)
Communication compatible S5	via FC AG_SEND et AG_RECV, maximum via 10 CP 443-1 ou 443-5
• Données utiles par contrat	maximum 8 Ko
– dont cohérentes	240 octets
Communication standard (FMS)	Oui (via CP et FB chargeable)
Interfaces	
1ère interface	
Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	MPI : 44 DP : 32, si un répéteur de diagnostic est utilisé sur le tronçon, le nombre des ressources de liaison sur le tronçon diminue d'1
Fonctionnalités	
• MPI	oui
• PROFIBUS DP	maître DP/esclave DP

1. Interface mode MPI	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication globale de données	oui
– Communication de base S7	oui
– Communication S7	oui
• Vitesses de transmission	jusqu'à 12 MBauds
1. Interface mode maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	32 maximum
• Plage d'adresses	maximum 2 Ko entrées / 2 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement
Nota :	
• La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244	
• La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244	
• La plage d'adresses de l'interface (maximum 2 Ko d'entrées/ 2 Ko de sorties) ne doit pas être dépassée sur les 32 esclaves.	
1. Interface mode esclave DP	
vous n'avez le droit d'utiliser la CPU qu'une fois comme esclave DP, même si la CPU a plusieurs interfaces.	
• Services	
– Etat/forcer ;	oui
– Programmer;	oui
– Routage	oui
• Fichier GSD	http://www.ad.siemens.de/csi_e/gsd
• Vitesse de transmission	jusqu'à 12 MBauds
• Mémoire de transfert	244 octets entrées/ 244 octets sorties

– emplacements virtuels	32 maximum
– données utiles par plage d'adresses	32 octets maximum
– dont cohérentes	32 octets

2ème interface

Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	32, si un répéteur de diagnostic est utilisé sur le tronçon, le nombre des ressources de liaison sur le tronçon diminue d'1

Fonctionnalités

• PROFIBUS DP	maître DP/esclave DP

2. Interface mode maître DP

• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	maximum 125
• Plage d'adresses	maximum 8 Ko entrées / 8 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octetCs S, maximum 244 emplacements maximum 128 octets par emplacement

Nota :

- La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244
- La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244
- La plage d'adresses de l'interface (maximum 8 Ko d'entrées/ 8 Ko de sorties) ne doit pas être dépassée sur les 125 esclaves.

2. Interface mode esclave DP

Caractéristiques techniques comme 1ère interface

3ème interface

Type d'interface	Module d'interface enfichable
Module d'interface utilisable	IF-964-DP

Propriétés techniques comme 2ème interface

Programmation

Langage de programmation	CONT, LOG, LIST, SCL
Réserve d'opérations	Voir liste des opérations
Niveaux de parenthèses	8
Fonctions système (SFC)	Voir liste des opérations
Nombre de SFC actifs simultanément	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPOL	1
Blocs fonctionnels système (SFB)	Voir liste des opérations
Nombre de SFB actifs simultanément	
• RDREC	8
• WRREC	8
Protection du programme utilisateur	Protection par mot de passe
Accès à des données cohérentes dans la mémoire image	oui

Temps de synchronisation CiR

Charge de base	100 ms
Temps par octet d'E/S	40 µs

Synchronisme d'horloge

Données utiles par esclave DP avec synchronisme d'horloge	244 octets maximum
Nombre maximum d'octets et d'esclaves dans une mémoire image partielle	La règle suivante est à appliquer : Nombre d'octets / 100 + nombre d'esclaves < 40
Equidistance	oui
Plus petite cadence	1 ms 0,5 ms sans mise en oeuvre de la SFC 126, 127
Plus grande impulsion	32 ms

Dimensions

Cotes de montage L×H×P (mm)	50×290×219
Emplacements nécessaires	2
Poids	env. 1,07 kg

Tensions, courants	
Courant absorbé par le bus S7-400 (5 V cc)	typ. 1,2 A maximum 1,4 A
Consommation sur le bus S7-400 (24 V cc) La CPU ne consomme pas de courant depuis la tension 24 V ; elle se contente de la mettre à disposition de l'interface MPI/DP.	Somme des consommations des composantes connectées à l'interface MPI/DP, toutefois 150 mA maximum par interface
Courant de sauvegarde	typ. 550 µA maximum 1530 µA
Temps de sauvegarde maximum	Voir Manuel "Caractéristiques des modules", chapitre 3.3
Alimentation de la tension de sauvegarde externe sur la CPU	5 à 15 V cc
Dissipation du module	typ. 5,0 W

6.7 Caractéristiques techniques de la CPU 417-4; (6ES7417-4XL04-0AB0)

CPU et version	
MLFB	6ES7417-4XL04-0AB0
• Version du microprogramme	V 4.0.0
Logiciel de programmation correspondant	à partir de STEP 7 V 5.2 SP1 HF3 avec mise à jour du matériel
Mémoire	
Mémoire de travail	
• Intégrée	10 Mo pour le code 10 Mo pour les données
Mémoire de chargement	
• Intégrée	RAM 256 Ko
• FEPROM extensible	par carte mémoire (FLASH) jusqu'à 64 Mo
• RAM extensible	par carte mémoire (RAM) jusqu'à 64 Mo
Tamponnage par batterie	oui, toutes les données
Temps d'exécution typiques	
Temps d'exécution pour	
• Opérations sur bits	0,03 µs
• Opérations sur mots	0,03 µs
• Opérations arithmétiques sur nombres entiers	0,03 µs
• Arithmétique en virgule flottante	0,09 µs
Temps/compteurs et leur rémanence	
Compteurs de S7	2048
• Rémanence réglable	de Z 0 à Z 2047
• Préréglée	de Z 0 à Z 7
• Plage de comptage	1 à 999
Compteur CEI	oui
• Type	SFB
Temps du S7	2048
• Rémanence réglable	de T 0 à T 2047
• Préréglée	pas de temps rémanents
• Plage de temps	10 ms à 9990 s
Timer CEI	oui
• Type	SFB
Plages de données et leur rémanence	
Plage de données rémanente totale (mémentos ; temporisations ; compteurs)	Mémoire totale de travail et de chargement (avec pile tampon)
Mémentos	16 Ko
• Rémanence réglable	de Mo 0 à Mo 16383
• Rémanence préréglée	de Mo 0 à Mo 15
Mémento de cycle	8 (1 octet de mémento)
Blocs de données	maximum 8191 (DB 0 réservé)
• Taille	maximum 64 Ko
Données locales (réglables)	maximum 64 Ko
• Préréglée	32 Ko
Blocs	
OB	Voir liste des opérations
• Taille	maximum 64 Ko
Profondeur d'imbrication	
• suivant classe de priorité	24
• supplémentaire, à l'intérieur d'un OB d'erreur	2
FB	maximum 6144
• Taille	maximum 64 Ko
FC	maximum 6144
• Taille	maximum 64 Ko
Plages d'adresses (entrées/sorties)	
Plage totale d'adresses de périphérie	16 Ko/16 Ko
• dont décentralisée	y compris les adresses de diagnostic, les adresses pour les couplages de périphérie, etc.
Interface MPI/DP	2 Ko/2 Ko
Interface DP	8 Ko/8 Ko
Mémoire image	16 Ko/16 Ko (réglable)
• Préréglée	1024 octets/1024 octets
• Nombre de mémoires images partielles	maximum 15
• Données cohérentes	maximum 244 octets
Voies numériques	maximum 131072/ maximum 131072
• dont centrales	maximum 131072/ maximum 131072
Voies analogiques	maximum 8192/ maximum 8192
• dont centrales	maximum 8192/ maximum 8192

Extension	
Stations centrales/stations d'extension	maximum 1/21
Fonctionnement multiprocesseur	maximum 4 CPU (avec UR1 ou UR2)
Nombre d'IM enfichables (total)	maximum 6
• IM 460	maximum 6
• IM 463-2	maximum 4
Nombre de maîtres DP	
• Intégrée	2
• via IF 964-DP	2
• via IM 467	maximum 4
• via CP 443-5 Ext.	maximum 10
IM 467 non utilisable en même temps que CP 443-5 Ext.	
IM 467 non utilisable en commun avec CP 443-1 EX40 en mode PN IO.	
Nombre de modules S5 enfichables par capsule d'adaptation (dans la station centrale)	maximum 6
Modules de fonction et processeurs de communication exploitables	
• FM	limité par le nombre d'emplacements et le nombre de liaisons
• CP 440	limité par le nombre d'emplacements
• CP 441	limité par le nombre de liaisons
• Profibus und Ethernet CP inclus CP 443-5 Extended et IM 467	maximum 14

Heure	
Horloge	oui
• Tamponnée	oui
• Résolution	1 ms
• Précision en cas de	
– Mise hors tension	Décalage 1,7 s par jour
– Mise sous tension	Décalage 8,6 s par jour
Compteur d'heures de fonctionnement	8
• Numéro	0 à 7
• Valeurs admises	0 à 32767 heures
• Granularité	1 heure
• Rémanent	oui
Synchronisation d'horloge	oui
• dans l'API, sur MPI, DP et IF 964 DP	comme maître ou esclave

Fonctions de signalisation de S7	
Nombre de stations pouvant être activées pour les fonctions de signalisation (par exemple WIN CC ou SIMATIC OP)	maximum 16
Messages sur mnémonique	oui
• Nombre de messages	
– Total	maximum 1024
– Grille de 100 ms	maximum 128
– Grille de 500 ms	maximum 512
– Grille de 1000 ms	maximum 1024
• Nombre de valeurs additionnelles par message	
– pour grille de 100 ms	maximum 1
– pour grille de 500, 1000 ms	maximum 10
Messages de bloc	oui
• Blocs Alarm_S/SQ ou blocs Alarm_D/DQ simultanément activés	maximum 200
Blocs Alarm_8	oui
• Nombre de contrats de communication pour blocs Alarm_8 **et** blocs pour communication S7 (réglable)	maximum 10000
• Préréglée	1200
Signalisation de contrôle-commande	oui
Nombre d'archives déclarables en même temps (SFB 37 AR_SEND)	64

Fonctions de test et de mise en service	
Etat/forcer variable	oui
• Variables	Entrées/sorties, mémentos, DB, entrées/sorties de périphérie, temps, compteurs
• Nombre de variables	maximum 70
Forçage	oui
• Variables	Entrées/sorties, mémentos, entrées/sorties de périphérie
• Nombre de variables	maximum 512
Etat bloc	oui
Pas unique	oui
Tampon de diagnostic	oui
• Nombre des entrées	maximum 3200 (réglable)
• Préréglée	120
Nombre de points d'arrêt	4

Communication	
Communication PG/OP	oui
Nombre d'OP connectables	63 sans traitement des messages 16 avec traitement des messages
Nombre de ressources de liaison pour liaisons S7, pour toutes les interfaces et tous les CP	64, dont une réservée pour PG et OP respectivement
Communication globale de données	oui
• Nombre des cercles GD	maximum 16
• Nombre des paquets de GD	
– Emetteur	maximum 16
– Récepteur	maximum 32

• Taille des paquets de GD	maximum 64 octets
– dont cohérentes	1 variable
Communication de base S7	oui
• en mode MPI	via SFC X_SEND, X_RCV, X_GET et X_PUT
• en mode maître DP	via SFC I_GET et I_PUT
• Données utiles par contrat	maximum 76 octets
– dont cohérentes	1 variable
Communication S7	oui
• Données utiles par contrat	maximum 64 Ko
– dont cohérentes	1 variable (462 octets)
Communication compatible S5	via FC AG_SEND et AG_RECV, maximum via 10 CP 443-1 ou 443-5
• Données utiles par contrat	maximum 8 Ko
– dont cohérentes	240 octets
Communication standard (FMS)	Oui (via CP et FB chargeable)
Interfaces	
1ère interface	
Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	MPI : 44 DP : 32, si un répéteur de diagnostic est utilisé sur le tronçon, le nombre des ressources de liaison sur le tronçon diminue d'1
Fonctionnalités	
• MPI	oui
• PROFIBUS DP	maître DP/esclave DP
1. Interface mode MPI	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication globale de données	oui
– Communication de base S7	oui
– Communication S7	oui
• Vitesses de transmission	jusqu'à 12 MBauds

1. Interface mode maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	32 maximum
• Plage d'adresses	maximum 2 Ko entrées / 2 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement

Nota :

- La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244
- La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244
- La plage d'adresses de l'interface (maximum 2 Ko d'entrées/ 2 Ko de sorties) ne doit pas être dépassée sur les 32 esclaves.

1. Interface mode esclave DP	
vous n'avez le droit d'utiliser la CPU qu'une fois comme esclave DP, même si la CPU a plusieurs interfaces.	
• Services	
– Etat/forcer ;	oui
– Programmer;	oui
– Routage	oui
• Fichier GSD	http://www.ad.siemens.de/csi_e/gsd
• Vitesse de transmission	jusqu'à 12 MBauds
• Mémoire de transfert	244 octets entrées/ 244 octets sorties
– emplacements virtuels	32 maximum
– données utiles par plage d'adresses	32 octets maximum
– dont cohérentes	32 octets
2ème interface	
Type d'interface	Intégrée
Physique	RS 485/Profibus
avec séparation de potentiel	oui
Alimentation en courant sur interface (15 à 30 V cc)	maximum 150 mA
Nombre de ressources de liaison	32, si un répéteur de diagnostic est utilisé sur le tronçon, le nombre des ressources de liaison sur le tronçon diminue d'1
Fonctionnalités	
• PROFIBUS DP	maître DP/esclave DP

2. Interface mode maître DP	
• Services	
– Communication PG/OP	oui
– Routage	oui
– Communication de base S7	oui
– Communication S7	oui
– Equidistance	oui
– SYNC/FREEZE	oui
– Activation/désactivation esclaves DP	oui
• Vitesses de transmission	jusqu'à 12 MBauds
• Nombre d'esclaves DP	maximum 125
• Plage d'adresses	maximum 8 Ko entrées / 8 Ko sorties
• Données utiles par esclave DP	maximum 244 octets E maximum 244 octets S, maximum 244 emplacements maximum 128 octets par emplacement

Nota :

- La somme totale des octets d'entrée sur tous les emplacements ne doit pas dépasser 244
- La somme totale des octets de sortie sur tous les emplacements ne doit pas dépasser 244
- La plage d'adresses de l'interface (maximum 8 Ko d'entrées/ 8 Ko de sorties) ne doit pas être dépassée sur les 125 esclaves.

2. Interface mode esclave DP
Caractéristiques techniques comme 1ère interface

3ème interface	
Type d'interface	Module d'interface enfichable
Module d'interface utilisable	IF-964-DP
Propriétés techniques comme 2ème interface	

4ème interface	
Type d'interface	Module d'interface enfichable
Module d'interface utilisable	IF-964-DP
Propriétés techniques comme 2ème interface	

Programmation	
Langage de programmation	CONT, LOG, LIST, SCL
Réserve d'opérations	Voir liste des opérations
Niveaux de parenthèses	8
Fonctions système (SFC)	Voir liste des opérations
Nombre de SFC actifs en même par temps par tronçon	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPOL	1
Blocs fonctionnels système (SFB)	Voir liste des opérations
Nombre de SFB actifs simultanément	
• RDREC	8
• WRREC	8
Protection du programme utilisateur	Protection par mot de passe
Accès à des données cohérentes dans la mémoire image	oui

Temps de synchronisation CiR	
Charge de base	100 ms
Temps par octet d'E/S	40 µs

Synchronisme d'horloge	
Données utiles par esclave DP avec synchronisme d'horloge	244 octets maximum
Nombre maximum d'octets et d'esclaves dans une mémoire image partielle	La règle suivante est à appliquer : Nombre d'octets / 100 + nombre d'esclaves < 44
Equidistance	oui
Plus petite cadence	1 ms 0,5 ms sans utilisation des SFC 126, 127
Plus grande impulsion	32 ms

Dimensions	
Cotes de montage L×H×P (mm)	50×290×219
Emplacements nécessaires	2
Poids	env. 1,07 kg

Tensions, courants	
Courant absorbé par le bus S7-400 (5 V cc)	typ. 1,5 A maximum 1,7 A
Consommation sur le bus S7-400 (24 V c.c.) La CPU ne consomme pas de courant depuis la tension 24 V ; elle se contente de la mettre à disposition de l'interface MPI/DP.	Somme des consommations des composantes connectées à l'interface MPI/DP, toutefois 150 mA maximum par interface
Courant de sauvegarde	typ. 600 µA maximum 1810 µA
Temps de sauvegarde maximum	Voir Manuel "Caractéristiques des modules", chapitre 3.3
Alimentation de la tension de sauvegarde externe sur la CPU	5 à 15 V cc
Dissipation du module	typ. 6,0 W

6.8 Caractéristiques des cartes mémoire

Nom	Référence	Consommation sous 5 V	Courant de sauvegarde
MC 952 / 64 Ko / RAM	6ES7952-0AF00-0AA0	Typ. 20 mA maximum 50 mA	Typ. 0,5 µA maximum 20 µA
MC 952 / 256 Ko / RAM	6ES7952-1AH00-0AA0	Typ. 35 mA maximum 80 mA	typ. 1 µA maximum 40 µA
MC 952 / 1 Mo / RAM	6ES7952-1AK00-0AA0	Typ. 40 mA maximum 90 mA	Typ. 3 µA maximum 50 µA
MC 952 / 2 Mo / RAM	6ES7952-1AL00-0AA0	Typ. 45 mA maximum 100 mA	Typ. 5 µA maximum 60 µA
MC 952 / 4 Mo / RAM	6ES7952-1AM00-0AA0	Typ. 45 mA maximum 100 mA	Typ. 5 µA maximum 60 µA
MC 952 / 8 Mo / RAM	6ES7952-1AP00-0AA0	Typ. 45 mA maximum 100 mA	Typ. 5 µA maximum 60 µA
MC 952 / 16 Mo / RAM	6ES7952-1AS00-0AA0	Typ. 100 mA maximum 150 mA	Typ. 5 0µA maximum 125 µA
MC 952 / 64 Mo / RAM	6ES7952-1AY00-0AA0	Typ. 100 mA maximum 150 mA	Typ. 10 0µA maximum 500 µA
MC 952 / 64 Ko / 5V FLASH	6ES7952-0KF00-0AA0	Typ. 15 mA maximum 35 mA	–
MC 952 / 256 Ko / 5V FLASH	6ES7952-0KH00-0AA0	Typ. 20 mA maximum 45 mA	–
MC 952 / 1 Mo / 5V FLASH	6ES7952-1KK00-0AA0	Typ. 40 mA maximum 90 mA	–
MC 952 / 2 Mo / 5V FLASH	6ES7952-1KL00-0AA0	Typ. 50 mA maximum 100 mA	–
MC 952 / 4 Mo / 5V FLASH	6ES7952-1KM00-0AA0	Typ. 40 mA maximum 90 mA	–
MC 952 / 8 Mo / 5V FLASH	6ES7952-1KP00-0AA0	Typ. 50 mA maximum 100 mA	–
MC 952 / 16 Mo / 5V FLASH	6ES7952-1KS00-0AA0	Typ. 55 mA maximum 110 mA	–
MC 952 / 32 Mo / 5V FLASH	6ES7952-1KT00-0AA0	Typ. 55 mA maximum 110 mA	–
MC 952 / 64 Mo / 5V FLASH	6ES7952-1KY00-0AA0	Typ. 55 mA maximum 110 mA	–
Dimensions L × H × P (en mm)		7,5 × 57 × 87	
Poids		maximum 35 g	
Immunité aux perturbations		de par la construction	

Module d'interface UF 964 DP

7

Contenu de ce chapitre

Paragraphe	Thème	Page
7.1	Cartouche interface IF 964-DP pour S7-400	7-2

7.1 Cartouche interface IF 964-DP pour S7-400

Numéros de référence

Le module d'interface IF 964-DP numéro de référence 6ES7964-2AA04-0AB0 est utilisable dans les CPU du S7-400 à partir de la version 4.0 du microprogramme.

Le module d'interface est marqué en façade et donc identifiable même lorsqu'il est monté.

Caractéristiques

La cartouche interface IF 964-DP sert à connecter des périphériques décentralisés via PROFIBUS DP. Elle est dotée d'une interface RS485 avec séparation galvanique. La vitesse de transmission de données maximale est de 12 Mbits/s.

La portée maximale du câble dépend de la vitesse de transmission et du nombre de stations. La portée peut atteindre 100 m dans le cas d'une liaison point à point avec une vitesse de 12 Mbits/s, 1 200 m avec une vitesse de 9,6 kbits/s.

Le système peut être étendu jusqu'à 125 stations.

Figure 7-1 Cartouche interface IF 964-DP

Nota

La déconnexion et la connexion du module d'interface IF 964-DP ne sont autorisées que hors tension.

Si vous déconnectez le module d'interface alors que l'alimentation électrique est active, la CPU passe en mode DEFAUT.

Informations supplémentaires

Les informations relatives au réseau PROFIBUS DP sont contenues dans les brochures et manuels suivants :

- Manuels sur les maîtres DP, par exemple *Automate programmable S7-300* ou *Système d'automatisation S7 400* pour l'interface PROFIBUS DP
- Manuels sur les esclaves DP, par exemple *Périphérique ET 200M* ou *Périphérique ET 200C*
- Manuels décrivant STEP 7

7.1.1 Brochage du connecteur

Connecteur X1

La cartouche porte sur sa face avant un connecteur femelle subminiature D à 9 points pour raccorder le câble de liaison. Le tableau 7-1 montre le brochage du connecteur.

Tableau 7-1 Connecteur X1 de l'IF 964-DP (connecteur femelle subminiature D à 9 points)

Broche	Signal	Signification	Direction
1	–		
2	M 24	Potentiel de référence 24 V	Sortie
3	LTG_B	Ligne B	Entrée/sortie
4	RTSAS	Demande pour émettre (AS)	Sortie
5	$M5_{ext}$	Prise de terre (libre de potentiel)	Sortie
6	$P5_{ext}$	+ 5 V (libre de potentiel), 90 mA max. (pour l'alimentation de la terminaison du bus)	Sortie
7	P 24 V	+ 24 V (sans séparation galvanique), 150 mA max.	Sortie
8	LTG_A	Ligne A	Entrée
9	–		

7.1.2 Caractéristiques techniques

Caractéristiques techniques

Le module d'interface IF 964-DP reçoit sa tension d'alimentation de la CPU. Dans les caractéristiques techniques, la consommation de courant nécessaire pour le dimensionnement du bloc d'alimentation est indiquée.

Dimensions et poids	
Dimensions L x H x P (mm)	26 x 54 x 130
Poids	0,065 kg
Caractéristiques	
Vitesse de transmission	9,6 kbit/s à 12 Mbit/s
Longueur de câble • à 9,6 kbit/s • à 12 Mbit/s	 max. 1200 m max. 100 m
Nombre de stations	≤ 125 (selon la CPU utilisée)
Interface	RS485
Séparation galvanique	oui

Tensions, courants	
Tension d'alimentation	alimenté à partir de la S7-400
Consommation de courant à partir du bus S7-400 Le module ne consomme pas de courant en 24 V, mais se contente de mettre cette tension à disposition sur l'interface DP	Somme des consommations des composants connectés à l'interface DP, toutefois 150 mA maximum
Le module ne consomme pas de courant depuis la tension 24 V ; il se contente de la mettre à disposition de l'interface DP	
Intensité admissible des bornes 5 V ($P5_{ext}$) libre de potentiel	max. 90 mA
Capacité de charge de la 24 V	maximum 150 mA
Puissance dissipée	1 W

Index

A

Accès directs à la périphérie, 5-16
Actualisation de la mémoire image,
temps de traitement, 5-4, 5-5
Adresse PROFIBUS du maître, 3-25
Adresses de diagnostic, CPU 31x-2, 3-11, 3-21
Alarme de diagnostic, CPU 31x-2 utilisée comme esclave DP, 3-29
Alarme de multicomputing, 2-6
Alarme de processus, CPU 31x-2 utilisée comme esclave DP, 3-29
Alarmes, CPU 315-2 DP utilisée comme esclave DP, 3-30

B

BUSF, 3-8, 3-18

C

Calcul, temps de réponse, 5-12
Caractéristiques techniques
414-3, 6-15
Cartes mémoire, 6-32
CPU, 6-1
CPU 412-1, 6-2
CPU 412-2, 6-6
CPU 414-2, 6-11
CPU 416-2, 6-19
CPU 416-3, 6-23
CPU 417-4, 6-28
IF 964-DP, 7-4
Carte FLASH, 1-18
Carte mémoire, 1-17
Carte RAM, 1-18
Charge du cycle, communication via MPI et via le bus de communication, 5-4
CiR, 2-7
Communication via MPI et via le bus de communication, charge du cycle, 5-4
CPU
Paramètres, 1-23
sélecteur de modes, 1-13
CPU 315-2 DP
voir CPU 31x-2
maître DP, 3-4
CPU 316-2 DP. *voir* CPU 31x-2
CPU 318-2. *voir* CPU 31x-2
CPU 31x-2
adresses de diagnostic pour PROFIBUS, 3-11, 3-21
changements d'état, 3-32
Changements d'état de fonctionnement, 3-12, 3-22
Echange direct de données, 3-31
Esclave DP, Diagnostic avec STEP 7, 3-18
esclave DP, 3-13
diagnostic par DEL de signalisation, 3-18
Interrruption de bus, 3-12
Interruption de bus, 3-22
interruption du bus, 3-32
maître DP
diagnostic avec STEP 7, 3-9
diagnostic par LED, 3-8
mémoire de transfert, 3-14
zones d'adresses DP, 3-3

D

Démarrage, 1-16
séquence de commande, 1-16
Démarrage à chaud, 1-16
Démarrage à froid, 1-16
séquence de commande, 1-16
Diagnostic
de code, CPU 315-2 DP utilisée comme esclave DP, 3-27
de station, CPU 31x-2 utilisée comme esclave DP, 3-28
échange direct de données, 3-32
Diagnostic d'esclave DP, structure, 3-23
Diagnostic de code, CPU 31x-2 utilisée comme esclave DP, 3-27
Diagnostic de station, CPU 31x-2 utilisée comme esclave DP, 3-28
Direct, Echange de données, 3-31
Données cohérentes, 3-34
Accès à la mémoire de travail, 3-35
Blocs de communication, 3-35
Esclave DP normé, 3-35
Fonctions de communication, 3-35
Mémoire image, 3-37
SFC 14 "DPRD_DAT", 3-35
SFC 15 "DPWR_DAT", 3-36
SFC 81 "UBLKMOV", 3-34

Données de service, 2-2

E

Echange croisé. *voir* Echange direct de données
Echange direct de données
  CPU 31x-2, 3-31
  diagnostic, 3-32
Effacement général, séquence de commande, 1-14
Esclave DP
  CPU 31x-2, 3-13
  Diagnostic avec STEP 7, 3-18
  diagnostic par DEL, 3-18
Esclave DP normé, Données cohérentes, 3-35
Etat de station 1 à 3, 3-24

F

Fonctions de surveillance, 1-8

G

Gestion du cycle, temps de traitement, 5-6

I

IF 964-DP, 7-2
  brochage du connecteur, 7-3
  caractéristiques, 7-2
  caractéristiques techniques, 7-4
  manuels, 7-3
Interface DP, 1-22
Interface MPI, 1-21

L

Lecture des données de service, 2-2

M

Maître DP
  CPU 31x-2, 3-4
  diagnostic avec STEP 7, 3-9
  diagnostic par DEL, 3-8
Mémoire de transfert
  CPU 31x-2, 3-14
  pour transmission de données, 3-14
Mulitcomputing, 2-3

N

Niveau de protection, 1-14
  paramétrage, 1-14
Numéro de référence
  6ES7 412-1XF04-0AB0, 6-2
  6ES7 412-2XG04-0AB0, 6-6
  6ES7 414-2XG04-0AB0, 6-11
  6ES7 414-3XJ04-0AB0, 6-15
  6ES7 416-2XK04-0AB0, 6-19
  6ES7 416-3XL04-0AB0, 6-23
  6ES7 417-4XL04-0AB0, 6-28
Numéros de référence
  Cartes mémoire, 6-32
  CPU, 6-1

P

Paramètres, 1-23
Paramètres MPI, 1-15
Pile des blocs, 4-4
Programme utilisateur, temps de traitement, 5-4

R

Redémarrage, 1-16
  séquence de commande, 1-16

S

SFC 81 ”UBLKMOV”, 3-34
Signalisations d’erreurs, 1-11
  CPU 41x-3 et 41x-4, 1-12
Synchronisation, 3-6
Système d’exploitation, temps de traitement, 5-6

T

Télégramme de configuration. *voir* sur Internet, http://www.ad.siemens.de/simatic-cs
Télégramme de paramétrage. *voir* sur Internet, http://www.ad.siemens.de/simatic-cs
Temps de cycle, 5-2
  composantes, 5-3
  Exemple de calcul, 5-17
  exemple de calcul, 5-18
  prolonger, 5-4

Temps de réponse, 5-12
alarme de diagnostic, 5-23
alarme de processus, 5-21
calcul, 5-12
calcul du, 5-14, 5-15
facteurs, 5-12
le plus court, 5-14
le plus long, 5-15
raccourcir, 5-16
Temps de réponse à une alarme de diagnostic, 5-23
Temps de réponse à une alarme de process, des CPU, 5-22
Temps de réponse à une alarme de processus, 5-21
des CPU, 5-21
des modules de signaux, 5-22
Temps de traitement
actualisation de la mémoire image, 5-4, 5-5
gestion du cycle, 5-6
programme utilisateur, 5-4
système d'exploitation, 5-6
Traitement d'alarme de processus, 5-22

V

Visualisations d'état, toutes CPU, 1-10

Z

Zone d'adresse, CPU 31x-2, 3-3
Zones de mémoire, 4-2